# *Cathode LD Driver RN5C711*
# *製品仕様書*

Revision 1.1

Revision Date: Apr. 28, 2014

# 目次

1. 特徴 ..... 3
2. 用途 ..... 3
3. 概要 ..... 3
4. 機能ブロック図 ..... 4
5. 端子機能 ..... 5
6. 端子保護回路 ..... 7
7. 電流制御方式 ..... 8
8. 電流設定方法 ..... 9
9. 電源立ち上げ ⇒ 通常動作 ..... 10
10. 異常検出動作 ..... 13
10-1 電源異常検出 ..... 13
10-2 XAPC 信号 ..... 14
10-3 過電流異常検出 ..... 14
10-4 駆動電流モニタ ..... 15
10-5 入力端子異常 Fail-Safe ..... 16
11. モード切換動作機能表 ..... 17
12. その他機能 ..... 17
13. CSH 端子の外付容量の求め方 ..... 19
14. 絶対最大定格 ..... 20
15. 推奨動作条件 ..... 20
16. 電気的特性 ..... 21
[入力端子特性] ..... 21
[LD 出力 DC 特性] ..... 22
[LD 出力 AC 特性] ..... 22
[APC 特性] ..... 23
[LD 保護特性] ..... 24
17. Application Note ..... 25
17-1 CSH 端子容量値設定 ..... 25
17-2 LD 目標光量設定 ..... 26
17-3 APC 各電流設定 ..... 27
17-4 RST, LDV 端子制御 ..... 31
17-5 電源立ち上げ/立ち下げ手順 ..... 32
17-6 VREF 端子使用上の注意点 ..... 32
18. PKG 外形図 ..... 33

## 1. 特徴

- 2ch レーザダイオードドライバ　(カソードコモン型 LD アレイ対応)
- 発光電流立ち上がり時間、立ち下がり時間　＜　1.0ns　(Typ)
- PWM-発光電流最小パルス幅　2.5ns (400Mbps)
- 最大画素クロック周波数(最大フレーム周波数)　100MHz
- 5V <or 3.3V>単一電源
- 差動入力インターフェース(シングル入力時：DATAB=Bias 固定)
  -目標スペック　⇒差動入力電圧レベル　0.2V~0.65V
  同相入力電圧レベル　0.8V~2.0V
- 駆動電流(Iop)設定　8~70mA　@Vopmax=2.4V 電源電圧=3.3V
  バイアス電流(Ibi)設定　3~30mA　ｽｲｯﾁﾝｸﾞ電流(Isw)設定　5~65mA
- 36 ピン　QFN　パッケージ　(5.0mm×5.0mm)
- 過電流監視回路、電源電圧監視回路、S/H 容量開放検出、DATA 配線異常検出、LD 電流モニタ内蔵
  各入力信号 Open-Fail-Safe(端子開放時 Disable)、4ch-LDA 対応
- Im 増幅機能(RPD 端子には PD モニタ電流×2 倍が流れます)

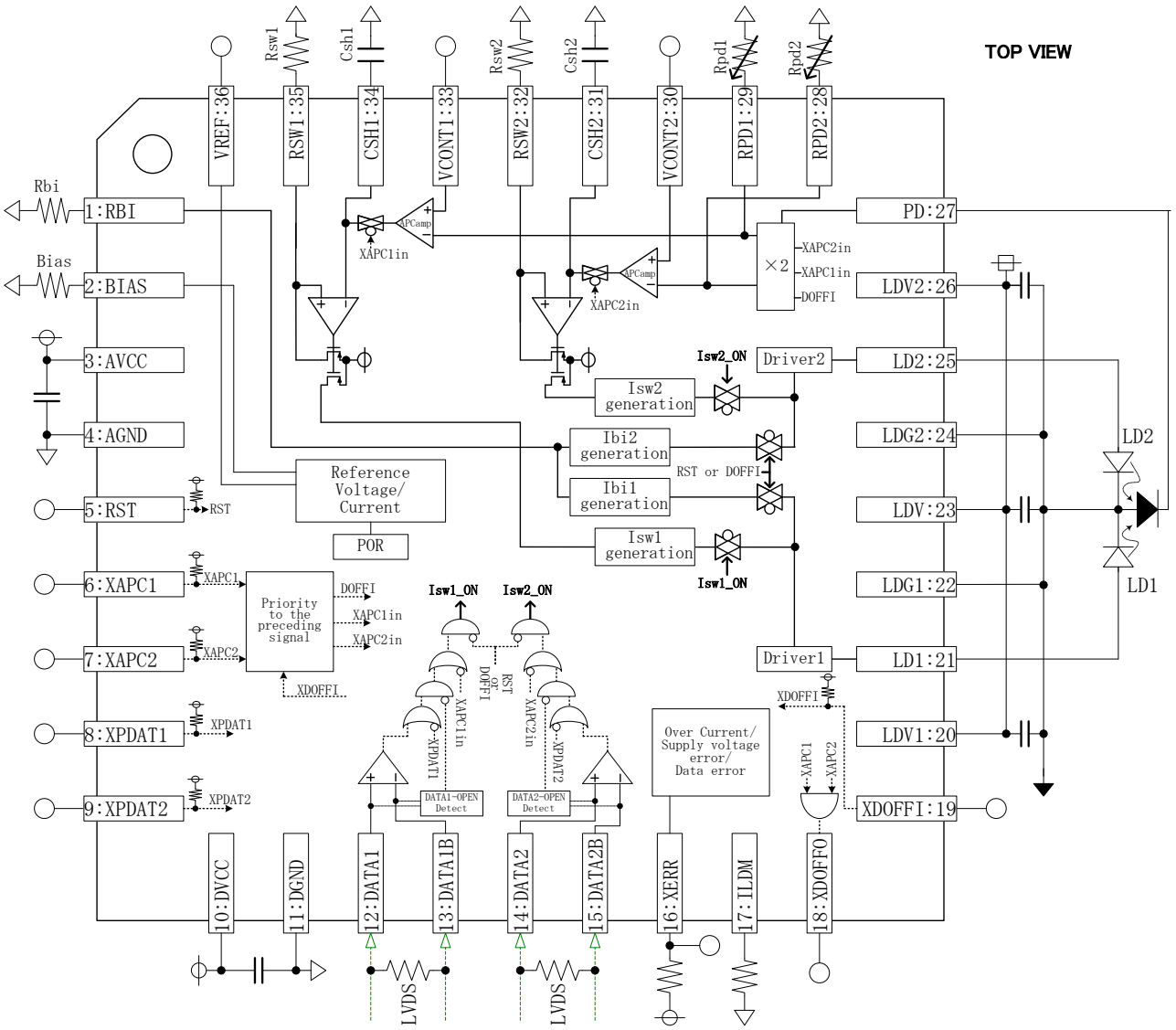
## 2. 用途

レーザープリンタ・ディジタルコピア

## 3. 概要

本 IC は、2 個の半導体レーザダイオード(LD)カソードと、モニタ用フォトダイオード(PD)のアノードがステムに接続されているタイプ (ｶｿｰﾄﾞｺﾓﾝ) の 2 ビームレーザダイオードアレイの駆動及びレーザパワーのコントロールを自動的に行う(APC) IC です。
電源投入後、最初の APC 実行信号により、LD が目標光量となるように駆動電流が設定されます。
本 IC を 2 個使用し、4 ビームレーザダイオードアレイ(4ch-LDA)を駆動する場合は、専用の IC 間インターフェースを持ち、同時 APC の禁止及び、ch 毎に高精度 APC が可能となります。
その他、異常検出による LD 保護のための各種 Fail-Safe 機能が充実しています。

## 4. 機能ブロック図


TOP VIEW
Rsw1
Csh1
Rsw2
Csh2
Rpd1
Rpd2
VREF:36
RSW1:35
CSH1:34
VCONT1:33
RSW2:32
CSH2:31
VCONT2:30
RPD1:29
RPD2:28
Rbi
1:RBI
Bias
2:BIAS
3:AVCC
4:AGND
5:RST
6:XAPC1
7:XAPC2
8:XPDAT1
9:XPDAT2
10:DVCC
11:DGND
12:DATA1
13:DATA1B
14:DATA2
15:DATA2B
16:XERR
17:ILDM
18:XDOFFO
PD:27
LDV2:26
LD2:25
LDG2:24
LDV:23
LDG1:22
LD1:21
LDV1:20
XDOFFI:19
APCamp
XAPC1in
XAPC2in
×2
DOFFI
Isw2_ON
Driver2
Isw2 generation
Ibi2 generation
RST or DOFFI
Ibi1 generation
Isw1 generation
Isw1_ON
Reference Voltage/ Current
POR
RST
XAPC1
XAPC2
Priority to the preceding signal
XDOFFI
Isw1_ON
Isw2_ON
RST or DOFFI
XAPC1in
XAPC2in
XPDAT1
XPDAT2
DATA1-OPEN Detect
DATA2-OPEN Detect
Over Current/ Supply voltage error/ Data error
Driver1
XDOFFI
XAPC1
XAPC2
LD2
LD1
LVDS
LVDS

## 5. 端子機能

信号ピンのタイプを説明するために、以下の表記法を使用します。

**I:**Input Pin　**O:**Output Pin　**I/O:**Input/Output Pin　**A:**Analog Signal　**D:**Digital Signal

| 端子番号 | 端子名 | I/O | A/D | 機　能 |
|---|---|---|---|---|
| 1 | RBI | I/O | A | ﾊﾞｲｱｽ電流設定用抵抗：Rbi 接続、他端 GND<br>330Ω ≦ Rbi ≦ 10kΩ |
| 2 | BIAS | I/O | A | 内部基準電流設定用抵抗　PullDown 10kΩ接続 |
| 3 | AVCC | | | Power Supply for analog block |
| 4 | AGND | | | GND for analog block |
| 5 | RST | I | D | ﾘｾｯﾄ信号入力端子　’H’:ﾘｾｯﾄ、’L’:通常動作<br>PullUp 抵抗内蔵。OPEN 時’H’ |
| 6 | XAPC1 | I | D | APCEnable1 端子　’L’=APC&LD1 強制点灯<br>PullUp 抵抗内蔵。OPEN 時’H’ |
| 7 | XAPC2 | I | D | APCEnable2 端子　’L’=APC&LD2 強制点灯<br>PullUp 抵抗内蔵。OPEN 時’H’ |
| 8 | XPDAT1 | I | D | 追跡 DATA1 信号入力端子　XPDAT=’L’　:LD1 強制点灯<br>PullUp 抵抗内蔵。OPEN 時’H’ |
| 9 | XPDAT2 | I | D | 追跡 DATA2 信号入力端子　XPDAT=’L’　:LD2 強制点灯<br>PullUp 抵抗内蔵。OPEN 時’H’ |
| 10 | DVCC | | | Power Supply for digital block |
| 11 | DGND | | | GND for digital block |
| 12 | DATA1 | I | D | LD1 ｽｲｯﾁﾝｸﾞﾃﾞｰﾀ、LVDS+入力／TTL 入力<br>OPEN 時’L’ |
| 13 | DATA1B | I | D | LD1 ｽｲｯﾁﾝｸﾞﾃﾞｰﾀ、LVDS-入力／TTL 入力時は 1.2V に接続<br>OPEN 時’L’ |
| 14 | DATA2 | I | D | LD2 ｽｲｯﾁﾝｸﾞﾃﾞｰﾀ、LVDS+入力／TTL 入力<br>OPEN 時’L’ |
| 15 | DATA2B | I | D | LD2 ｽｲｯﾁﾝｸﾞﾃﾞｰﾀ、LVDS-入力／TTL 入力時は 1.2V に接続<br>OPEN 時’L’ |
| 16 | XERR | O | D | 過電流及び LDV 電源異常検出信号出力端子<br>Nch-OpenDrain　使用時 10kΩPull-Up　Error 時=Low<br>未使用時 OPEN |
| 17 | ILDM | I/O | A | LD 出力電流モニタ端子　Iop/72 出力<br>未使用時 VCC に接続 |
| 18 | XDOFFO | O | D | 4ch-LDA 使用時 I/F　他方 RN5C711 の XDOFFI 接続<br>未使用時 OPEN |
| 19 | XDOFFI | I | D | 4ch-LDA 使用時 I/F　他方 RN5C711 の XDOFFO 接続<br>未使用時 OPEN |
| 20 | LDV1 | | | Power Supply for LD block |
| 21 | LD1 | O | A | LD1 接続端子（LD1 アノード側接続） |
| 22 | LDG1 | | | GND for LD1 |
| 23 | LDV | | | Power Supply for LD block |
| 24 | LDG2 | | | GND for LD2 |
| 25 | LD2 | O | A | LD2 接続端子（LD2 アノード側接続） |
| 26 | LDV2 | | | Power Supply for LD block |
| 27 | PD | I/O | A | PD 接続端子(PD カソード側接続) |
| 28 | RPD2 | I/O | A | PD2 抵抗接続端子　他端 GND<br>RPD2 電圧=RPD2 抵抗×Im×2 |
| 29 | RPD1 | I/O | A | PD1 抵抗接続端子　他端 GND<br>RPD1 電圧=RPD1 抵抗×Im×2 |

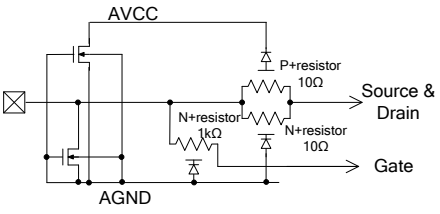
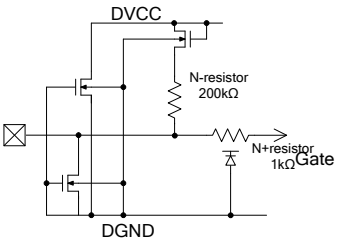
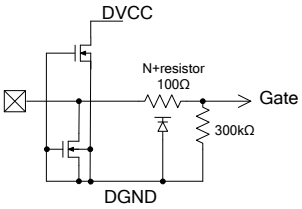
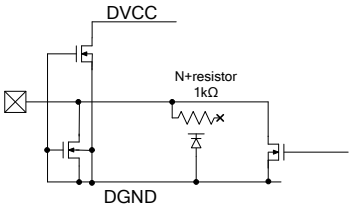
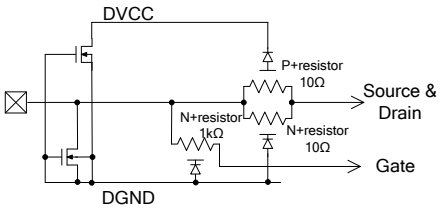
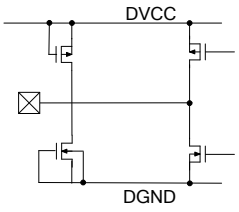
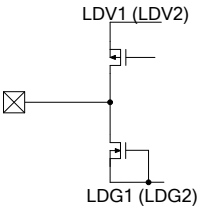
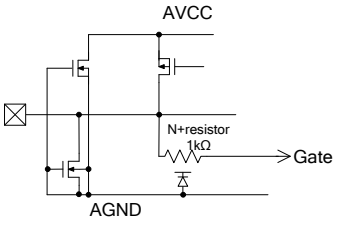
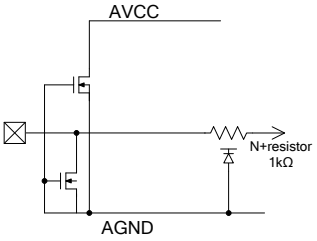
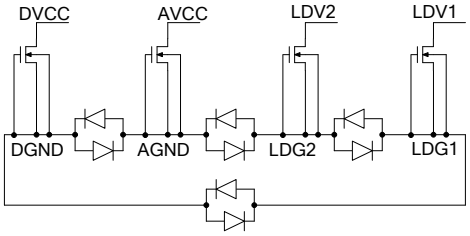
| | | | | |
|---|---|---|---|---|
| 30 | VCONT2 | I | A | LD2 光量調整用基準電圧入力端子<br>0.1V　≦ Vc2 ≦ 3.0V　　@VCC=5V<br>0.1V　≦ Vc2 ≦ VCC-1.4V @VCC=3.3V |
| 31 | CSH2 | I/O | A | APCAmp 出力端子　Csh2(サンプルホールド容量)接続　他端 GND<br>0.047μF ≦ Csh2<br>Isw2=Vcsh2/Rsw2×35.5-5.3 @VCC=5V<br>Isw2=Vcsh2/Rsw2×28-2.8　@VCC=3.3V |
| 32 | RSW2 | I/O | A | ｽｲｯﾁﾝｸﾞ電流設定用抵抗：Rsw2 接続、他端 GND<br>330Ω ≦ Rsw2 ≦ 2.2kΩ |
| 33 | VCONT1 | I | A | LD1 光量調整用基準電圧入力端子<br>0.1V　≦ Vc1 ≦ 3.0V　　@VCC=5V<br>0.1V　≦ Vc1 ≦ VCC-1.4V @VCC=3.3V |
| 34 | CSH1 | I/O | A | APCAmp 出力端子　Csh1(サンプルホールド容量)接続　他端 GND<br>0.047μF ≦ Csh1<br>Isw1=Vcsh1/Rsw1×35.5-5.3 @VCC=5V<br>Isw1=Vcsh1/Rsw1×28-2.8　@VCC=3.3V |
| 35 | RSW1 | I/O | A | ｽｲｯﾁﾝｸﾞ電流設定用抵抗：Rsw1 接続、他端 GND<br>330Ω ≦ Rsw1 ≦ 2.2kΩ |
| 36 | VREF | I/O | A | 基準電圧生成回路　1.2V±6% |

端子番号　5~9,12~15,30,33　は、電源側へのパスがないため

電源 OFF 時に電圧を印加し続けても、電源が ON し LD が発光することはありません。

VCC：全電源(AVCC,DVCC,LDV,LDV1,LDV2)

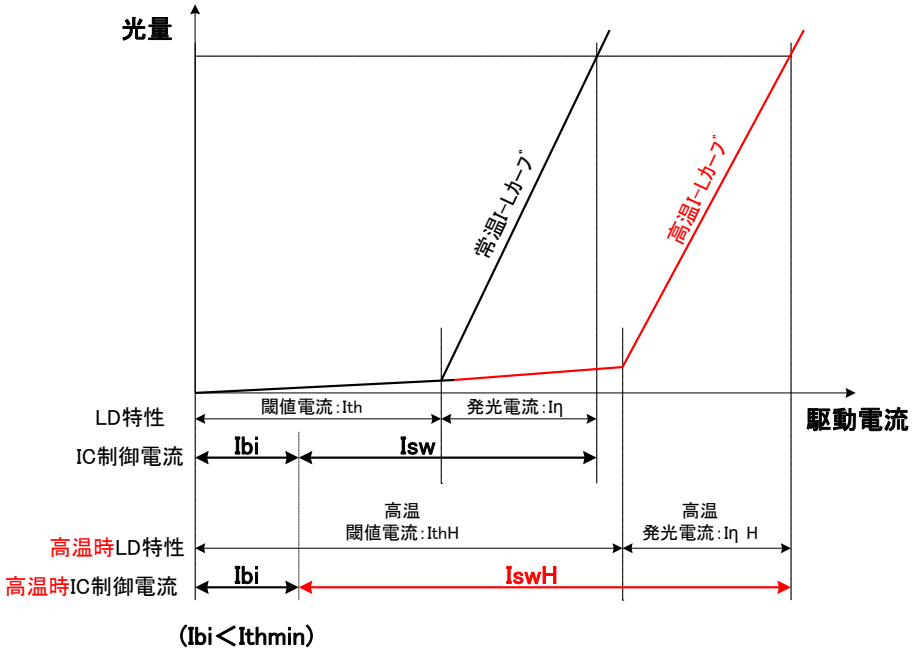
## 6. 端子保護回路

<table>
<tr><td>
</td><td>
</td></tr>
<tr><td>1:RBI,2:BIAS,28:RPD1,29:RPD2<br>31:CSH2,32:RSW2,34:CSH1,35:RSW1,36:VREF</td><td>5:RST,6:XAPC1,7:XAPC2,<br>8:XPDAT1,9:XPDAT2,19:XDOFFI</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><td>12:DATA1,13:DATA1B,14:DATA2,15:DATA2B</td><td>16:XERR</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><td>17:ILDM</td><td>18:XDOFFO</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><td>21:LD1 (25:LD2)</td><td>27:PD</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><td>30:VCONT2,33VCONT1</td><td>AVCC,AGND,DVCC,DGND,LDV1,2,LDG1,2</td></tr>
</table>

## 7. 電流制御方式

① LVDS(Low Voltage Differential Signal)形式のﾃﾞｰﾀ:DATA,DATAB信号により、点灯/消灯制御を行います。

② 電源投入し、ﾘｾｯﾄ解除後(RST=L)、XAPC1,2=H⇒L で本 LDD は APC 制御動作します。
Ibi は内部基準電圧と Rbi の値によって予め決定される固定バイアス電流となります。
消灯論理時の自然発光が画像に影響を与えないレベルでできるだけ大きな値で Ibi を設定してください。



## 8. 電流設定方法

1)Isw 電流設定 (LD1,2 共通)

Isw は CSH 端子電圧(Vcsh)と Rsw 抵抗値とで設定され、下記①式(但し、RSW≦2.2kΩ)において Isw 電流が決まります。

**Isw[mA]=Vcsh/Rsw[kΩ]×35.5-5.3 ± 30[%]** (0.33[kΩ]≦Rsw≦2.2[kΩ]) ･･･@VCC=5V

**Isw[mA]=Vcsh/Rsw[kΩ]×28-2.8 ± 30[%]** (0.33[kΩ]≦Rsw≦2.2[kΩ]) ･･･@VCC=3.3V　…①式

(Isw：スイッチング電流、Vcsh：CSH 端子電圧、Rsw：RSW 接続抵抗)

Vcsh の入力電圧範囲が、Vcshmax：3.7V(2.5V @VCC=3.3V)となっているため、Rsw 抵抗値によって Iswmax(Isw 最大設定電流)が決定します。

ご使用 LD の所望の光量を得るために必要な LD 電流 Iop 及び、本 IC のバイアス電流設定値を考慮して適切な Rsw を選択して下さい。ご使用 LD の Iopmax が小さい時は、Rsw 抵抗値を大きく、Iopmax が大きい時は、Rsw 抵抗値を小さくして下さい。

Rsw が大きい程、Iswmax が小さくなり、Vsw 電圧電流変換効率が小さくなります。

例)　Rsw=2.2kΩ Iswmax=54.4mA±30%　LD 駆動電流/Vcsh 変換率　14.7mA/V (typ.)

2)Ibi 電流設定　(LD1,2 共通)

Ibi は内部基準電圧と Rbi 抵抗値とで設定されます。以下に Rbi ごとの Ibi を示します。

**Ibi[mA]=22.4 ± 23[%]** (Rbi=1.0[kΩ])

**Ibi[mA]=11.4 ± 29[%]** (Rbi=2.2[kΩ])

**Ibi[mA]=3.25 ± 42[%]** (Rbi=10[kΩ])　…VCC=5[V]±5[%] VOP=1.5~2.5V

**Ibi[mA]=16.9 ± 23[%]** (Rbi=1.0[kΩ])

**Ibi[mA]=8.1 ± 27[%]** (Rbi=2.2[kΩ])

**Ibi[mA]=2.85 ± 34[%]** (Rbi=6.8[kΩ])　…VCC=3.3[V]±5[%] VOP=1.5~2.4V　…②式

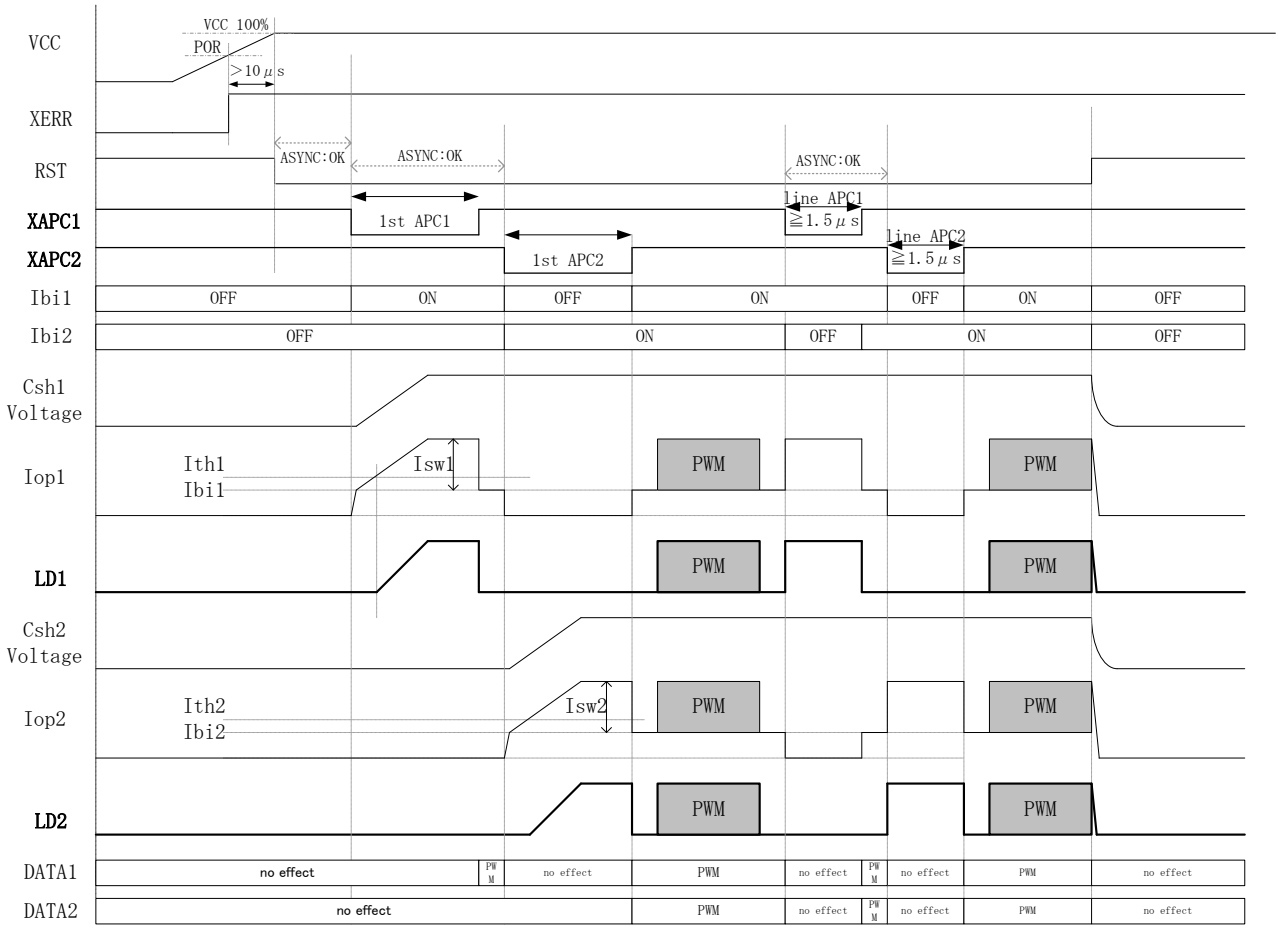
※上記以外の Rbi での Ibi 電流値は、後述の 17.Application Note “17-2.APC 各電流設定”に記載

内部基準電圧=1.2V±0.07V

(Ibi：バイアス電流、Rbi：RBI 接続抵抗)

Ibi が大きい程、消灯状態の LD 活性率が高くなり、高速応答性が良くなります。本 IC では高速応答性を確保するため Ibi_min=3mA としています。消灯論理時の自然発光が画像に影響を与えないレベルで、できるだけ大きな値で Ibi を設定してください。

## 9. 電源立ち上げ ⇒ 通常動作




①LDV がリセット解除レベル(LDV$_{POR}$以上･･･電気的特性項目参照)を越えると、電源異常監視を行っていた XERR が Low⇒High となります。　(・・・※1)

②XERR が Low⇒High になると内部回路が起動します。　(・・・※2)

③RST を High⇒Low 時、CSH 端子 OPEN 検出を実施し CSH が OPEN の場合 IC 内部回路 Reset は解除されません。

④RST を High⇒Low 後、最初の XAPC1　High⇒Low により 1st-APC1 が実行され、LD1 が目標光量となるように Isw1 電流を設定します。(1stAPC 時間:t1stAPC･･･電気的特性項目参照)　(・・・※3)

⑤さらに、XAPC1 High 後(･･･ ※4)　に最初の XAPC2　High⇒Low により 1st-APC2 が実行され、LD2 が目標光量となるように Isw2 電流を設定します。RST, APC1, 2 の間隔は非同期入力が可能です(10-2. XAPC 信号参照)。LD を目標光量に設定する 1st-APC 動作は、ある一定期間連続的に行うことも、または断続的に行うことも可能です。(Application note 17-2 LD 目標光量設定参照)。　(・・・※3)

⑥その後は、DATA1, 2 による PWM により Isw1, 2 が動作し、Line-APC1, 2(≧1.5us)により定期的に LD1, 2 が目標光量となるように APC1, 2 を実行してください。XAPC1=Low 時は、LD2 の Iop2=0mA になります。逆に XAPC2=Low 時は、LD1 の Iop1=0mA になります。　(・・・※5)

⑦通常動作時 RST を Low⇒High とすると、Ibi1, 2=Isw1, 2=Iop1, 2=0mA となり IC への DATA1, 2 入力信号は無効となります。また、CSH1, 2 端子は Low となり、Csh1, 2 容量をディスチャージします。　(・・・※6)
再び、RST を High⇒Low とする場合は、初回 APC を実施して下さい。

※1：XERR 端子 Pull-Up 先が LDV と別電源の場合の動作となります。

※2：内部回路起動には最大 10μs かかります。XERR が Low⇒High 後、10μs 以内は信号入力しないで下さい。

※3：1st-APC は LD1,LD2 どちらから実施しても問題ありません。また、VCC 起動後 1st-APC1,2 が完了し、XAPC1,2 を再び　Low⇒High とするまで DATA1,2 信号は無効です。
また、いずれかの 1st-APC が実施された直後に、内蔵電源電圧検出回路が 3.3V or 5V を検出し、UVLO レベル($LDV_{UVLO}$ 以下･･･電気的特性項目参照)を電源電圧に対して最適な値に選択します。そのため、電源電圧は所定の値になるまで 1st-APC を開始しないで下さい。1st-APC が開始されるまで UVLO レベルは 3.3V 電源のレベルを維持します。

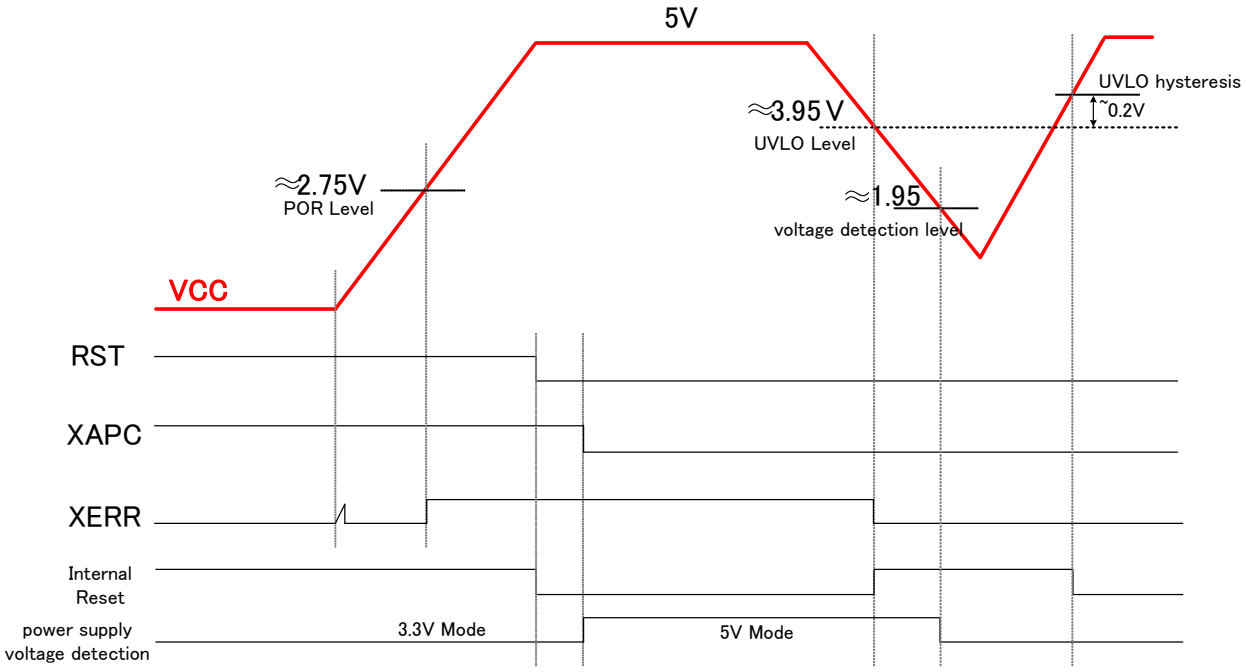
※4：1st-APC 開始時(RST 解除時)、XAPC1=Low & XAPC2=Low の時は、XAPC1 が優先され、XAPC2 は内部的に High となります。また、先行している XAPC1/2 が Low 時に、他方 XAPC2/1 が Low となった場合は、先行信号が優先となり後行信号は無視され、先行の XAPC 信号が High となった時点で後行信号が有効となります。通常 APC 時も同様です。(10-2 XAPC 信号参照)

※5：XAPC =Low 信号は常に DATA 信号よりも優先され、LD 強制点灯状態となります。

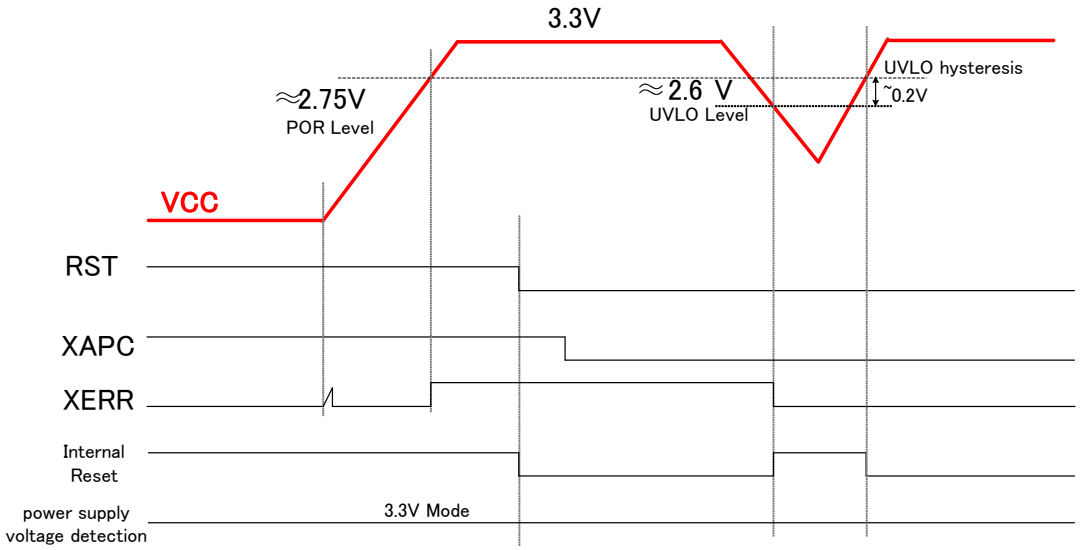
※6：RST=High 時の LD 電流に関わる端子状態

| | |
|---|---|
| LD1,2 | ：HiZ　(Ibi=Isw=Iop=0mA) |
| CSH1,2 | ：Low　(Csh：Discharge) |
| DATA1,2&XAPC1,2 | ：No　Effect |

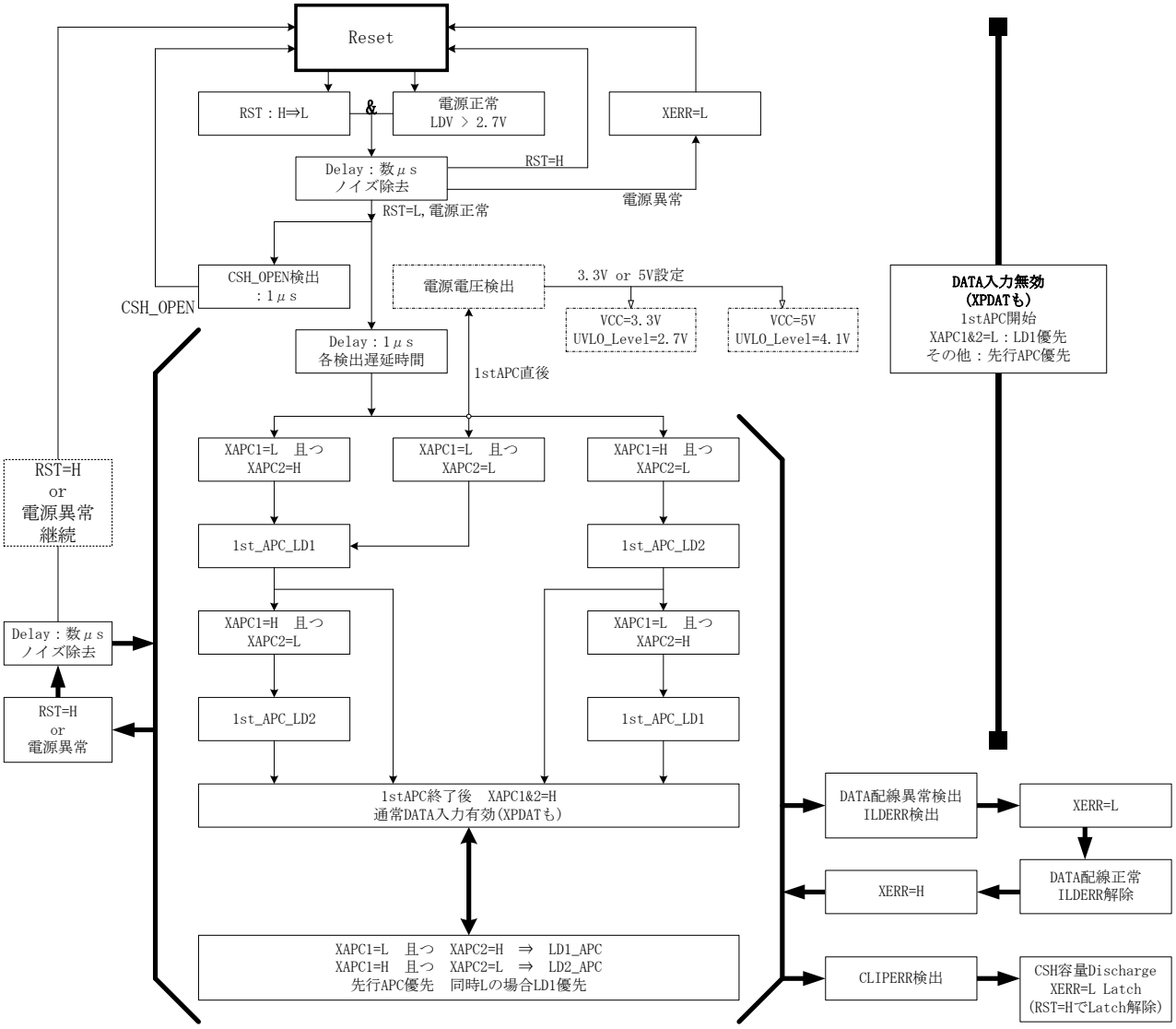
VCC=5V 時の UVLO レベルと POR レベル



## VCC=3.3V 時の UVLO レベルと POR レベル

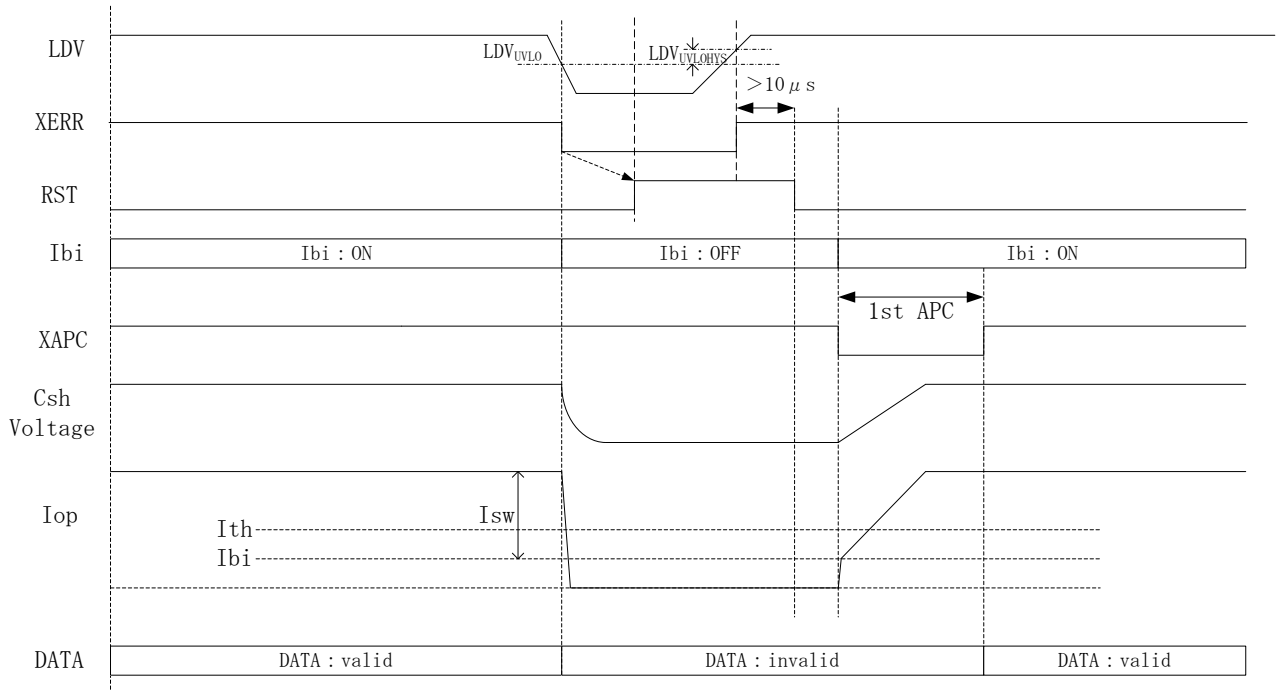



## 制御フロー



## 10. 異常検出動作

### 10-1 電源異常検出




①LDV の UVLO レベル(LDV$_{UVLO}$以下･･･電気的特性項目参照)まで下がると　XERR High⇒Low となります。
②内部回路はスタンバイモードに移行し Ibi1,2=Isw1,2=Iop1,2=0mA となり IC への DATA1,2 入力信号は無効となります。また、CSH1,2 端子は Low となり、Csh1,2 容量をディスチャージします。

・XERR 端子使用時

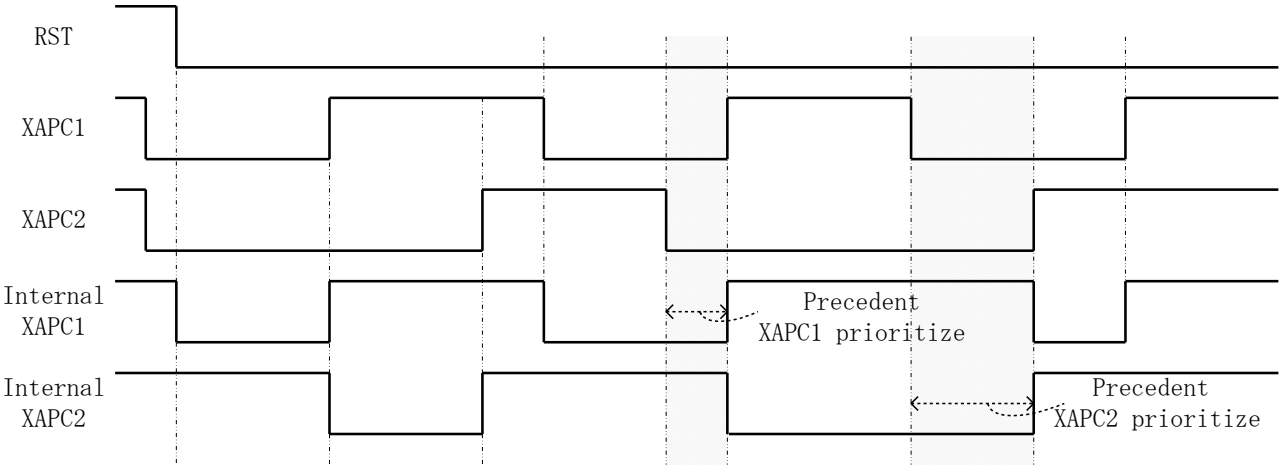
③XERR 端子が Low を出力した場合、RST 入力信号は High としてください。再度 LDV が復帰した場合に前項の正常な電源立ち上げ動作を実施することができ、安全且つ確実に APC が実行可能です。

・XERR 端子未使用時

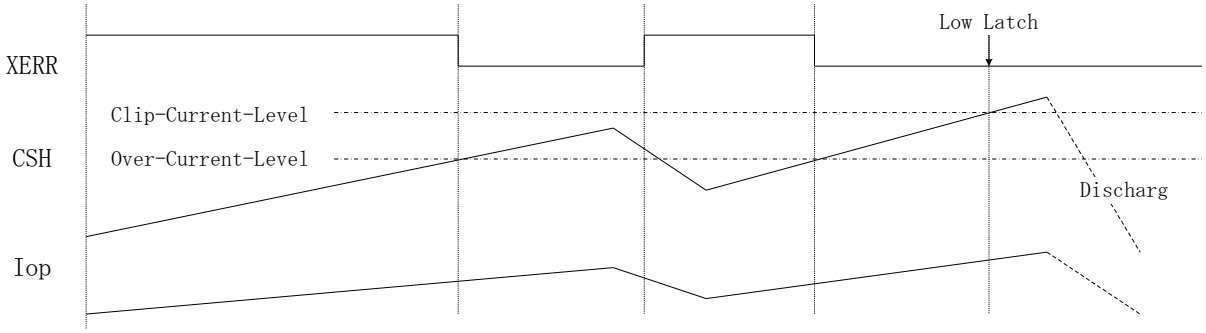
④LDV が UVLO レベル付近で ON/OFF を繰り返したとしても Csh 容量が徐々にディスチャージされ LD 光量が降下し続けるため、異常発光することはありません。しかし、電源復帰後の Line－APC により光量が所定値まで復帰しない可能性があります。

### 10-2 XAPC 信号

XAPC1=Low と XAPC2=Low が重なった場合には、先行する XAPC 信号を優先します。
また、RST 解除時(H⇒L)に、XAPC1&2=Low の時は、XAPC1 を優先します。




### 10-3 過電流異常検出



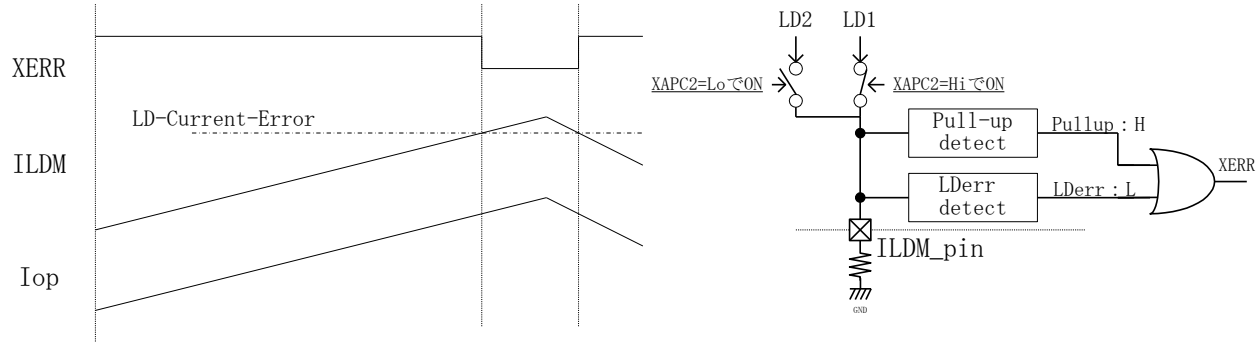

何らかの異常が発生し、CSH1or2 端子電圧が予め本 IC に設定された Over-Current-Level(TYP:3.92V@VCC=5V)を上回った場合、XERR 端子が High⇒Low となり、過電流異常を検出します。IC 内部は異常検出しても変化はありません。

さらに Isw1or2 電流が増えていき、CSH1or2 端子電圧が予め本 IC に設定された Clip-Current-Level(TYP：4.12V@VCC=5V)を越えると CSH1or2 端子は上昇を止め、徐々に電位降下します。

Clip-Current-Level を越えると、XERR は、Low にラッチされます。RST を Low⇒High とすると XERR の Low-Latch は解除されます。

但し、Rsw 抵抗値によっては、過電流検出値は変わります。

## 10-4 駆動電流モニタ

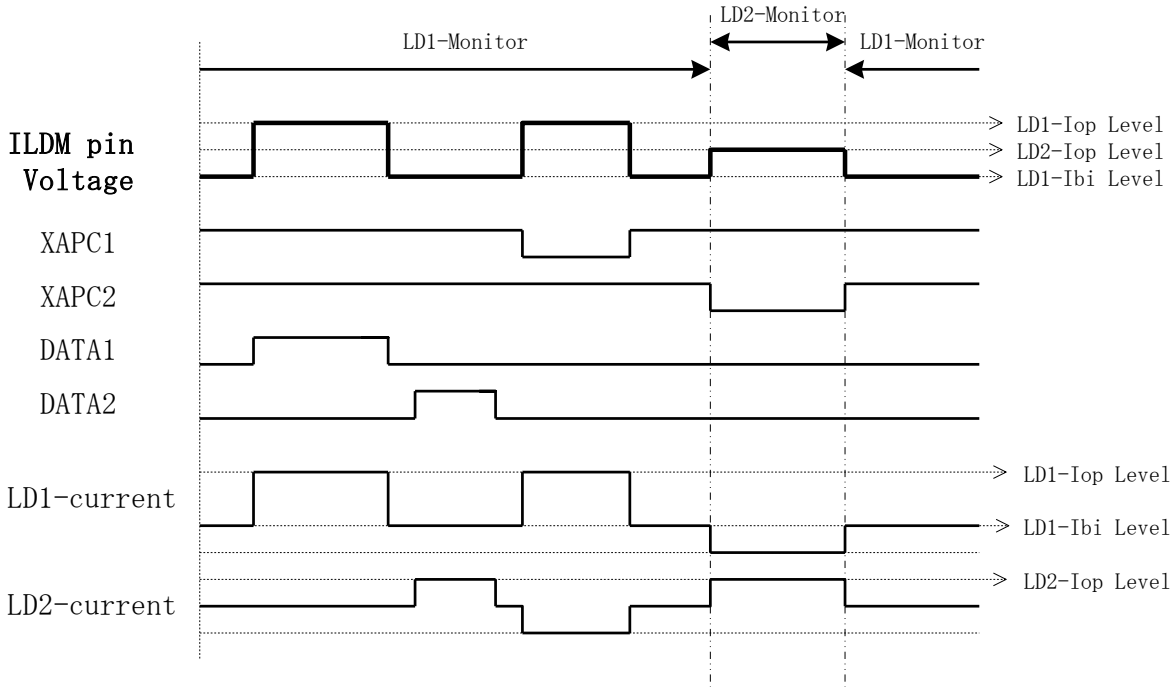



ILDM 端子より、LD1 及び LD2 の各駆動電流の 1/72 のモニタ電流値が出力されます。
本 IC 内部 XAPC2 信号が Low の際には LD2 のモニタ電流のみが、本 IC 内部 XAPC2=High の際には LD1 のモニタ電流が出力されます。つまり、内部 XAPC2=High の場合、XAPC1 やその他の信号に寄らず LD1 電流のみをモニタしています。
ILDM 出力は PMOS オープンドレイン出力となっていますので、Pull-Down 抵抗により電流-電圧変換してモニタすることが可能です。ILDM が精度よく検出できる ILDM 端子電圧 Max.=1.3V です。
ILDM 端子電圧≧1.2V(typ)となると過電流検出を検知し XERR=Low を出力するので、駆動電流モニタにおいても過電流検出が可能です。Pull-Down 抵抗値の設定により過電流検出レベルは変更可能です。Pull-Down 抵抗を Rildm、過電流検出する LD 電流を IopError とすると

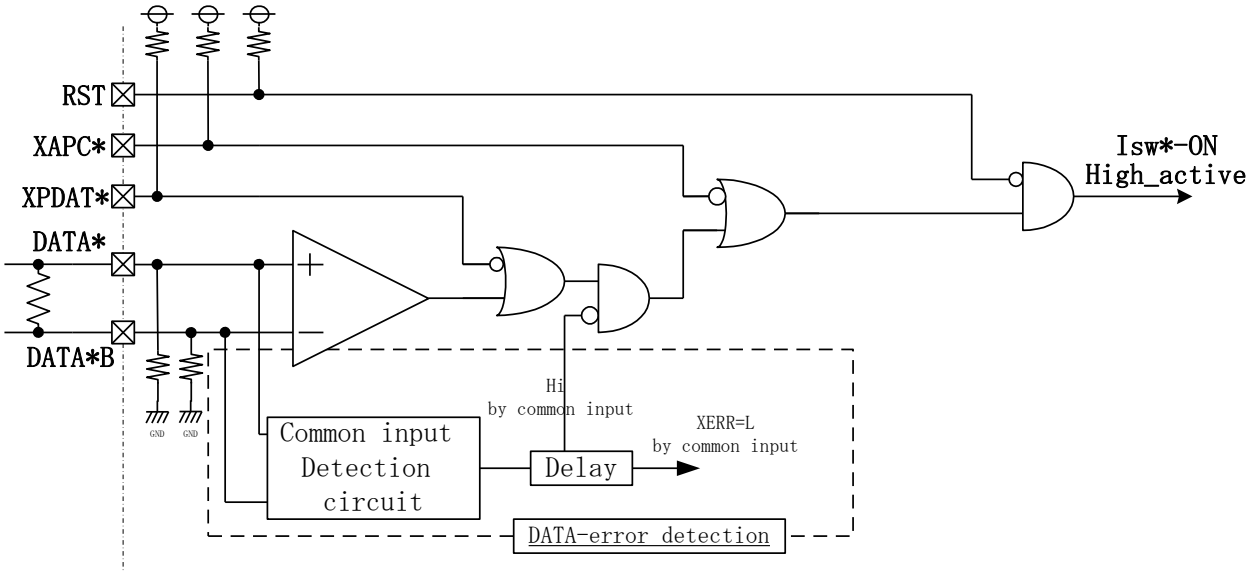
IopError/72×Rildm≦1.2　⇔　Rildm≦86.4/IopError

(例)IopError=72mA と設定したい場合、Pull-Down 抵抗は 1.2kΩが適当です。

尚、ILDM 端子未使用時には、電源に接続して下さい。未使用を検出しモニタ電流検出及び過電流検出を停止します。



10-5 入力端子異常 Fail-Safe




RST、XAPC*、XPDAT*、DATA*、DATA*B が開放状態となった時は、LD は消灯論理となります。(RST は強制消灯)
LVDS 入力は、DATA*、DATA*B が同相入力状態にあることを検出することで、以下の配線異常を検出し LD 消灯論理となり、XERR=Low で異常を報知します。

・両配線断線、片配線断線、LVDS ドライバ HiZ(基準電圧 ON/OFF)、配線ショート
　但し、DATA*、DATA*B 終端抵抗は接続されたままの状態を想定しています。
　例)LVDS ドライバの基準電圧 1.2V でドライバが HiZ 状態の時、DATA≒DATAB=同相入力：1.2V⇒異常検出

## 11. モード切換動作機能表

×:don't care

| 動作ﾓｰﾄﾞ | RST 端子 | XAPC1 | XAPC2 | XPDAT1,2 | DATA1,2, DATAB1,2 端子 | VCONT1,2, PD1,2 端子 | CSH1,2 端子 | Ibi | Isw | Iop | LD |
|---|---|---|---|---|---|---|---|---|---|---|---|
| ﾃﾞｨｾｰﾌﾞﾙ | H | × | × | × | × | × | AGND 固定 | OFF | OFF | 0 | 強制消灯 |
| APC1 (強制点灯) | L | L | **H** | × | × | Vpd<Vcont | 定電流充電 (ｻﾝﾌﾟﾙ) | ON (Ibi2=OFF) | ON (Isw2=OFF) | Isw1+Ibi1 (Iop2=0) | LD1 のみ点灯 |
| | | | | | | Vpd>Vcont | 定電流放電 (ｻﾝﾌﾟﾙ) | | | | |
| APC2 (強制点灯) | L | **H** | L | × | × | Vpd<Vcont | 定電流充電 (ｻﾝﾌﾟﾙ) | ON (Ibi1=OFF) | ON (Isw1=OFF) | Isw2+Ibi2 (Iop1=0) | LD2 のみ点灯 |
| | | | | | | Vpd>Vcont | 定電流放電 (ｻﾝﾌﾟﾙ) | | | | |
| 強制点灯 | L | H | H | L | × | × | Hi-Z (ﾎｰﾙﾄﾞ) | ON | ON | Isw+Ibi | 点灯 |
| ﾃﾞｰﾀ出力 | L | H | H | H | Vdata>Vdatab 通常動作 | | | | | | |
| | | | | | Vdata<Vdatab 通常動作 | | | ON | OFF | Ibi | 消灯 |
| RST 信号線断線時状態 | H | × | × | × | × | × | AGND 固定 | OFF | OFF | 0 | 強制消灯 |
| RST 以外断線時状態 | L | H | H | × | Vdata=Vdatab 異常検出 | × | Hi-Z | ON | OFF | Ibi | 消灯 |

Vdata(b) : DATA(B)端子電圧、　Vpd : RPD1,2 端子電圧、　Vcont : VCONT1,2 端子電圧、
Ibi1,2 : バイアス電流、　Isw1,2 : ｽｲｯﾁﾝｸﾞ電流　Iop1,2 : LD 駆動電流

## 12. その他機能

4ch-LDA 仕様　　XDOFFI/XDOFFO　(次項で説明)
追跡データ入力　XPDAT1/2

機能未使用時端子処理

- VREF　(基準電圧)　=　OPEN
- XPDAT1/2　(追跡データ入力)　=　OPEN
- XDOFFI　(4LD-A　I/F)　=　OPEN
- XDOFFO　(4LD-A　I/F)　=　OPEN
- ILDM　(LD 電流モニタ)　=　DVCC 固定
- XERR　(LDD エラー報知)　=　OPEN

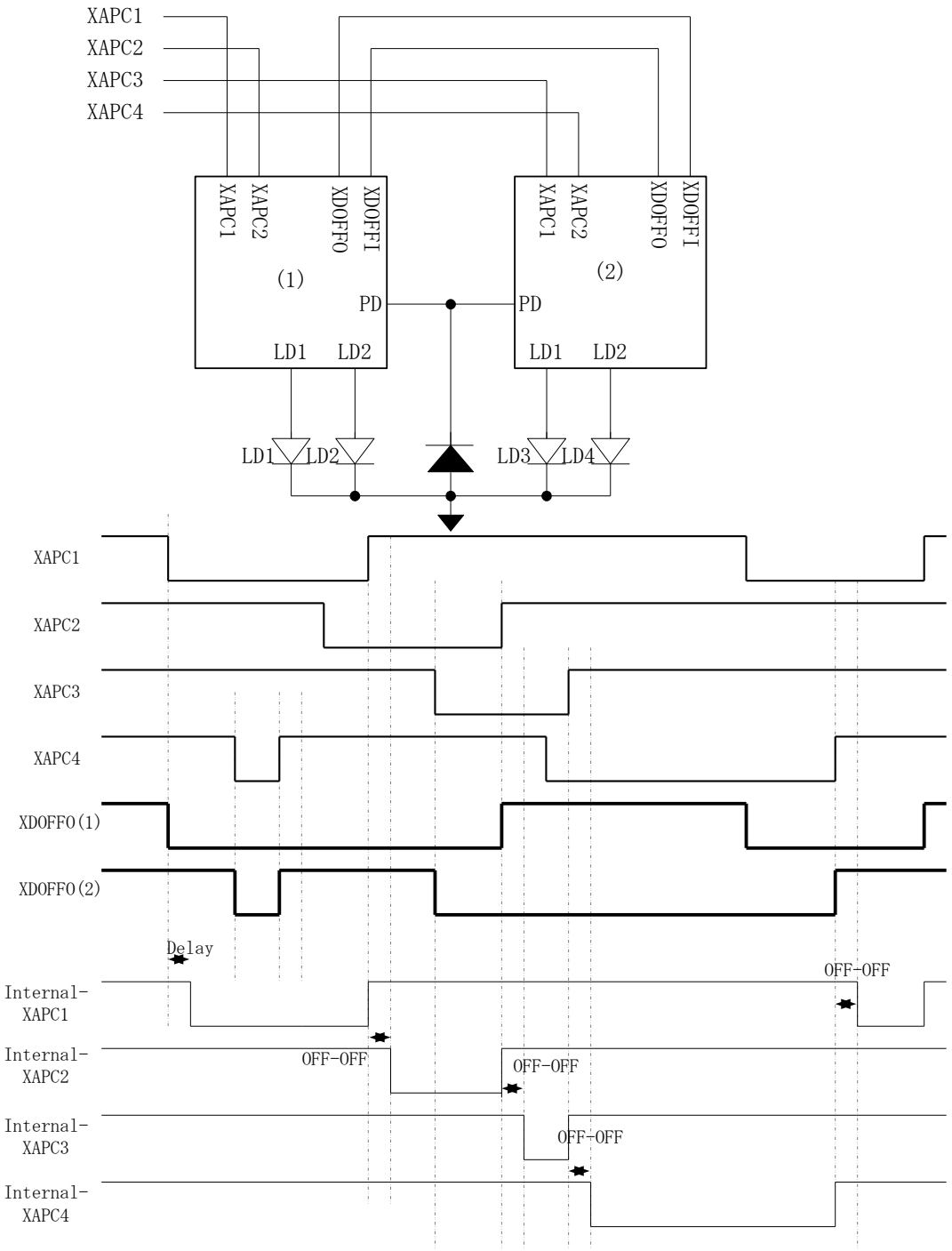
4-ビームレーザダイオードアレイ(4ch-LDA)駆動

本 IC を 2 個使い、4ch-LDA を駆動する際は、各々の IC の XDOFFI と XDOFFO を接続し、PD 端子はショートしてご使用下さい。下図参照。

一方の IC は、APC(XAPC1 or 2 = L)が実行されると XDOFFO から Low 出力され、IC の XDOFFI に Low が入力されることで他方 IC が APC 実行していることを相互に知り得ます。一方の IC が APC されている間は、他方の LD は強制消灯(Iop=0mA)となります。また、一方の IC が APC されている間は、他方の XAPC 信号は無視され、先行している APC を優先します。

但し、XAPC1/2 の立下り Edge と XAPC3/4 の立下り Edge は、1μs 以上離して下さい。

また、XAPC1/2 & XAPC3/4＝Low 状態で RST 解除された場合は両 LDD とも 1stAPC は開始されません。



## 13. CSH 端子の外付容量の求め方

APC の応答速度は、PD 端子に接続されるﾌｫﾄﾀﾞｲｵｰﾄﾞ：PD の寄生容量値と、PD に接続される可変抵抗値：Rpd による制約を受け、CSH 端子の外付容量値：Csh により決定されます。

Csh はｻﾝﾌﾟﾙﾎｰﾙﾄﾞ（S/H）回路がサンプル時に APC の系を安定にさせる位相補償の役割があります。

※Rpd には PD モニタ電流：Im が 2 倍に増幅された電流が出力されます。

1)PD のｶｯﾄｵﾌ周波数：fc に対する Csh

| PD の fc | Csh |
|---|---|
| 1MHz | 0.047μF 以上 |
| 0.5MHz | 0.1μF 以上 |

但し、0.047μF≦Csh　　--- ①

Csh が大きい程、APC の系は安定しますが応答が遅くなります。

※PD のカットオフ周波数が不明な場合は、後述の 17.Application Note“17-1.CSH 端子容量設定”を参照してください。

2)サンプリング時間とホールド時間の関係式

1st APC 直後は、所定の光量に S/H 回路は設定されています。

S/H 回路がホールド期間中、CSH 端子のﾘｰｸ電流により光量が変動します。

ホールド期間に変動した光量はサンプル期間に補正します。

サンプリング時間とホールド時間には以下の関係式が成立します。

$T_{SAM} \times I_{CH} \geqq Csh \times \Delta Vsh$　　--- ①

$\Delta Vsh = I_{LEAK} \times T_{HOLD} / Csh$　　--- ②

①、②式より

$T_{SAM} / T_{HOLD} \geqq I_{LEAK} / I_{CH}$　　--- ③

$T_{APC} = T_{SAM} + tAPC_{ON}$

$T_{APC}$：APC 時間（XAPC 端子=L）、$tAPC_{ON}$：APC 開始遅延時間(MAX：0.5μs)

$T_{SAM}$：サンプリング時間、　$T_{HOLD}$：ホールド（XAPC 端子=H）時間、

$I_{CH}$：CSH 端子のサンプル時充放電電流、　$I_{LEAK}$：CSH 端子のホールド時リーク電流

Csh：CSH 端子の S/H 容量、　ΔVsh：ホールド期間の CSH 端子電圧変動分

例）$I_{CH}$=0.25mA、　$I_{LEAK}$=0.05μA、　$T_{HOLD}$=1ms　とすると　$T_{SAM} \geqq 0.2\mu s$, $T_{APC} \geqq 0.7\mu s$,

※参考情報です。

実際には繰り返し APC を実施して頂き、光量変動が許容範囲内である確認を取ってください。

3)ホールド期間の LD 駆動電流の変動分

CSH 端子の電圧変動に対する LD 駆動電流の変動率 35.5/Rsw-5.3 mA/V、(=30.2mA/V @Rsw=1kΩ,VCC=5V)

②式より

$\Delta Iop = \{35.5/Rsw - 5.3(mA/V)\} \times \Delta Vsh = \{35.5/Rsw - 5.3(mA/V)\} \times I_{LEAK} \times T_{HOLD} / Csh$　　--- ④

ΔIop：LD 駆動電流の変動分

例）$I_{LEAK}$=0.05μA、　$T_{HOLD}$=1ms、　Csh =0.1μF　Rsw=1.0kΩとするとΔVsh=0.5mV、　ΔIop=0.015mA

レーザの微分効率：0.4mW/mA の場合、光量変動分=0.006mW

［注意点］

・Csh を設定値の 2/3 以下にしても APC 実行時に APC 系が発振しない確認を取ってください。

## 14. 絶対最大定格

| 記　号 | 項　目 | 条　件 | 定　格　値 | 単　位 |
|---|---|---|---|---|
| VCC | 電源電圧 | 端子:AVCC,DVCC,LDV,LDV1,2 | -0.3～+7.0 | V |
| $V_D$ | デジタル端子電圧 | 端子: RST, XAPC1,2, DATA1,2,DATAB1,2, XERR,XPDAT1,2 XDOFFI | -0.3～+7.0 | V |
| $V_A$ | アナログ端子電圧 | 端子: RBI, BIAS, LD1,2, CSH1,2, VSW1,2, VCONT1,2, PD, RPD1,2, | -0.3～VCC+0.3 (<+7.0) | V |
| $T_{opr}$ | 動作周囲温度 | - | -20～75 | ℃ |
| $T_{stg}$ | 保存周囲温度 | - | -40～125 | ℃ |
| Pd | 最大消費電力 | 周囲温度 75℃ | 1.4 | W |

電圧の項は全て GND 端子基準

VCC:全電源(AVCC,DVCC,LDV,LDV1,2)

**注意**

*絶対最大定格に記載された値を超えた条件下に置くことは、デバイスに永久的な破壊をもたらすことがあるばかりか、デバイス及びそれを使用している機器の信頼性及び安全性に悪影響をもたらします。また、本仕様書の条件を超えたこの定格値でデバイスが機能動作をすることを保証したものではありません。

## 15. 推奨動作条件

| 記　号 | 項　目 | 最小 | 標準 | 最大 | 単　位 |
|---|---|---|---|---|---|
| VCC1 | 電源電圧 | 4.75 | 5.0 | 5.25 | V |
| VCC2 | 電源電圧 | 3.135 | 3.3 | 3.465 | V |
| $T_{opr}$ | 動作周囲温度 | -10 | 25 | 75 | ℃ |
| $T_C$ | パッケージ表面温度 | | | 120 | ℃ |

VCC1,2:全電源(AVCC,DVCC,LDV,LDV1,2)

## 16. 電気的特性　(以下の項目は、特記なき場合、推奨動作条件下での電気特性を示します。)

［電源電流特性］

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| IDD | 動作時電源電流(DC) | VCC | | | 240 | 290 | mA |

IDD 測定条件：電源電圧=5.25V　Ta=25℃, Iop1&2=70mA(Ibi=10mA, Isw=60mA), XAPC1&2=H, DATA1&2:DC 点灯

［入力端子特性］

(デジタル端子)

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| Vcom | 同相入力電圧範囲 | DATA, DATAB | | 0.8 | 1.2 | 2.0 | V |
| Vdif | 差動入力電圧範囲 | DATA, DATAB | | 200 | 350 | 650 | mV |
| $tr_{DA}$ | 立上り時間 | DATA, DATAB | 電圧 0%to100% | | 1.5 | | ns |
| $tf_{DA}$ | 立下り時間 | DATA, DATAB | 電圧 100%to0% | | 1.5 | | ns |
| $tpwH_{DA}$ | “H” 期間 | DATA, DATAB | 電圧50%to50%<br>Vdif>200mV | 2.5 | | | ns |
| $tpwL_{DA}$ | “L” 期間 | DATA, DATAB | 電圧50%to50%<br>Vdif>200mV | 2.5 | | | ns |
| $R_{DPD}$ | データプルダウン抵抗 | DATA, DATAB | DATA, DATAB端子 | 120 | 300 | | kΩ |
| $V_{DATA}$ | ｵｰﾌﾟﾝ時端子電圧 | DATA | DATA端子ｵｰﾌﾟﾝ | | | 0.2 | V |
| $V_{DATAB}$ | ｵｰﾌﾟﾝ時端子電圧 | DATAB | DATAB端子ｵｰﾌﾟﾝ | | | 0.2 | V |
| $Vdif_{ERR}$ | 異常検出時<br>差動入力電圧 | DATA, DATAB | \|DATA-DATAB\|<br>異常検出 | | | 10 | mV |
| $tVcom_{IN}$ | 同相入力検出時間 | DATA, DATAB | | | | 5 | us |
| $V_{IH}$ | “H” 入力電圧 | RST, XAPC, XPDAT | | 2 | | VCC<br>+0.3 | V |
| $V_{IL}$ | “L” 入力電圧 | RST, XAPC, XPDAT | | -0.3 | | 0.8 | V |
| $V_{IHys}$ | H⇔L ヒステリシス電圧 | RST, XAPC | | | | 0.8 | V |
| $I_{IH}$ | 入力ﾘｰｸ電流 H | RST, XAPC, XPDAT | 端子電圧=VCC | -3 | 0 | 3 | uA |
| $I_{IL}$ | 入力ﾘｰｸ電流 L (*) | RST, XAPC, XPDAT | 端子電圧=0V | 13 | 26.3 | 39.5 | uA |
| $tpwH_{RST}$ | RST=H 入力パルス幅 | RST | | 20 | | | us |
| $tpw_{XPDAT}$ | XPDAT 入力パルス幅 | XPDAT | | 10 | | | ns |
| tRSTon | RST 不感応時間 | RST | | 1 | 2.1 | 4.5 | us |

(*) リーク電流は、端子から流出する向き。

DATA = (DATA1, 2), DATAB = (DATAB1, 2),　XAPC = (XAPC1, 2), XPDAT = (XPDAT1, 2)

(アナログ端子)

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| Vrefo | VREF 端子出力電圧 | VREF | | 1.13 | 1.2 | 1.27 | V |
| VrefLo | VREF 端子出力<br>許容負荷 | VREF | | 330 | | | Ω |

[LD 出力 DC 特性]

| 記号 | 項目 | 端子 | 測定条件 | | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|---|
| $V_{01don}$ | 点灯時出力電圧範囲 | LD | DATA:点灯論理 | | 1 | | VCC-0.735 | V |
| $I_{LDRST}$ | RESET時リーク電流 | LD | RST=H | | -3 | 0 | 3 | uA |
| Ibiset | バイアス電流設定※注1 | LD | | | 3 | | 30 | mA |
| Ibiacc | バイアス電流設定精度 ※注1 | LD | VCC=3.3V VOP=1.9V | RBI=6.8kΩ | 2.5 | 2.85 | 3.2 | mA |
| | | | | RBI=2.2kΩ | 7.3 | 8.05 | 8.8 | mA |
| | | | | RBI=1.0kΩ | 15.6 | 16.9 | 18.1 | mA |
| | | | VCC=5V VOP=1.9V | RBI=10kΩ | 2.5 | 3.25 | 4.0 | mA |
| | | | | RBI=2.2kΩ | 9.6 | 11.4 | 13.2 | mA |
| | | | | RBI=1.0kΩ | 19.7 | 22.4 | 25.0 | mA |
| Iswset | スイッチング電流設定 ※注1 | LD | VOP(LD端子電圧) ≦LDV-0.735 | | 5 | | 65 | mA |
| | | | VOP(LD端子電圧) ≦LDV-0.835 | | 5 | | 70 | mA |
| Iop | 駆動電流設定範囲 | LD | VOP(LD端子電圧) ≦LDV-0.735 | | 8 | | 70 | mA |
| | | | VOP(LD端子電圧) ≦LDV-0.835 | | 8 | | 80 | mA |

※注1：RBI or RSW 端子に接続する抵抗のばらつきが特性ばらつきに加算されます

[LD 出力 AC 特性]

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| $tpd_{onDA}$ $tpd_{offDA}$ | DATA入力～LD出力 伝搬遅延時間 | DATA LD | DATA反転 to Isw変化点 VCC=5V±5% | 1.8 | 3.7 | 8 | ns |
| | | | VCC=3.3V±5% | 2.3 | 4.8 | 10 | |
| $tpd_{onAPC}$ $tpd_{offAPC}$ | XAPC入力～LD出力 伝搬遅延時間 | XAPC LD | DATA消灯 to Isw変化点 VCC=5V±5% | 3.6 | 7.7 | 16 | ns |
| | | | VCC=3.3V±5% | 5 | 10 | 22 | |
| $tpd_{onXDA}$ $tpd_{offXDA}$ | XPDAT入力～LD出力 伝搬遅延時間 | XPDAT LD | DATA消灯 to Isw変化点 VCC=5V±5% | 1.9 | 4 | 8 | ns |
| | | | VCC=3.3V±5% | 2.8 | 5.8 | 12 | |
| $tr_{LD}$ | 発光電流立上り時間 | LD | Isw 20%to80% | | 1.0 | | ns |
| $tf_{LD}$ | 発光電流立下り時間 | LD | Isw 80%to20% | | 1.0 | | ns |

LD = (LD1, 2)

DATA = (DATA1, 2), DATAB = (DATAB1, 2),　XAPC = (XAPC1, 2), XPDAT = (XPDAT1, 2)

[APC 特性]

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| $Vcont_{in}$ | VCONT端子<br>入力電圧範囲 | VCONT | 通常動作時　VCC=5V±5% | 0.1 | | 3.0 | V |
| | | | 通常動作時　VCC=3.3V±5% | 0.1 | | VCC-1.4 | V |
| $VCSH_{in}$ | CSH端子<br>入力電圧範囲 | CSH | VCC=5V±5% | 0.1 | | 3.7 | V |
| | | | VCC=3.3V±5% | 0.1 | | 2.5 | V |
| $G_{IM}$ | PDモニタ電流増幅率 | PD, RPD1,2 | Im=100uA | 1.9 | 2 | 2.1 | 倍 |
| | | | Im=1mA | 1.98 | 2 | 2.02 | |
| Im | PDモニタ電流範囲 | PD | VCC=5V±5% | 0.03 | | 3.6 | mA |
| | | | VCC=3.3V±5% | 0.03 | | 1.5 | |
| $V_{RPDERR}$ | RPD電圧誤差 | RPD<br>VCONT | XAPC=L<br>VCONT=0.1~3.0V @VCC=5V<br>VCONT=0.1~VCC-1.4V @VCC=3.3V | -20 | 0 | 20 | mV |
| $I_{I1}$ | 入力ﾘｰｸ電流 1 | VCONT | | -1 | 0 | 1 | uA |
| $I_{I2}$ | 入力ﾘｰｸ電流 2 (*1) | CSH | XAPC=H | -0.1 | 0 | 0.05 | uA |
| $T_{APC}$ | APC時間 | XAPC | | 1.5 | | | us |
| $tAPC_{ON}$ | APC開始遅延時間 | XAPC | | | 0.3 | 0.5 | us |
| ICH1 | S/H 充電電流(*1) | CSH | Vcont-Vpd>0.1V<br>Vcsh=0.1~3.7V VCC=5V±5% | | -15 | -2.8 | mA |
| | | | Vcsh=0.1~2.5V VCC=3.3V±5% | | -10 | -1.5 | |
| IDCH1 | S/H 放電電流(*1) | CSH | Vpd-Vcont>0.1V<br>Vcsh=0.2~3.7V VCC=5V±5%<br>Vcsh=0.2~2.5V VCC=3.3V±5% | 1.5 | 17 | | mA |
| | | | Vcsh=0.1~0.2V<br>VCC=3.3V±5% or 5V±5% | 0.5 | | | |
| t1stAPC | 1stAPC時間 | XAPC<br>CSH | CSH≦0.27μF　(*2) | | | 200 | us |
| | | | CSH≦0.56μF　(*2) | | | 400 | us |
| | | | CSH≦1μF　(*2) | | | 800 | us |

(*1)負は Csh(サンプルホールド容量)をチャージする向き。正は Csh をディスチャージする向き

(*2)1stAPC 実行時 CSH 端子電圧≦3.0V　Po=目標光量±1%

VCONT = (VCONT1, 2), CSH = (CSH1, 2),　RPD = (RPD1, 2), XAPC = (XAPC1, 2)

[LD 保護特性]

| 記号 | 項目 | 端子 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|
| $LDV_{POR}$ | LDVリセット解除レベル | LDV | | 2.49 | 2.75 | 3 | V |
| $LDV_{UVLO}$ | UVLOレベル | LDV | VCC=5V±5% | 3.5 | 3.95 | 4.4 | V |
| | | | VCC=3.3V±5% | 2.29 | 2.6 | 2.9 | V |
| $LDV_{UVLOHYS}$ | UVLOレベル ヒステリシス | LDV | | | | 0.20 | V |
| $tLDV_{UVLO}$ | UVLO不感応時間 | LDV | LDV正常⇒LDV＜$LDV_{UVLO}$から LD出力HiZとなるまでの時間 | 1.5 | 4.0 | 10 | us |
| $Vcsh_{Ierr}$ | CSH端子 LD過電流検出電圧 | CSH XERR | | -3% | VCC*3.92/5 | +3% | V |
| $Vcsh_{clip}$ | CSH端子 上限電圧 | CSH | | -3% | VCC*4.12/5 | +3% | V |
| ILDM | LD端子電流モニタ | ILDM | LD1 or LD2 Iop≧20mA | -10% | Iop/72 | +15% | mA |
| $VILDM_{ERR}$ | ILDM端子(LDモニタ) 過電流検出レベル | ILDM | LD1 or LD2 | 1.1 | 1.2 | 1.3 | V |
| $VIldm_{ON}$ | ILDM機能ON設定電圧 | ILDM | VCC≧3.135V | | | 2.1 | V |
| $VO_{XERR}$ | “L” 出力電圧 | XERR | Iload=4mA | | | 0.4 | V |
| $IOZ_{XERR}$ | 出力オフリーク電流 | XERR | | -3 | 0 | 3 | uA |

# 17. Application Note

## 17-1 CSH 端子容量値設定

CSH 端子容量は APC-loop を安定にするための位相補償容量の役割があります。
仕様書“13.CSH 端子の外付け容量の求め方“に記載されているように PD の fc(Cut-off-Frequency)によって容量値に制限があります。PD の fc が不明な場合は下記を参考にして決定して下さい。
APC-loop の帯域は、PD の寄生容量、RPD 抵抗値による制限を受け、CSH 容量値により決定されます。
RPD 抵抗値は、VCONT 電圧、PD のモニタ電流によって決定されます。

RPD=VCONT/(Im×2)　Po=A×Im　　Po：LD 光量

※RPD には Im×2 倍の電流が出力されます。

PD 寄生容量：大、RPD 抵抗値：大(設定 LD 光量小、PD モニタ電流小、VCONT 電圧大)になるほど、CSH 容量値が大きくなります。CSH 容量値が大きくなると APC の応答速度が遅くなります。
以下では、一般的な LD を使用した時の、APC-loop が安定する CSH 容量条件を示します。
(RSW=0.68kΩ　IswMAX=70mA~　@VCC3.3V LD：QL78F6DF-1　評価結果より)

| | | |
|---|---|---|
| RPD=~2.2kΩ | CSH≧0.047μF | |
| RPD=~2.7kΩ | CSH≧0.056μF | |
| RPD=~3.3kΩ | CSH≧0.068μF | Line-APC-time ≧ 1.5μ |
| RPD=~4.7kΩ | CSH≧0.1μF | |
| RPD=~11kΩ | CSH≧0.22μF | |
| RPD=~20kΩ | CSH≧0.33μF | |

周期 APC 期間 1.5μs を実現するためには、RPD 抵抗値を 20kΩ以下に設定してください。
(Vcont 端子を下げることで RPD 抵抗を下げることが出来ます。)

・RSW 抵抗値に関して

RSW 抵抗値を大きくすると、APC 応答速度が遅くなります。RSW 抵抗値を大きくすると、CSH 容量を小さくしても APC-loop は安定するので、RSW 抵抗値に合わせて小さくすることで APC 応答速度を速めることができます。

以下の関係式を参照願います。

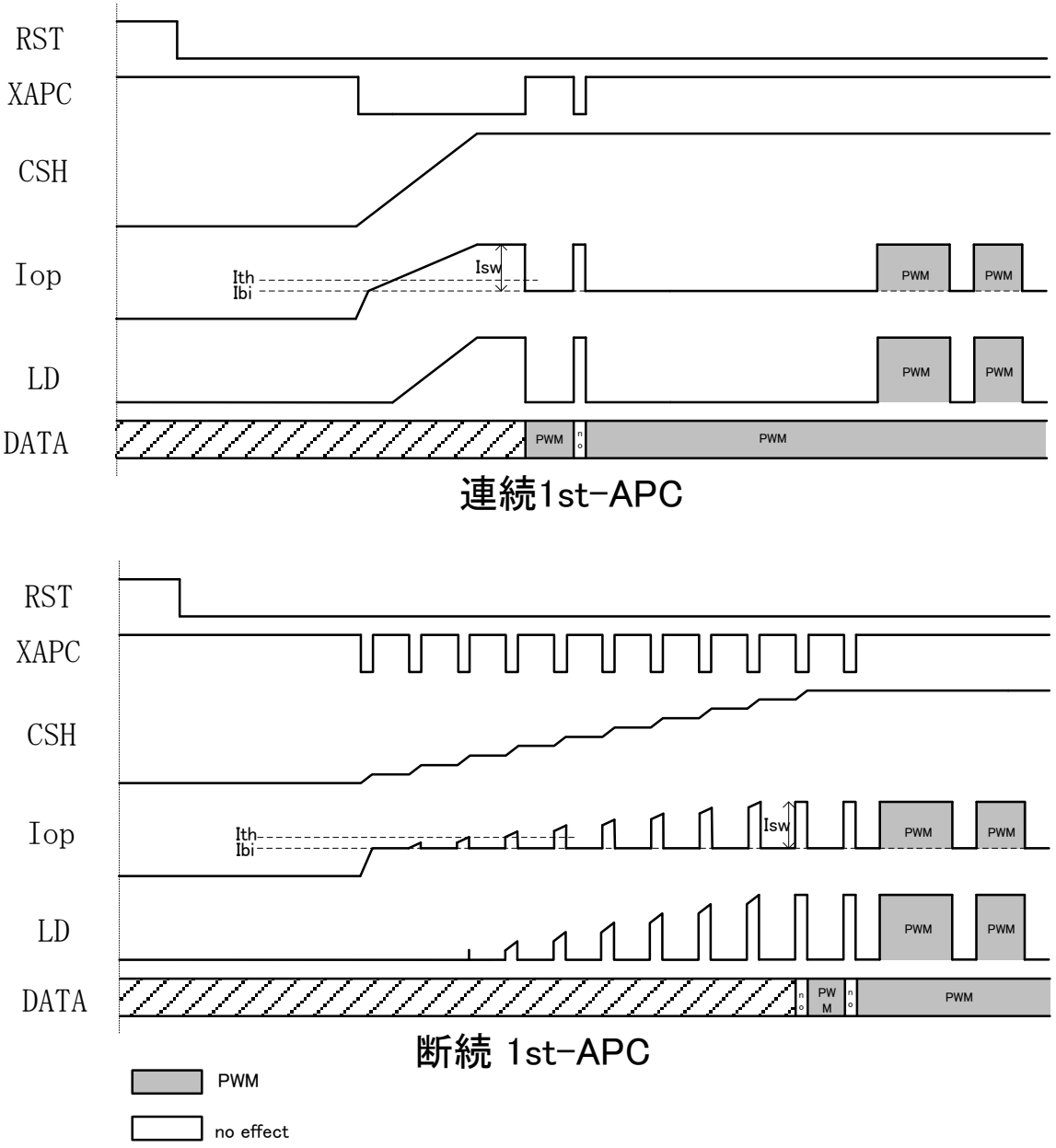
RSW×CSH=Constancy　で　APC 応答速度≒Constancy

Ex.)　RSW=1.2kΩ　RPD=~11kΩ　CSH≧0.22μF
⇒ RSW=2.2kΩ　RPD=~11kΩ　CSH≧0.12μF　(RSW*CSH=2.64*10E-4)

(注意)
LD によって PD の寄生容量値が異なるため、実際には上記参考値が当てはまらない可能性があります。上記参考値において APC 動作安定にある場合は、CSH 容量を小さくすることができ、不安定な場合は安定するまで大きくして下さい。
最終的に、設定された容量値の 2/3 以下で APC が安定していること、
3/2 倍の容量値で周期 APC 実行して光量のずれがないことを確認してください。

### 17-2 LD 目標光量設定

本 IC は LD を目標光量に設定するための 1st-APC 動作において、下記二つのモードに対応しています。
以下に①連続モード 1st-APC と、②断続モード 1st-AP の LD の立ち上がり波形を示します。




①「連続モード 1st-APC」では 1st-APC 期間中に LD の光量が確定します。
②「断続モード 1st-APC」では APC を断続的に繰り返す度に LD が上昇し、所定の光量に到達した時点で LD が確定します。光量が確定するまでの APC 期間の合計は、「断続モード 1st-APC」の方が「連続モード 1st-APC」に比べて 1 割長くなります。

### 17-3 APC 各電流設定

① バイアス電流

・ VCC5[V]±5%　VOP=1.5~2.5[V]

Rbi ごとの電流値とバラつき要因内訳

| Rbi [kΩ] | MIN [mA] | TYP [mA] | MAX [mA] | ばらつき要因[%] | | | 抵抗間電流設定 | | |
|---|---|---|---|---|---|---|---|---|---|
| | | | | 製造 | VCC | VOP | MIN [mA] | TYP [mA] | MAX [mA] |
| 0.56 | 28.8 | 36.1 | 43.4 | 10.4 | 3.3 | 6.4 | 14.7/Rbi+2.5 | 17.2/Rbi+5.4 | 19.7/Rbi+8.3 |
| 0.68 | 24.1 | 30.7 | 37.2 | 10.9 | 3.5 | 6.7 | 15.1/Rbi+2.0 | 17.8/Rbi+4.6 | 20.5/Rbi+7.2 |
| 0.82 | 20.4 | 26.2 | 32.1 | 11.5 | 3.7 | 7.0 | 14.7/Rbi+2.4 | 17.7/Rbi+4.7 | 21.2/Rbi+6.4 |
| 1.0 | 17.2 | 22.4 | 27.5 | 11.9 | 3.9 | 7.3 | 16.4/Rbi+0.8 | 19.6/Rbi+2.8 | 22.6/Rbi+5.0 |
| 1.5 | 11.7 | 15.8 | 20.0 | 13.4 | 4.4 | 8.0 | 16.4/Rbi+0.7 | 20.2/Rbi+2.4 | 24.0/Rbi+4.0 |
| 1.8 | 9.88 | 13.6 | 17.3 | 14.6 | 4.7 | 8.4 | 18.3/Rbi-0.3 | 21.9/Rbi+1.5 | 25.4/Rbi+3.2 |
| 2.2 | 8.05 | 11.4 | 14.8 | 15.8 | 4.9 | 8.7 | 15.2/Rbi+1.1 | 20.3/Rbi+2.2 | 25.3/Rbi+3.3 |
| 2.7 | 6.75 | 9.69 | 12.6 | 16.2 | 5.2 | 9.1 | 17.4/Rbi+0.3 | 22.3/Rbi+1.5 | 27.1/Rbi+2.6 |
| 3.3 | 5.58 | 8.19 | 10.8 | 17.1 | 5.5 | 9.6 | 18.0/Rbi+0.1 | 23.6/Rbi+1.1 | 29.1/Rbi+2.0 |
| 5.6 | 3.34 | 5.26 | 7.18 | 20.1 | 6.3 | 10.6 | 18.7/Rbi | 25.4/Rbi+0.7 | 32.2/Rbi+1.5 |
| 8.2 | 2.29 | 3.83 | 5.36 | 22.1 | 6.8 | 11.4 | 18.2/Rbi | 26.2/Rbi+0.6 | 34.2/Rbi+1.2 |
| 10.0 | 1.89 | 3.25 | 4.61 | 23.1 | 7.1 | 11.7 | | | |

・ VCC=3.3[V]±5[%]　VOP=1.5～2.4[V]

Rbi ごとの電流値とバラつき要因内訳

| Rbi [kΩ] | MIN [mA] | TYP [mA] | MAX [mA] | ばらつき要因[%] | | | 抵抗間電流設定 | | |
|---|---|---|---|---|---|---|---|---|---|
| | | | | 製造 | VCC | VOP | MIN [mA] | TYP [mA] | MAX [mA] |
| 0.47 | 27.2 | 33.8 | 40.4 | 6.4 | 3.3 | 10.3 | 12.5/Rbi+0.5 | 14.9/Rbi+2.1 | 17.3/Rbi+3.7 |
| 0.68 | 18.9 | 24.0 | 29.1 | 6.9 | 3.4 | 10.9 | 12.7/Rbi+0.3 | 15.2/Rbi+1.6 | 17.8/Rbi+2.9 |
| 0.82 | 15.7 | 20.2 | 24.6 | 7.1 | 3.6 | 11.2 | 12.5/Rbi+0.5 | 15.2/Rbi+1.6 | 17.9/Rbi+2.8 |
| 1.0 | 13.0 | 16.9 | 20.7 | 7.4 | 3.7 | 11.6 | 13.0/Rbi | 15.9/Rbi+0.9 | 18.9/Rbi+1.9 |
| 1.5 | 8.68 | 11.5 | 14.4 | 8.1 | 4.0 | 12.4 | 12.9/Rbi | 16.1/Rbi+0.8 | 19.3/Rbi+1.5 |
| 1.8 | 7.24 | 9.74 | 12.3 | 8.9 | 4.1 | 12.9 | 13.4/Rbi-0.3 | 16.8/Rbi+0.4 | 20.1/Rbi+1.1 |
| 2.2 | 5.88 | 8.05 | 10.2 | 9.3 | 4.3 | 13.3 | 12.5/Rbi+0.1 | 16.1/Rbi+0.7 | 19.7/Rbi+1.3 |
| 2.7 | 4.82 | 6.69 | 8.56 | 9.7 | 4.5 | 13.8 | 13.1/Rbi-0.1 | 16.9/Rbi+0.5 | 20.6/Rbi+1.0 |
| 3.3 | 3.94 | 5.56 | 7.17 | 10.6 | 4.6 | 14.3 | 13.1/Rbi-0.1 | 17.3/Rbi+0.3 | 21.4/Rbi+0.7 |
| 5.6 | 2.30 | 3.40 | 4.51 | 11.8 | 5.1 | 15.6 | 13.0/Rbi | 17.6/Rbi+0.3 | 22.2/Rbi+0.6 |
| 6.8 | 1.89 | 2.85 | 3.81 | 12.3 | 5.3 | 16.0 | 13.4/Rbi-0.1 | 18.3/Rbi+0.2 | 23.1/Rbi+0.4 |
| 8.2 | 1.55 | 2.39 | 3.22 | 12.8 | 5.5 | 16.7 | | | |

② スイッチング電流

Typical　VOP=1.9[V]

(@VCC=5[V])

Isw=Vcsh/Rsw[kΩ]*35.5-5.3 ± 15[%]　(0.33[kΩ]≦Rsw≦2.2[kΩ])

(@VCC=3.3[V])

Isw=Vcsh/Rsw[kΩ]*28-2.8 ± 13.5[%]　(0.33[kΩ]≦Rsw≦2.2[kΩ])

(Isw：スイッチング電流、Vcsh：CSH 端子電圧、Rsw：RSW 接続抵抗)

(@VCC=5[V]±5[%]、VOP=1.5~2.5[V])

Isw=Vcsh/Rsw[kΩ]*35.5-5.3 ± 30[%] (0.33[kΩ]≦Rsw≦2.2[kΩ])

±30[%]ばらつき要因

製造プロセス　：±15[%]

VCC　：±7[%]

VOP　：±8[%]

(@VCC=3.3[V] ±5[%]、VOP=1.5~2.4[V])

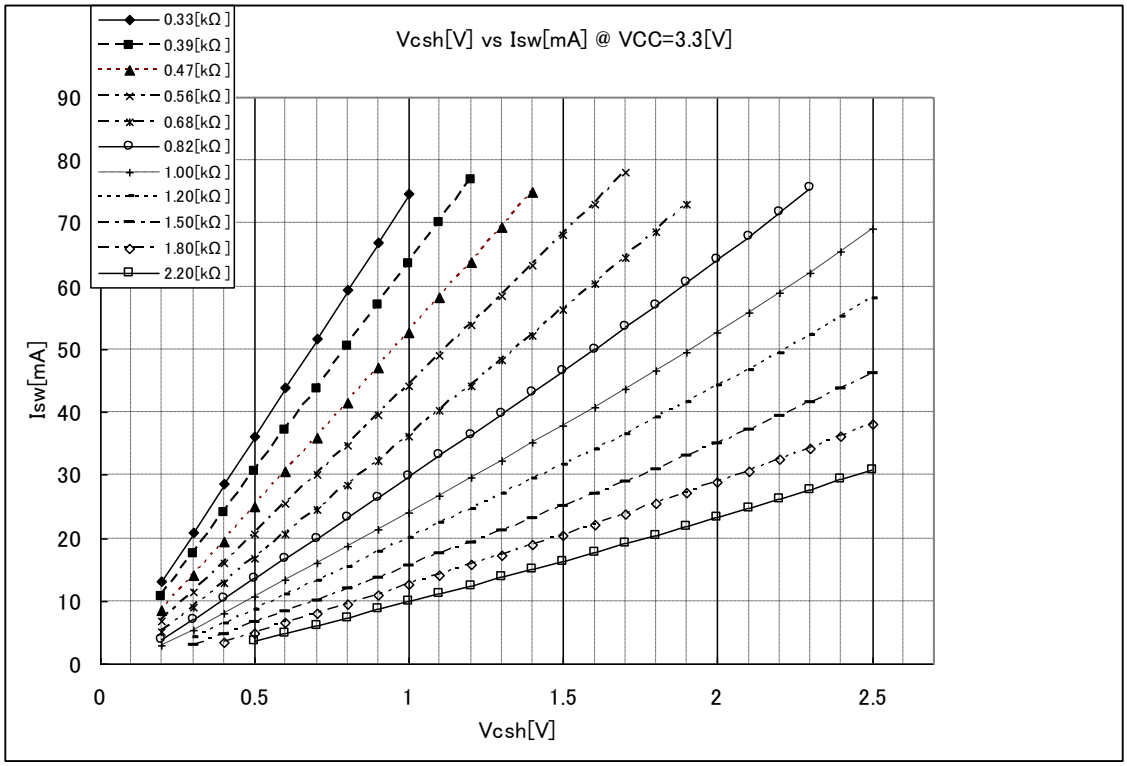
Isw=Vcsh/Rsw[kΩ]*28-2.8 ± 30[%]　(0.33[kΩ]≦Rsw≦2.2[kΩ])

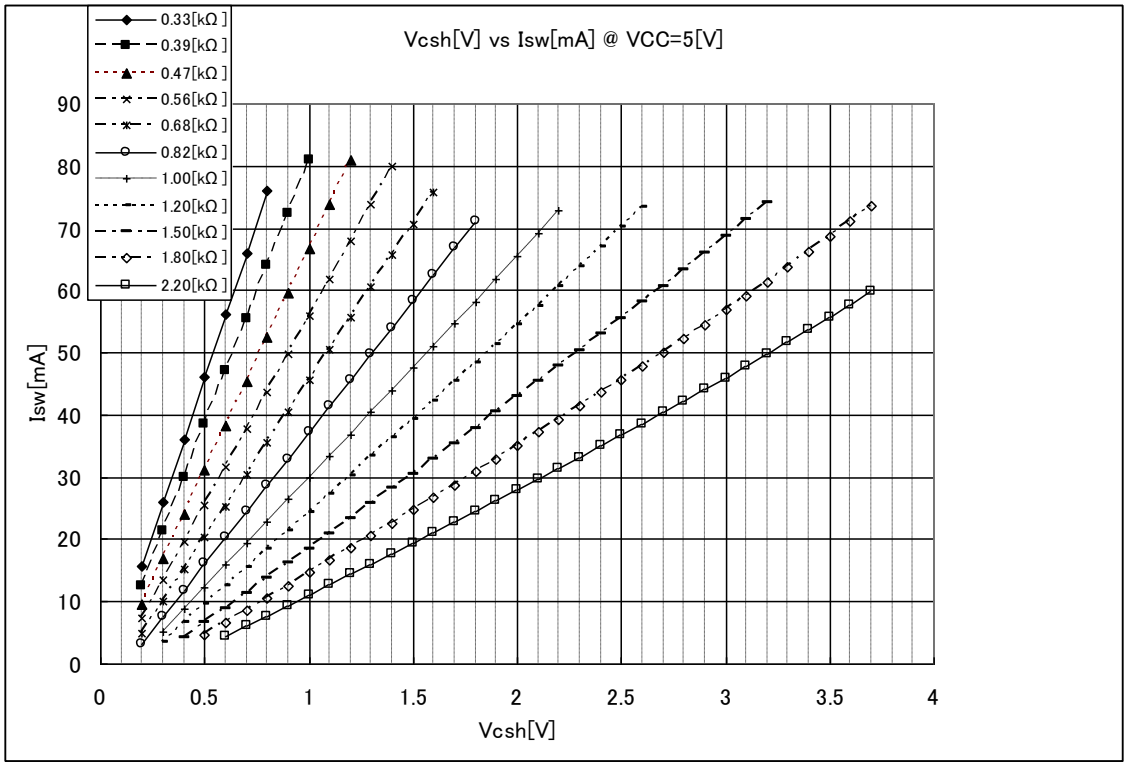
±30[%]ばらつき要因

製造プロセス　：±13.5[%]

VCC　：±7[%]

VOP　：±9.5[%]

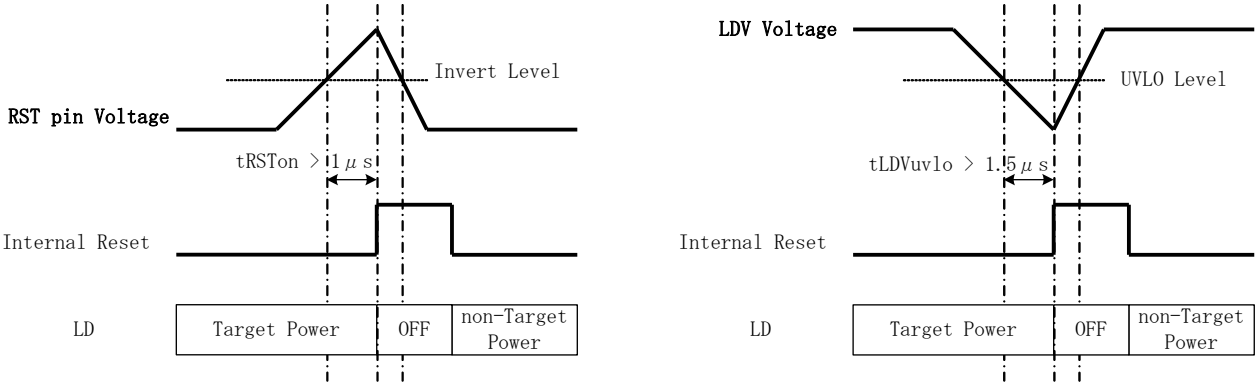

Vcsh[V] vs Isw[mA] @ VCC=3.3[V]
0.33[kΩ]
0.39[kΩ]
0.47[kΩ]
0.56[kΩ]
0.68[kΩ]
0.82[kΩ]
1.00[kΩ]
1.20[kΩ]
1.50[kΩ]
1.80[kΩ]
2.20[kΩ]
Isw[mA]
0
10
20
30
40
50
60
70
80
90
0
0.5
1
1.5
2
2.5
Vcsh[V]


Vcsh[V] vs Isw[mA] @ VCC=5[V]
0.33[kΩ]
0.39[kΩ]
0.47[kΩ]
0.56[kΩ]
0.68[kΩ]
0.82[kΩ]
1.00[kΩ]
1.20[kΩ]
1.50[kΩ]
1.80[kΩ]
2.20[kΩ]
Isw[mA]
0
10
20
30
40
50
60
70
80
90
0
0.5
1
1.5
2
2.5
3
3.5
4
Vcsh[V]

## 17-4 RST,LDV 端子制御

### ① RST 端子 及び LDV 端子電圧のノイズ制御

RST 端子及び LDV 端子のパワーオンリセット回路(LDV リセット検出回路)には、ノイズ除去の観点で RST 不感応時間(tRSTon)min＞1μs 及び、UVLO 不感応時間(tLDVuvlo)min＞1.5μs を設けております。つまり、通常動作時における静電気ノイズ幅が 1μs 以内であれば誤リセット回避が可能です。しかし、1μs 以上の両端子反転レベル以上のノイズが発生する場合は、意図していないリセットがかかり不良画像の発生を招きます。本現象回避のため、1μs 以上のノイズが発生する懸念がある場合は、外付け LPF やコイル挿入等による対策をお願いします。

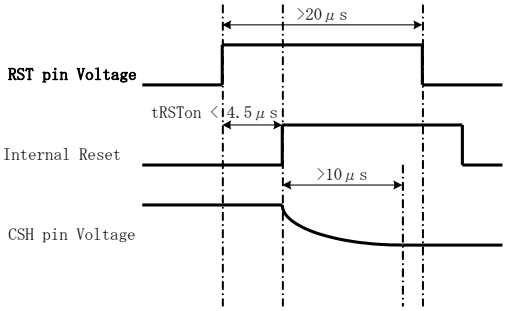



### ② RST 端子の最小 High 期間

RST 端子を Low⇒High とし、再度 High⇒Low とするまでの RST 最小 High 期間は以下の理由で少なくとも 20μs 以上を設定してください。

理由 1. 上記 RST 端子不感応時間(tRSTon)max＜4.5μs

理由 2. RST 端子 Low⇒High 時、アナログ回路がリセット状態に向かい、安定するまで
少なくとも 20μs 時間を要するため。
例：CSH 端子は RST 端子 Low⇒High から容量電圧のディスチャージが始まり
約 10μs 以上かかります。



## 17-5 電源立ち上げ/立ち下げ手順

本 IC には、LDV(LD 出力制御用電源<LDV1,LDV2,LDV>)と AVCC,DVCC の 3 種類の電源があります。LDV のみ電源が入った状態において本 IC 内部回路動作不定となるため以下の電源立ち上げ/立ち下げ手順を守って下さい。AVCC と DVCC は必ず共通電源として下さい。

・電源立ち上げ

| | |
|---|---|
| VCC(全電源)同時立ち上げ | OK |
| AVCC&DVCC 立ち上げ(LDV-OFF) | OK |
| **LDV のみ**立ち上げ(AVCC&DVCC-OFF) | **NG** |

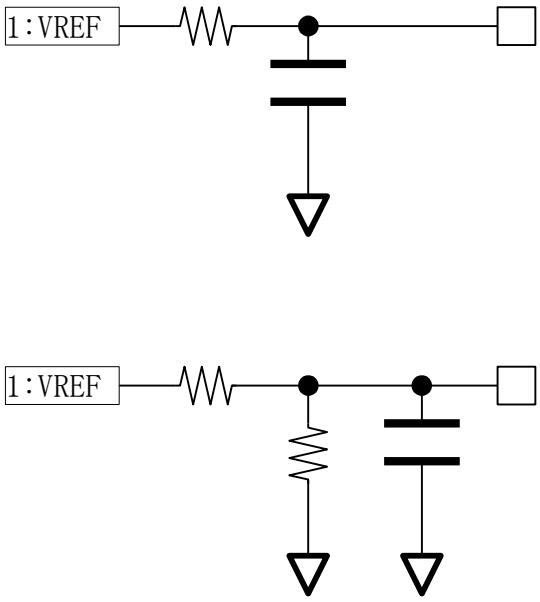
・電源立ち下げ

| | |
|---|---|
| VCC 同時立ち上げ | OK |
| **AVCC&DVCC のみ**立ち下げ(LDV-ON) | **NG** |
| LDV のみ立ち下げ(AVCC&DVCC-ON) | OK |

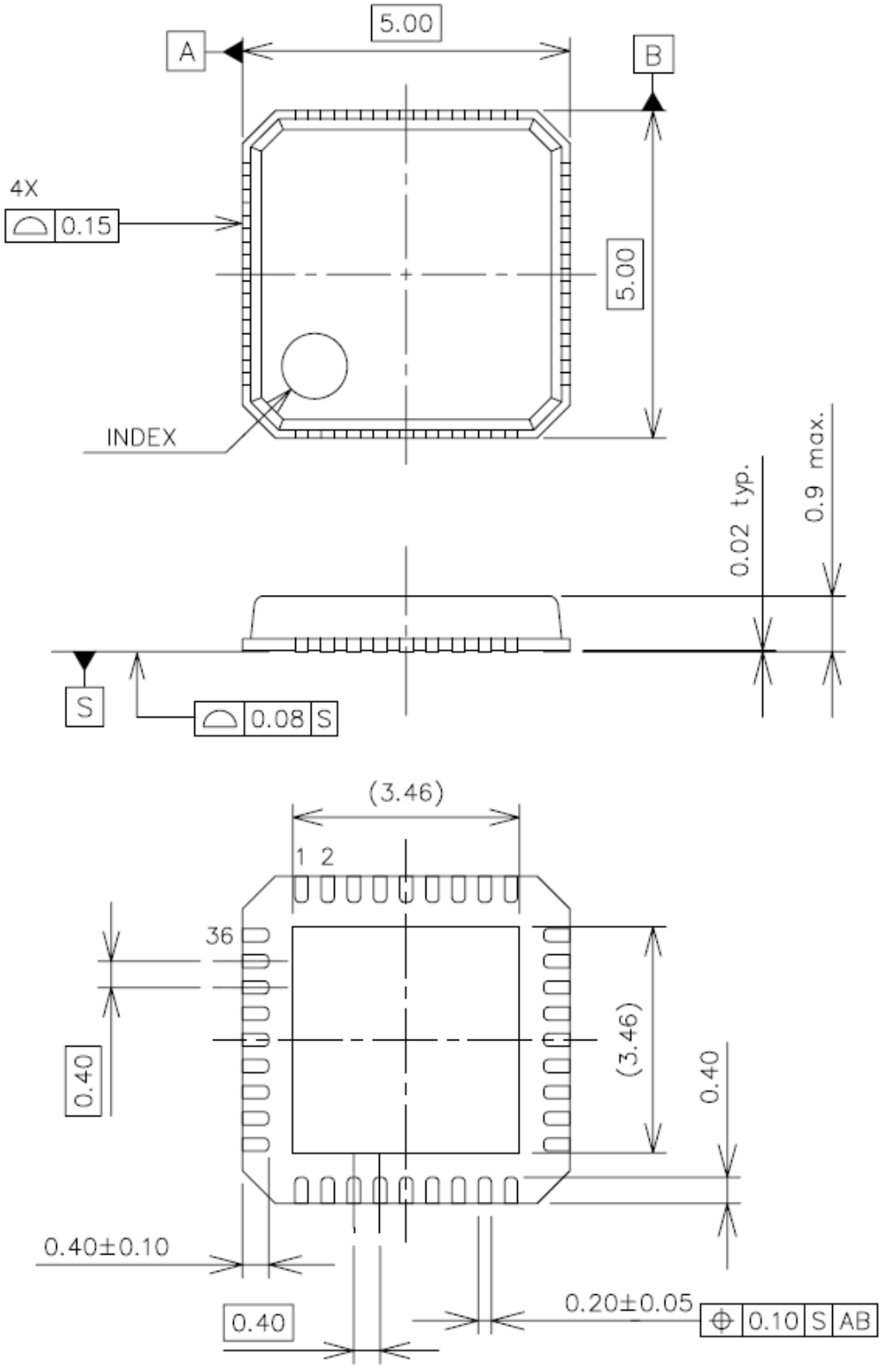
VCC:全電源(AVCC,DVCC,LDV,LDV1,2)

## 17-6 VREF 端子使用上の注意点

本 IC には、基準電圧出力端子 VREF 端子があります。出力電圧は、1.2V .typ です。
VREF 端子は、VCONT1,2 等の基準電圧として使用頂けます。但し、使用の際に基準電圧安定化を図るための容量を直接 VREF 端子に接続することは禁止です。安定化容量を接続する場合は、下図のように VREF 端子から抵抗を介して容量を接続し LPF(ローパスフィルター)形式として下さい。抵抗値は 1kΩ以上として下さい。



## 18. PKG 外形図




UNIT: mm