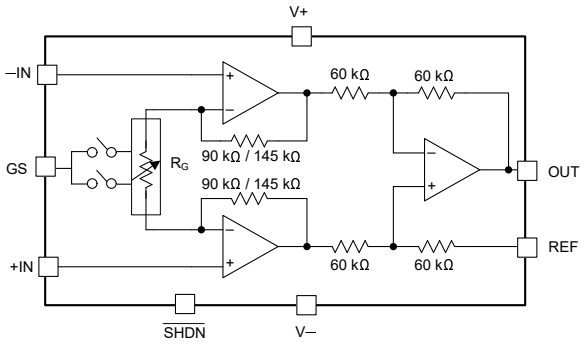
INA350 成本和尺寸经优化的低功耗 1.8V 至 5.5V 可选增益仪表放大器

1 特性

- 非常适合具有尺寸、成本和功耗意识的设计
- 可选增益选项
  - G = 10 或 G = 20 (INA350ABS)
  - G = 30 或 G = 50 (INA350CDS)
- 节省空间的超小型封装选项
  - 10 引脚 X2QFN (RUG) – 3mm^2
  - 8 引脚 WSON (DSG) – 4mm^2
  - 8 引脚 SOT23-THN (DDF) – 4.64mm^2
- 针对 10 位至 14 位系统的优化性能
  - CMRR：所有增益均为 95dB（典型值）
  - 失调电压：所有增益均为 0.2mV（典型值）
  - 增益误差（典型值）：
    - G = 10 时为 0.05%；G = 20 时为 0.06%
    - G = 30 时为 0.075%；G = 50 时为 0.082%
- 带宽：G = 10 时为 100kHz（典型值）
- 驱动 500pF，过冲小于 20%（典型值）
- 优化的静态电流：100µA（典型值）
- 适用于功耗敏感型应用的关断选项
- 电源电压范围：1.8V (±0.9V) 至 5.5V (±2.75V)
- 额定温度范围：–40°C 至 125°C

2 应用

- 桥接网络传感
- 差分至单端转换
- 称重计
- 模拟输入模块
- 流量变送器
- 可穿戴健身和活动监测仪
- 血糖监控
- 压力和温度传感



注意：INA350ABS 为 90 kΩ，INA350CDS 为 145 kΩ

简化版内部原理图

3 说明

INA350 是一款可选增益仪表放大器，提供四种增益选项，涵盖采用小型封装的 INA350ABS 和 INA350CDS 型号。INA350ABS 具有 10 或 20 的增益选项，INA350CDS 具有 30 或 50 的增益选项。可以通过切换增益选择 (GS) 引脚来选择这些增益选项。INA350 是桥式传感以及差分至单端转换应用的理想选择。

INA350 采用精密匹配的集成电阻器构建而成，无需使用精密或高度匹配的外部电阻器，从而节省了物料清单 (BOM) 成本、贴片机器处理成本和布板空间。该器件直接连接到低速 10 位至 14 位模数转换器 (ADC)，非常适合替换使用商品放大器和分立式电阻器构建的仪表放大器的分立式实施。

INA350 的设计采用三放大器架构，能够更好地提供性能。它在所有增益选项中实现了 85 dB 的最小 CMRR 和 0.6% 的最大增益误差，以及 1.2 mV 的最大失调电压，而仅消耗 125 µA 的最大静态电流。它有一个集成关断选项，可在空闲时关闭放大器，从而在电池供电应用中进一步节省电能。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
INA350ABS、INA350CDS	DSG（WSON，8）	2.00mm × 2.00mm
	DDF（SOT-23，8）	1.60mm × 2.90mm
	RUG（X2QFN，10）	1.50mm × 2.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 修订历史记录.....2
5 器件比较表.....3
6 引脚配置和功能.....4
7 规格.....6
7.1 绝对最大额定值.....6
7.2 ESD 等级.....6
7.3 建议运行条件.....6
7.4 热性能信息.....6
7.5 电气特性.....7
7.6 典型特性.....9
8 详细说明.....21
8.1 概述.....21
8.2 功能方框图.....21
8.3 特性说明.....22
8.4 器件功能模式.....25
9 应用和实现.....26
9.1 应用信息.....26
9.2 典型应用.....28
9.3 电源相关建议.....30
9.4 布局.....31
10 器件和文档支持.....32
10.1 器件支持.....32
10.2 文档支持.....32
10.3 接收文档更新通知.....32
10.4 支持资源.....32
10.5 商标.....32
10.6 静电放电警告.....32
10.7 术语表.....32
11 机械、封装和可订购信息.....32

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (April 2022) to Revision C (May 2023) **Page**

- 从*封装信息* 表中删除了 X2QFN (10) 的预发布说明.....1
- 从*器件比较表* 中删除了 X2QFN (RUG) 的预发布说明.....3
- 更新了 X2QFN (RUG) 量产版本的*热性能信息* 表.....6

Changes from Revision A (December 2021) to Revision B (April 2022) **Page**

- 从*封装信息* 表中删除了 INA350CDS 的预发布说明.....1
- 从*器件比较表*中删除了 INA350CDS 的预发布说明.....3
- 更新了 INA350CDS 正式版本中的*电气特性* 表.....6
- 将 G = 30 和 G = 50 数据添加到 *EMIRR 测试* 曲线中.....23
- 将 G = 30 和 G = 50 数据添加到*输入共模电压与输出电压间的关系*曲线中.....29
- 删除了关于外部电阻器 RG 的注释.....31

Changes from Revision * (November 2021) to Revision A (December 2021) **Page**

- 将器件状态从*预告信息* 更改为*量产数据* 1

Copyright © 2023 Texas Instruments Incorporated

5 器件比较表

器件	通道数	封装引线		
		SOT-23-8 DDF	WSON DSG	X2QFN RUG
INA350ABS	1	8	8	8
INA350CDS	1	8	8	8

Copyright © 2023 Texas Instruments Incorporated

6 引脚配置和功能

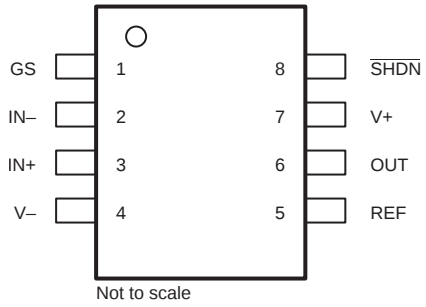
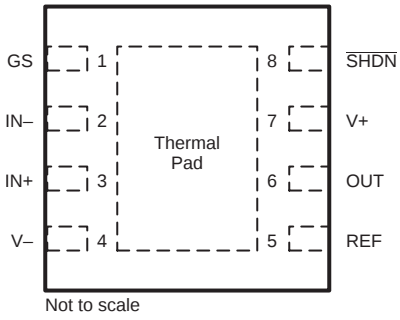


图 6-1. DDF 封装
8 引脚 SOT-23
（顶视图）



注意：将散热焊盘连接至 (V–)

图 6-2. DSG 封装
8 引脚 WSON（带有外露散热焊盘）
（顶视图）

表 6-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
IN –	2	I	负（反相）输入
IN+	3	O	正（同相）输入
OUT	6	—	输出
REF	5	—	基准输入。该引脚必须由低阻抗源驱动。
GS	1	I	增益选择 – 逻辑低电平（对于 INA350ABS，G = 10；对于 INA350CDS，G = 30） 增益选择 – 逻辑高电平（对于 INA350ABS，G = 20；对于 INA350CDS，G = 50） 增益选择 – 无连接（对于 INA350ABS，G = 20；对于 INA350CDS，G = 50）
$\overline{SHDN}$	8	I	关断 – 逻辑高电平（器件处于启用状态） 关断 – 逻辑低电平（器件处于禁用状态） 关断 – 无连接（器件处于启用状态）
V –	4	—	负电源
V+	7	—	正电源

(1) I = 输入，O = 输出

Copyright © 2023 Texas Instruments Incorporated

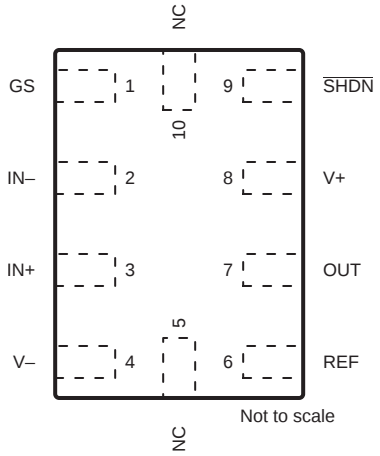


图 6-3. RUG 封装
10 引脚 X2QFN
（顶视图）

表 6-2. 引脚功能

引脚		类型(1)	说明
名称	编号		
IN –	2	I	负（反相）输入
IN+	3	O	正（同相）输入
OUT	7	—	输出
REF	6	—	基准输入。该引脚必须由低阻抗源驱动。
GS	1	I	增益选择 – 逻辑低电平（对于 INA350ABS，G = 10；对于 INA350CDS，G = 30） 增益选择 – 逻辑高电平（对于 INA350ABS，G = 20；对于 INA350CDS，G = 50） 增益选择 – 无连接（对于 INA350ABS，G = 20；对于 INA350CDS，G = 50）
$\overline{\text{SHDN}}$	9	I	关断 – 逻辑高电平（器件处于启用状态） 关断 – 逻辑低电平（器件处于禁用状态） 关断 – 无连接（器件处于启用状态）
V –	4	—	负电源
V+	8	—	正电源
NC	5、10	—	无连接

(1) I = 输入，O = 输出

Copyright © 2023 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压，V_S = (V+) – (V–)		0	6	V
信号输入引脚	共模电压(2)	(V–) – 0.5	(V+) + 0.5	V
	差分电压(3)		V_S + 0.2	V
	电流(2)	-10	10	mA
输出短路(4)		持续		
工作温度，T_A		-55	150	°C
结温 T_J			150	
贮存温度，T_{stg}		-65	150	

(1) 应力超出*绝对最大额定值*下所列的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 输入引脚被二极管钳制至电源轨。对于摆幅可能超过电源轨 0.5V 以上的输入信号，其电流必须限制在 10mA 或者更低
(3) 连续施加大于 0.5V 的差分输入电压会导致输入失调电压偏移超过该参数的最大规格。这种影响的幅度随着环境工作温度升高而增大。
(4) 对 V_S/2 短路。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
电源电压 V_S = (V+) – (V–)	单电源	1.8	5.5	V
	双电源	±0.9	±2.75	
输入电压范围		(V–)	(V+)	V
额定温度	额定温度	-40	125	°C

7.4 热性能信息

热指标(1)		INA350ABS、INA350CDS			单位
		DDF (SOT-23-THN)	DSG (WSON)	RUG (X2QFN)	
		8 引脚	8 引脚	10 引脚	
$R_{\theta JA}$	结至环境热阻	169.1	89.2	199.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	101.7	111.8	78.3	°C/W
$R_{\theta JB}$	结至电路板热阻	84.8	55.8	123.2	°C/W
Ψ_{JT}	结至顶部特征参数	12.6	9.3	2.1	°C/W
Ψ_{JB}	结至电路板特征参数	84.3	55.7	122.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	31.0	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2023 Texas Instruments Incorporated

7.5 电气特性

对于 V_S = (V+) – (V–) = 1.8V 至 5.5V（±0.9V 至 ±2.75V）（T_A = 25°C），V_{REF} = V_S/2，G = 10、20、30 和 50，R_L = 10kΩ 连接至 V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V 且 V_{OUT} = V_S/2（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输入							
V_{OSI}	失调电压，RTI(1)	V_S = 5.5V	T_A = 25°C		±0.2	±1.2	mV
V_{OSI}	输入失调电压随温度变化的情况，RTI(1)	V_S = 5.5V	T_A = –40°C 至 125°C			±1.3	mV
V_{OSI}	失调电压温漂，RTI(2)	V_S = 5.5V	T_A = –40°C 至 125°C		±0.6		µV/°C
PSRR	电源抑制比		T_A = 25°C		20	75	µV/V
Z_{IN-DM}	差分阻抗				100 || 5		GΩ || pF
Z_{IN-CM}	共模阻抗				100 || 9		GΩ || pF
V_{CM}	输入级共模范围(3)			(V–)		(V+)	V
CMRR DC	共模抑制比，RTI	V_{CM} = (V–) + 0.1V 至 (V+) – 1V，高 CMRR 区域	V_S = 5.5V，V_{REF} = V_S/2	85	95		dB
CMRR DC	共模抑制比，RTI	V_{CM} = (V–) + 0.1V 至 (V+) – 1V，高 CMRR 区域	V_S = 3.3V，V_{REF} = V_S/2		94		dB
CMRR DC	共模抑制比，RTI	V_{CM} = (V–) + 0.1V 至 (V+) – 0.1V	V_S = 5.5V，V_{REF} = V_S/2	62	75		dB
偏置电流							
I_B	输入偏置电流	V_{CM} = V_S/2			±0.65		pA
I_{OS}	输入失调电流	V_{CM} = V_S/2			±0.25		pA
噪声电压							
e_{NI}	输入参考电压噪声密度(5)		f = 1kHz		36		nV/√Hz
e_{NI}	输入参考电压噪声密度(5)		f = 10kHz		34		nV/√Hz
E_{NI}	输入参考电压噪声(5)	f_B = 0.1Hz 至 10Hz			3.2		μV_{PP}
i_n	输入电流噪声	f = 1kHz	f = 1kHz		22		fA/√Hz
增益							
GE	增益误差(4)	G = 10，V_{REF} = V_S/2	V_O = (V–) + 0.1V 至 (V+) – 0.1V		±0.05	±0.50	%
		G = 20，V_{REF} = V_S/2			±0.06	±0.60	
	增益误差(4)	G = 30，V_{REF} = V_S/2			±0.075	±0.60	
		G = 50，V_{REF} = V_S/2			±0.082	±0.60	
输出							
V_{OH}	正电源轨余量	R_L = 10kΩ 至 V_S/2			15	30	mV
V_{OL}	负电源轨余量	R_L = 10kΩ 至 V_S/2			15	30	mV
C_L 驱动	负载电容驱动	V_O = 100mV 阶跃，过冲 < 20%			500		pF
Z_O	闭环输出阻抗	f = 10kHz			51		Ω
I_{SC}	短路电流	V_S = 5.5V			±20		mA
频率响应							
BW	带宽，–3dB	G = 10	V_{IN} = 10mV_{pk-pk}		100		kHz
		G = 20			50		
	带宽，–3dB	G = 30			40		
		G = 50			25		
THD + N	总谐波失真 + 噪声	V_S = 5.5V，V_{CM} = 2.75V，V_O = 1V_{RMS}，G = 10，R_L = 100kΩ f = 1kHz，80kHz 测量 BW			0.04		%
THD + N	总谐波失真 + 噪声	V_S = 5.5V，V_{CM} = 2.75V，V_O = 1V_{RMS}，G = 50，R_L = 100kΩ f = 1kHz，80kHz 测量 BW	V_S = 5.5V，V_{CM} = 2.75V，V_O = 1V_{RMS}，G = 50，R_L = 100kΩ f = 1kHz，80kHz 测量 BW		0.15		%
EMIRR	电磁干扰抑制比	f = 1GHz，V_{IN_EMIRR} = 100mV			96		dB
SR	压摆率	V_S = 5V，V_O = 2V 阶跃			0.24		V/µs

Copyright © 2023 Texas Instruments Incorporated

7.5 电气特性 (continued)

对于 V_S = (V+) – (V–) = 1.8V 至 5.5V（±0.9V 至 ±2.75V）（T_A = 25°C），V_{REF} = V_S/2，G = 10、20、30 和 50，R_L = 10kΩ 连接至 V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V 且 V_{OUT} = V_S/2（除非另有说明）

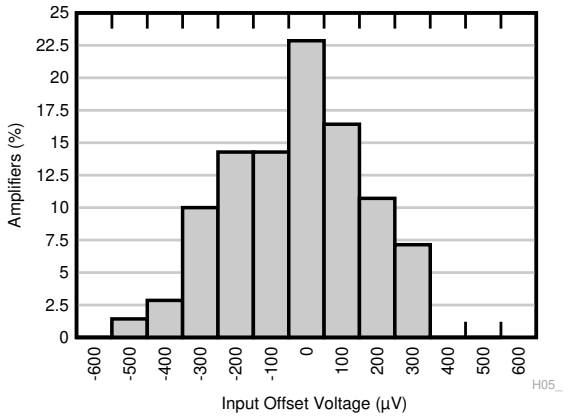
参数		测试条件		最小值	典型值	最大值	单位
t_S	建立时间	G = 10，达到 0.1%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			17		μs
		G = 10，达到 0.01%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			38		
		G = 20，达到 0.1%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			20		
		G = 20，达到 0.01%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			27		
	建立时间	G = 30，达到 0.1%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			30		
		G = 30，达到 0.01%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			57		
		G = 50，达到 0.1%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			44		
		G = 50，达到 0.01%，V_S = 5.5V，V_{STEP} = 2V，C_L = 10pF			85		
	过载恢复	V_{IN} = 1V，G = 10			16		μs
	过载恢复	V_{IN} = 1V，G = 50	V_{IN} = 1V，G = 50		6.5		μs
参考输入							
R_{IN}	输入阻抗				60		kΩ
	电压范围			(V–)		(V+)	V
	输出增益				1		V/V
	参考增益误差				±0.004		%
电源							
V_S	电源电压	单电源		1.7		5.5	V
V_S	电源电压	双电源		±0.85		±2.75	V
I_Q	静态电流	V_{IN} = 0V			100	125	μA
		T_A = –40°C 至 125°C				135	
I_{QSD}	每个放大器的静态电流	所有放大器均为禁用状态，$\overline{SHDN}$ = V–			0.70	1.25	μA
V_{IL}	逻辑低电平阈值电压（增益选择）	对于 INA350ABS，G = 10，对于 INA350CDS，G = 30				(V–) + 0.2 V	V
V_{IH}	逻辑高电平阈值电压（增益选择）	对于 INA350ABS，G = 20，对于 INA350CDS，G = 50		(V–) + 1V			V
t_{ON}	放大器启用时间（完全关断）(6)	V_{CM} = V_S/2，V_O = 0.9 × V_S/2，R_L 连接到 V–			100		μs
t_{OFF}	放大器禁用时间(6)	V_{CM} = V_S/2，V_O = 0.1 × V_S/2，R_L 连接到 V–			4		μs
	$\overline{SHDN}$ 引脚输入偏置电流（每个引脚）	(V+) ≥ $\overline{SHDN}$ ≥ (V–) + 1V			10		nA
	$\overline{SHDN}$ 引脚输入偏置电流（每个引脚）	(V–) ≤ $\overline{SHDN}$ ≤ (V–) + 0.2V			175		nA

(1) 总失调电压，以输入为参考 (RTI)：V_{OS} = (V_{OSI}) + (V_{OSO}/G)。
(2) 失调漂移具有不相关性。使用以下公式计算输入参考失调漂移：$\Delta V_{OS(RTI)} = \sqrt{[\Delta V_{OSI}^2 + (\Delta V_{OSO} / G)^2]}$
(3) 输入共模电压范围仅为仪表放大器的输入级。整个 INA350x 输入范围取决于输入共模电压、差分电压、增益、参考电压和电源电压的组合。将向*典型特性*曲线添加更多信息。
(4) 最小值和最大值由特性指定。
(5) 总 RTI 电压噪声等于：$e_{N(RTI)} = \sqrt{[e_{NI}^2 + (e_{NO} / G)^2]}$
(6) 禁用时间 (t_{OFF}) 和启用时间 (t_{ON}) 是指施加给 $\overline{SHDN}$ 引脚的信号为 50% 时到输出电压达到 10%（禁用）或 90%（启用）电平时之间的时间间隔。

Copyright © 2023 Texas Instruments Incorporated

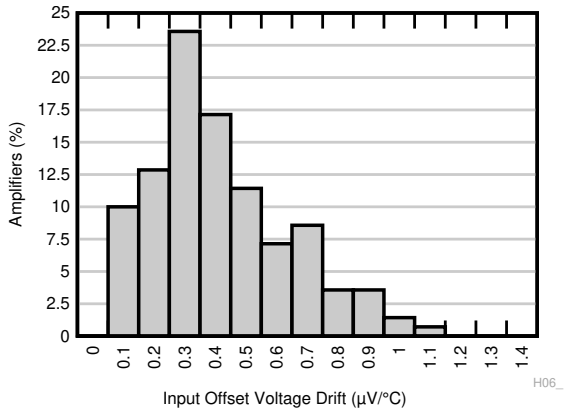
7.6 典型特性

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



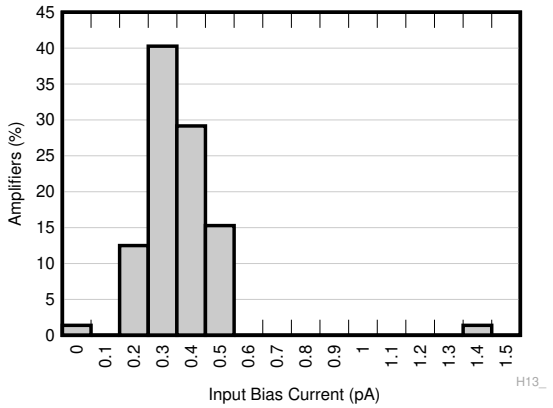
G = 10、20、30、50　　N = 140　　µ = 18 µV　　σ = 0.185mV

图 7-1. 输入参考失调电压的典型分布



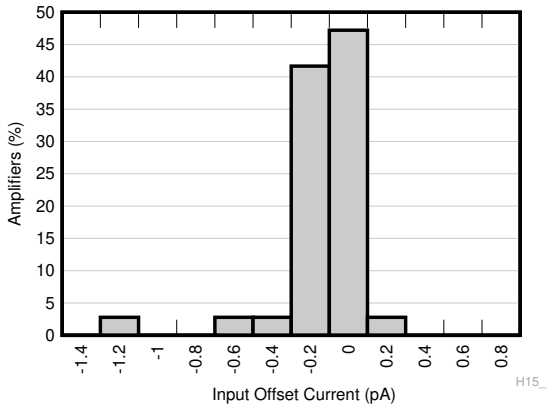
G = 10、20、30、50　　N = 140　　µ = 0.37 µV/°C　　σ = 0.23 µV/°C

图 7-2. 输入参考温漂的典型分布



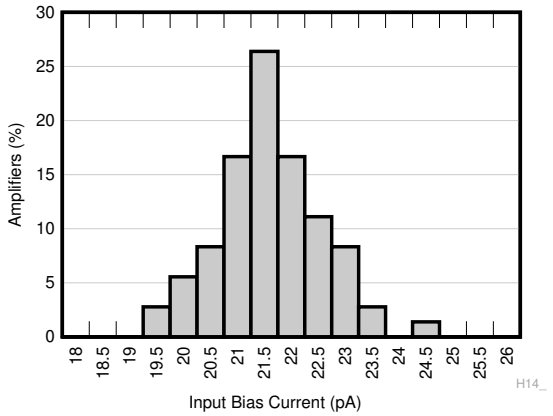
T_A = 25°C　　N = 72　　µ = 0.40pA　　σ = 0.15pA

图 7-3. 输入偏置电流的典型分布



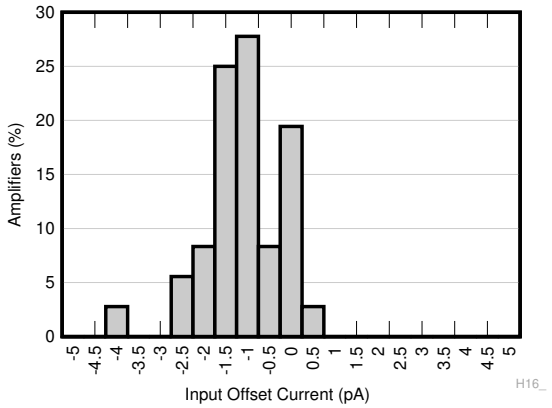
T_A = 25°C　　N = 36　　µ = –0.03pA　　σ = 0.23pA

图 7-4. 输入失调电流的典型分布



T_A = 85°C　　N = 72　　µ = 22pA　　σ = 0.95pA

图 7-5. 输入偏置电流的典型分布



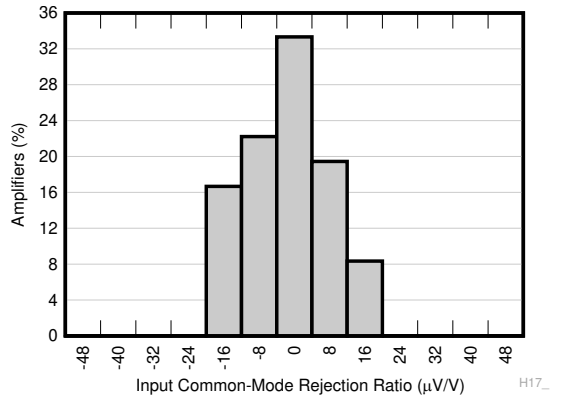
T_A = 85°C　　N = 36　　µ = –1pA　　σ = 1pA

图 7-6. 输入失调电流的典型分布

Copyright © 2023 Texas Instruments Incorporated

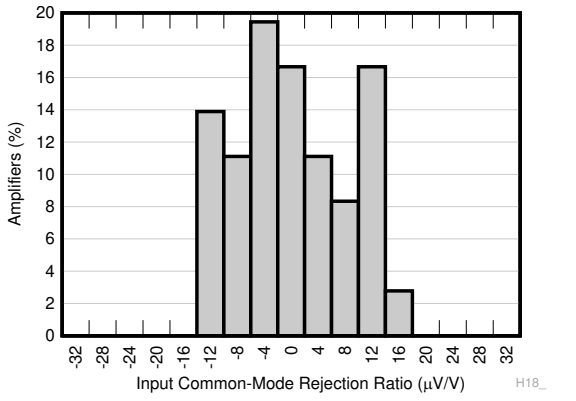
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



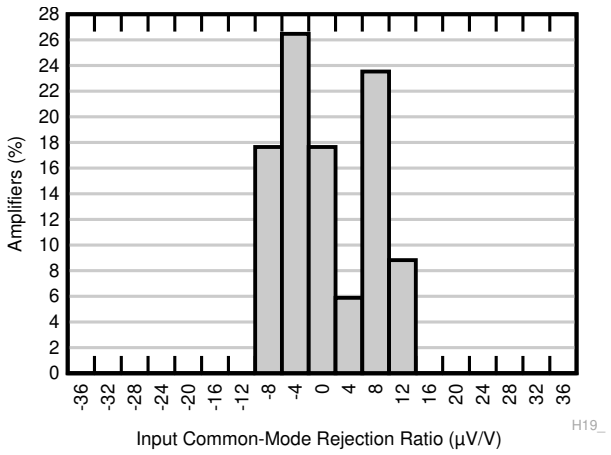
G = 10　　N = 36　　µ = 2.50 µ V/V　　σ = 8.92 µ V/V

图 7-7. CMRR 的典型分布



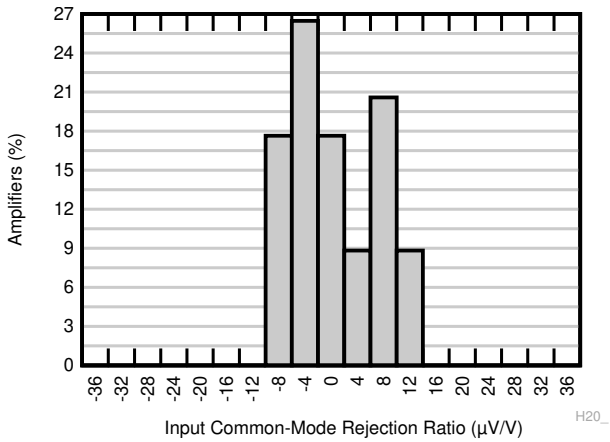
G = 20　　N = 36　　µ = 2.33 µ V/V　　σ = 8.45 µ V/V

图 7-8. CMRR 的典型分布



G = 30　　N = 34　　µ = –1.05 µ V/V　　σ = 6.85 µ V/V

图 7-9. CMRR 的典型分布



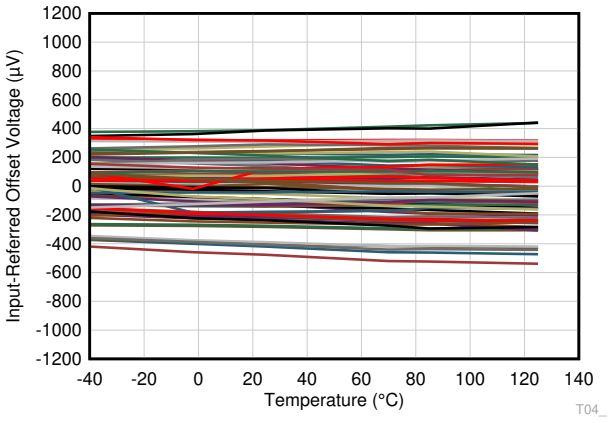
G = 50　　N = 34　　µ = –1.43 µ V/V　　σ = 6.62 µ V/V

图 7-10. CMRR 的典型分布

Copyright © 2023 Texas Instruments Incorporated

7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



G = 10、20、30、50

图 7-11. 输入参考失调电压与温度间的关系

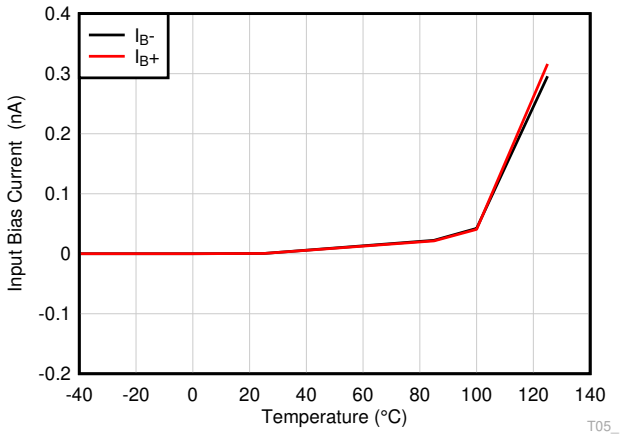


图 7-12. 输入偏置电流与温度间的关系

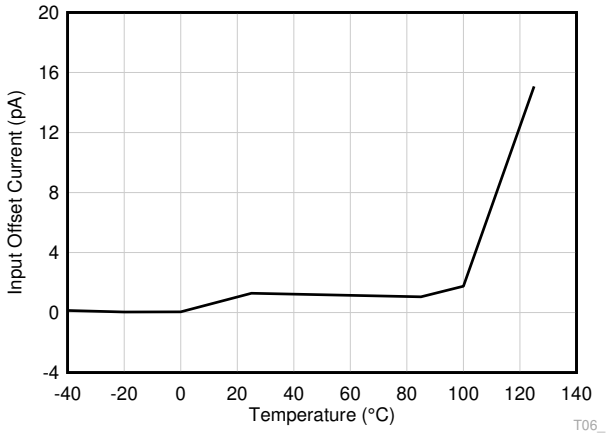


图 7-13. 输入失调电流与温度间的关系

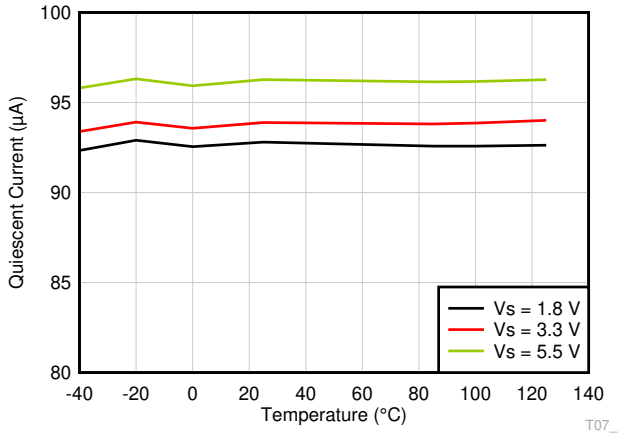


图 7-14. 静态电流与温度间的关系

Copyright © 2023 Texas Instruments Incorporated

7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V –) = 5.5V，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）

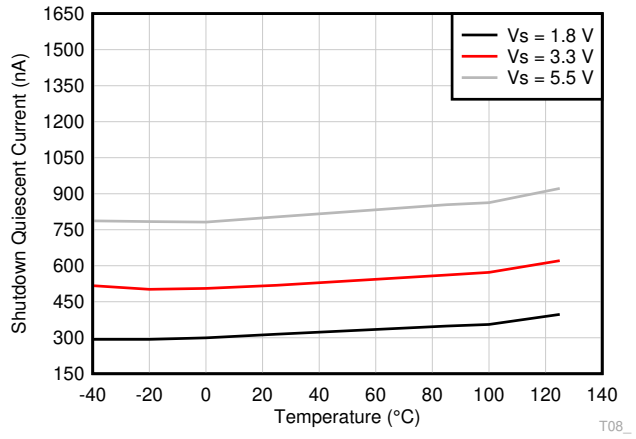


图 7-15. 关断静态电流与温度间的关系

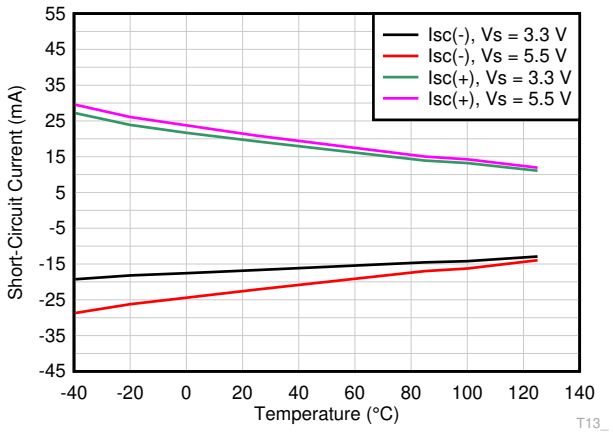


图 7-16. 短路电流与温度间的关系

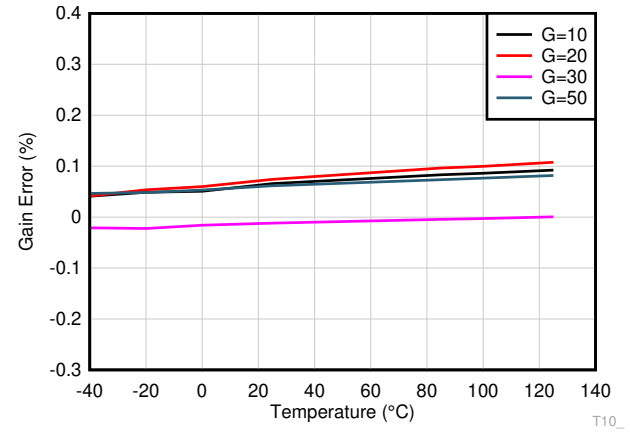


图 7-17. 增益误差与温度间的关系

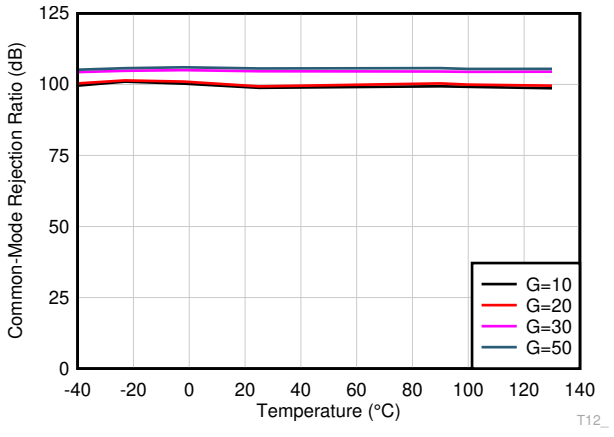
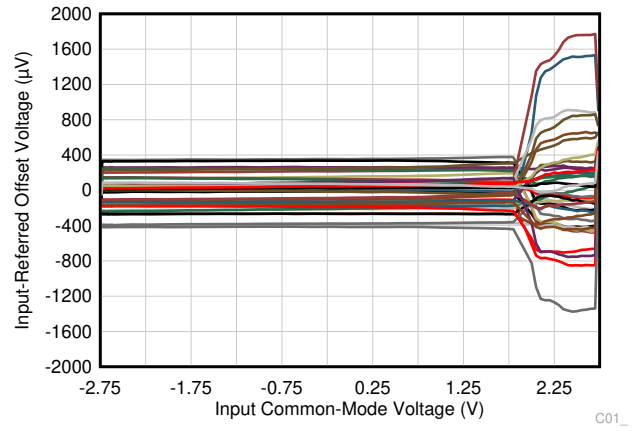
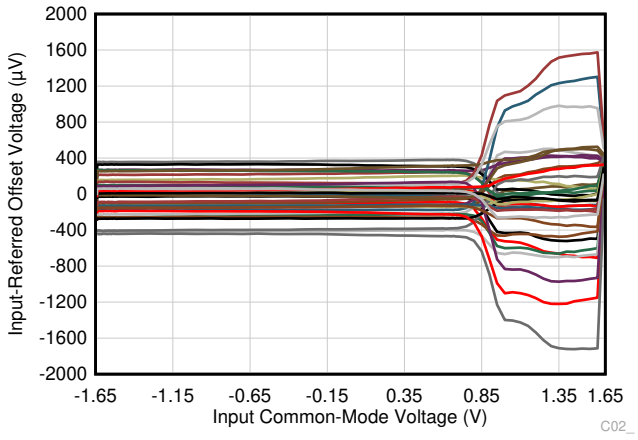


图 7-18. CMRR 与温度间的关系



V+ = 2.75V 和 V – = – 2.75V

图 7-19. 输入参考失调电压与输入共模电压间的关系



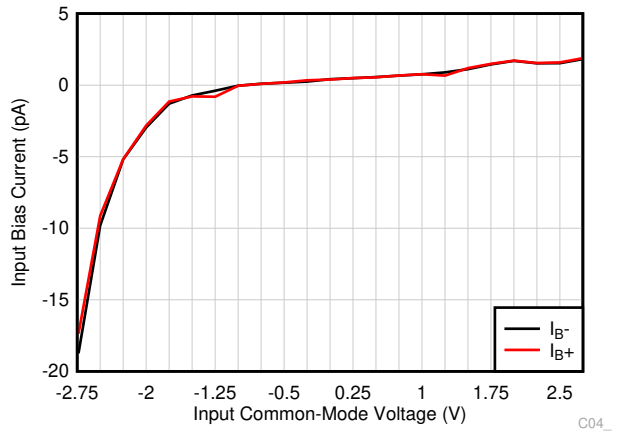
V+ = 1.65V 和 V – = – 1.65V

图 7-20. 输入参考失调电压与输入共模电压间的关系

Copyright © 2023 Texas Instruments Incorporated

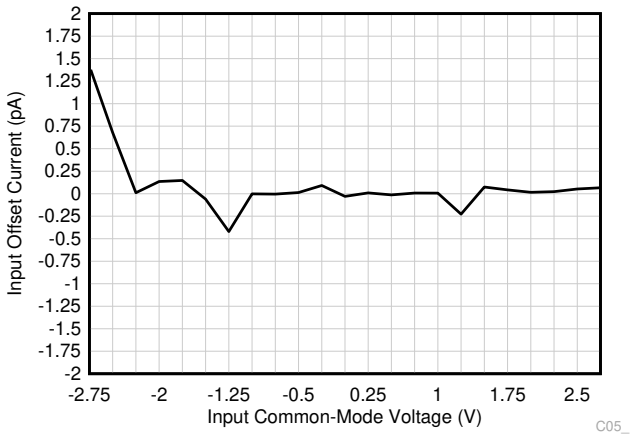
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



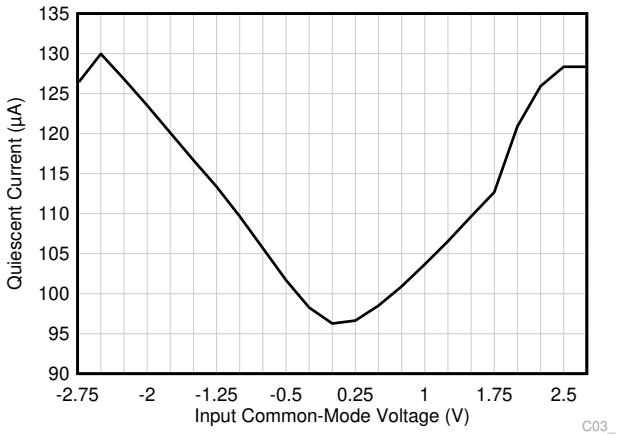
V+ = 2.75V 和 V– = –2.75V

图 7-21. 输入偏置电流与输入共模电压间的关系



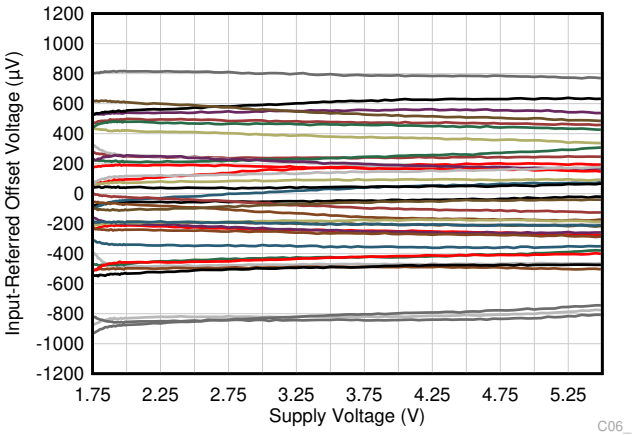
V+ = 2.75V 和 V– = –2.75V

图 7-22. 输入失调电流与输入共模电压间的关系



V+ = 2.75V 和 V– = –2.75V

图 7-23. 静态电流与输入共模电压间的关系



G = 10

图 7-24. 输入参考失调电压与电源电压间的关系

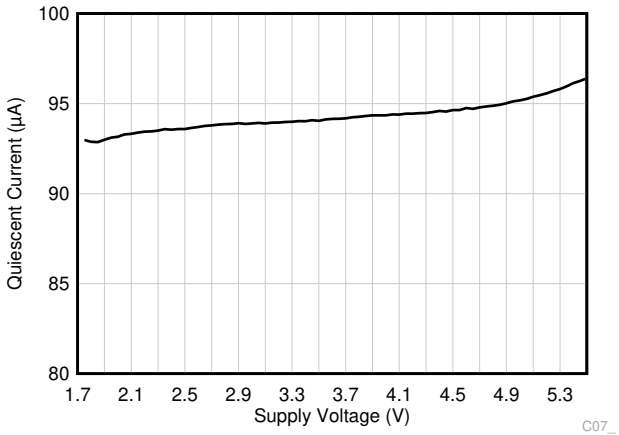


图 7-25. 静态电流与电源电压间的关系

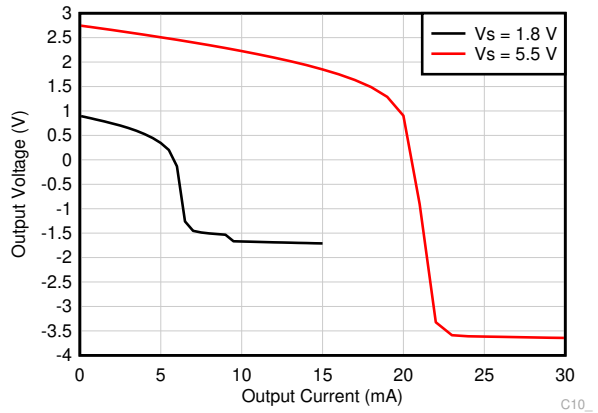


图 7-26. 输出电压与输出电流（拉电流）间的关系

Copyright © 2023 Texas Instruments Incorporated

7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）

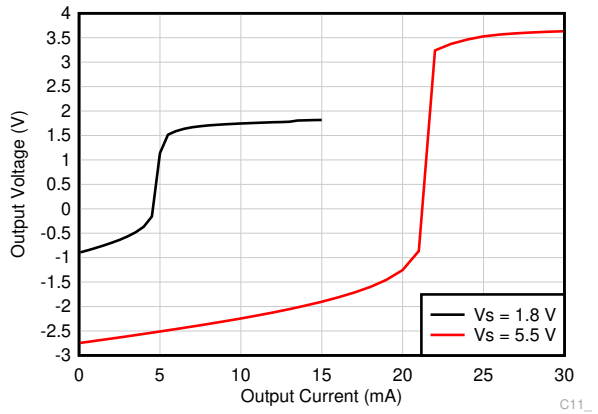


图 7-27. 输出电压与输出电流（灌电流）间的关系

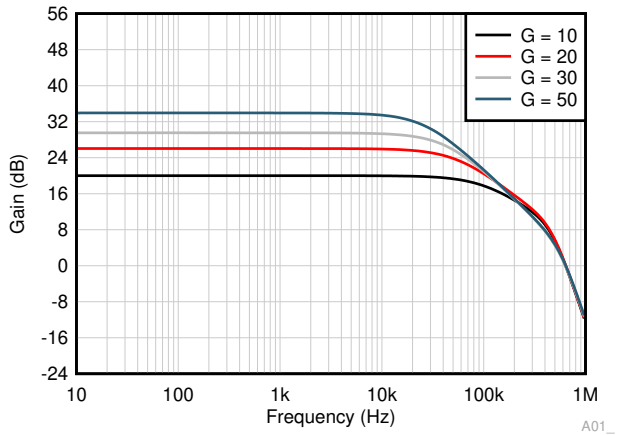


图 7-28. 闭环增益与频率间的关系

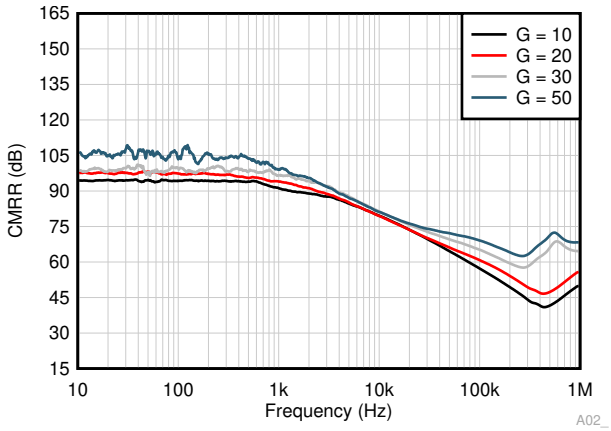


图 7-29. CMRR（以输入为参考）与频率间的关系

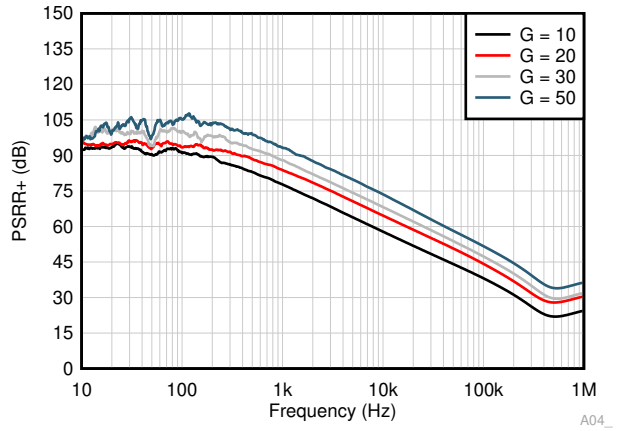


图 7-30. PSRR+（以输入为参考）与频率间的关系

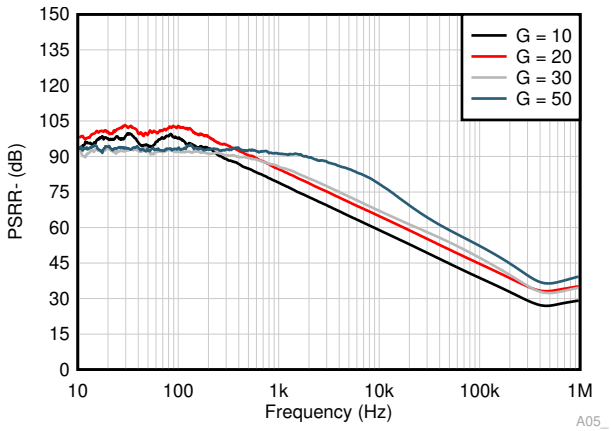


图 7-31. PSRR –（以输入为参考）与频率间的关系

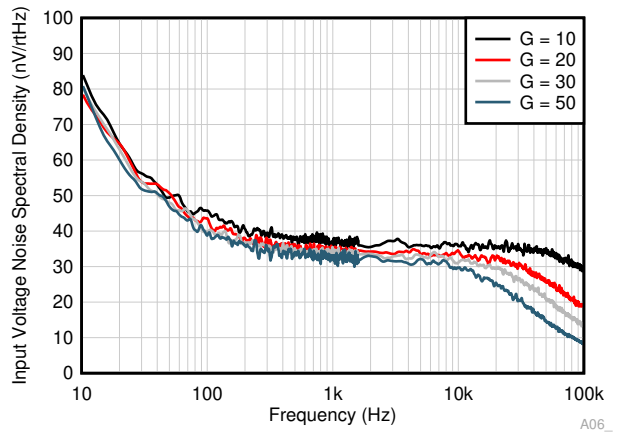


图 7-32. 输入参考电压噪声频谱密度

Copyright © 2023 Texas Instruments Incorporated

7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）

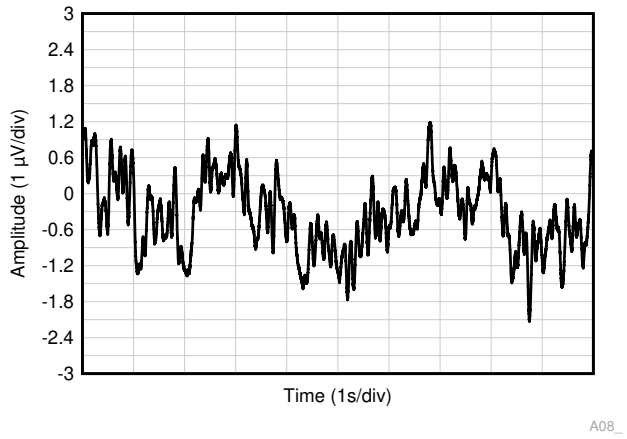


图 7-33. 0.1Hz 至 10Hz 时域电压噪声

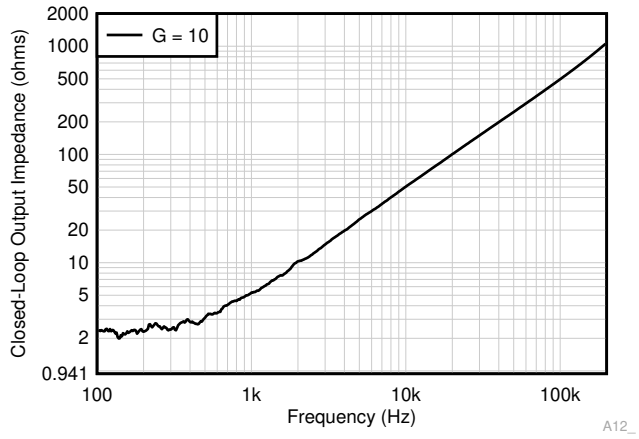


图 7-34. 闭环输出阻抗与频率间的关系

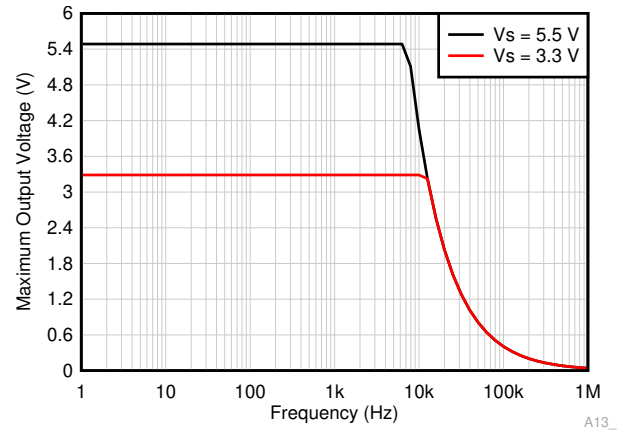
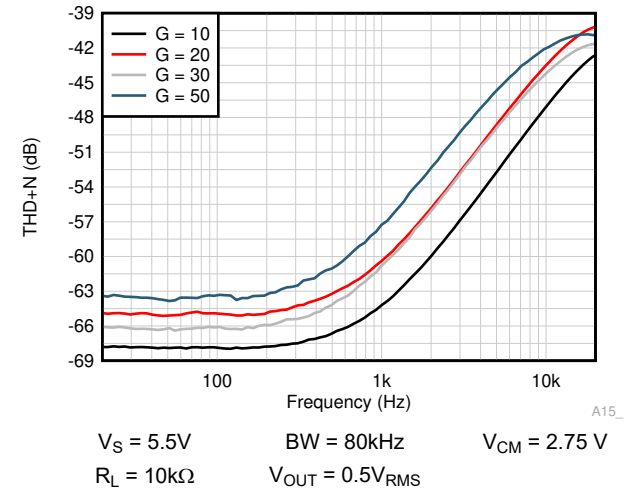


图 7-35. 最大输出电压与频率间的关系

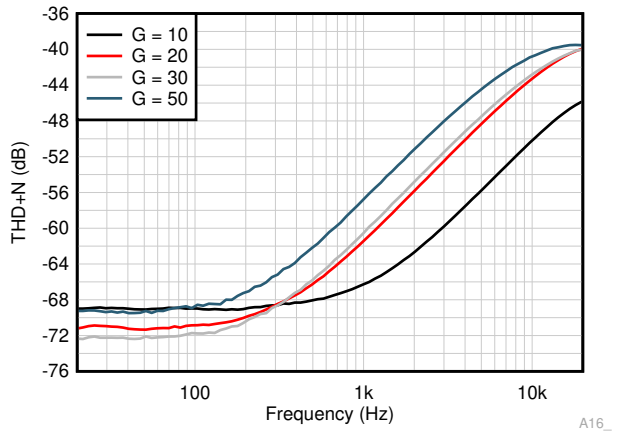


V_S = 5.5V　　BW = 80kHz　　V_{CM} = 2.75 V
R_L = 10kΩ　　V_{OUT} = 0.5V_{RMS}

图 7-36. THD + N 与频率间的关系

7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



V_S = 5.5V　　BW = 80kHz　　V_{CM} = 2.75 V
R_L = 100kΩ　　V_{OUT} = 1 V_{RMS}

图 7-37. THD + N 与频率间的关系

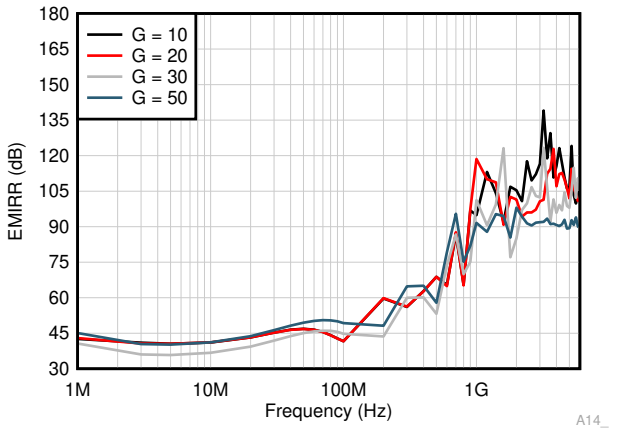
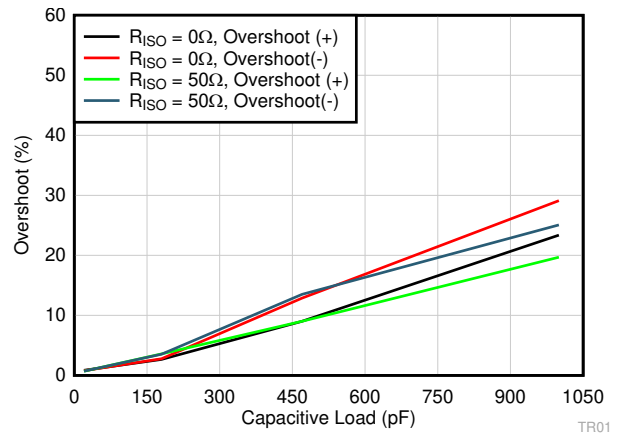
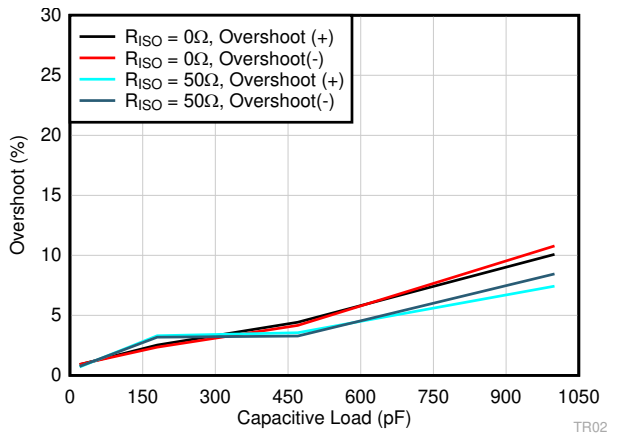


图 7-38. 以同相输入为基准的电磁干扰抑制比 (EMIRR+) 与频率间的关系



V_S = 5.5V　　G = 10　　V_{OUT} = 100 mV_{PP}

图 7-39. 小信号过冲与容性负载间的关系



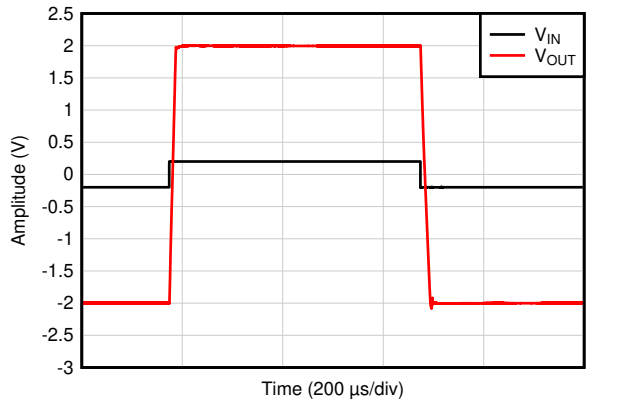
V_S = 5.5V　　G = 20　　V_{OUT} = 100 mV_{PP}

图 7-40. 小信号过冲与容性负载间的关系

Copyright © 2023 Texas Instruments Incorporated

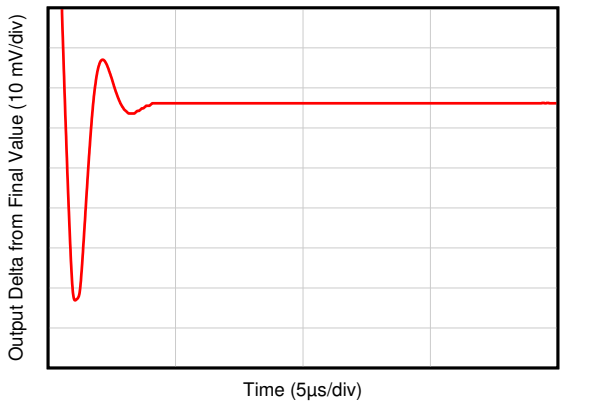
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V –) = 5.5V，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



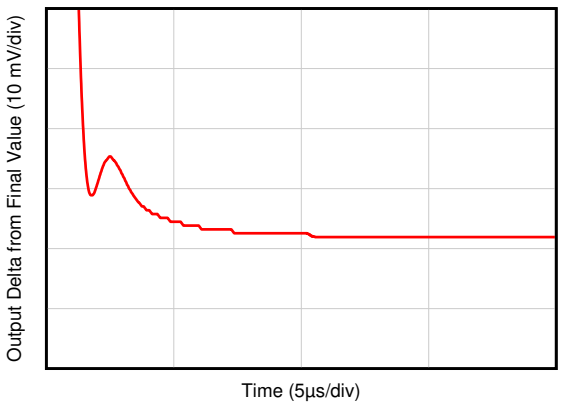
V+ = 2.75V　V – = – 2.75V　G = 10　V_{OUT} = 4 V_{PP}

图 7-41. 大信号阶跃响应



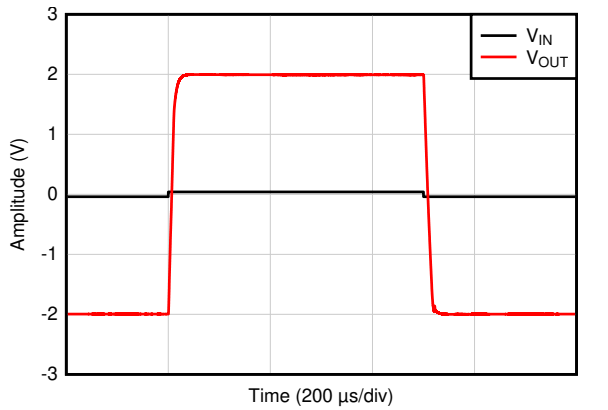
V+ = 2.75V　V – = – 2.75V　G = 10　V_{OUT} = 4 V_{PP}

图 7-42. 大信号稳定时间（下降沿）



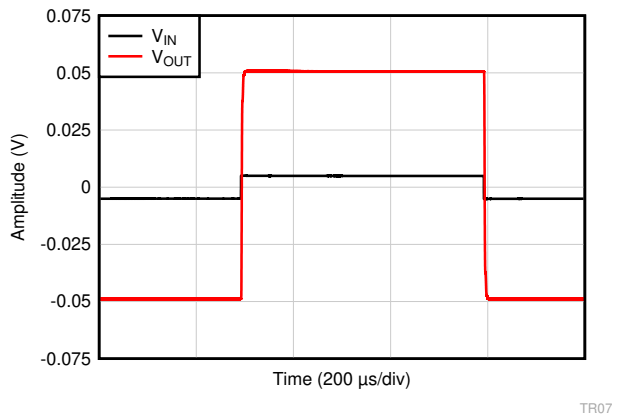
V+ = 2.75V　V – = – 2.75V　G = 10　V_{OUT} = 4 V_{PP}

图 7-43. 大信号稳定时间（上升沿）



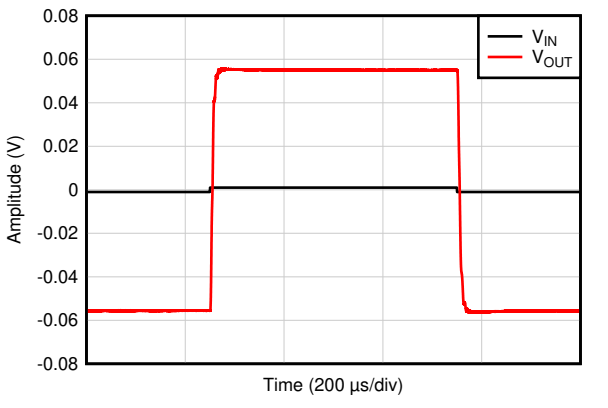
V+ = 2.75V　V – = – 2.75V　G = 50　V_{OUT} = 4 V_{PP}

图 7-44. 大信号阶跃响应



V+ = 2.75V　V – = – 2.75V　G = 10　V_{OUT} = 0.1 V_{PP}

图 7-45. 小信号阶跃响应



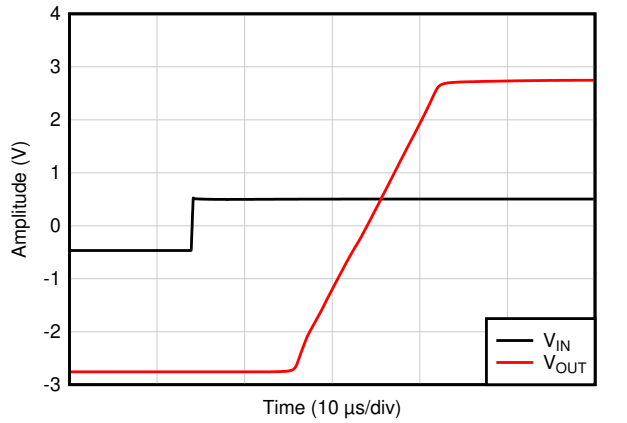
V+ = 2.75V　V – = – 2.75V　G = 50　V_{OUT} = 0.1 V_{PP}

图 7-46. 小信号阶跃响应

Copyright © 2023 Texas Instruments Incorporated

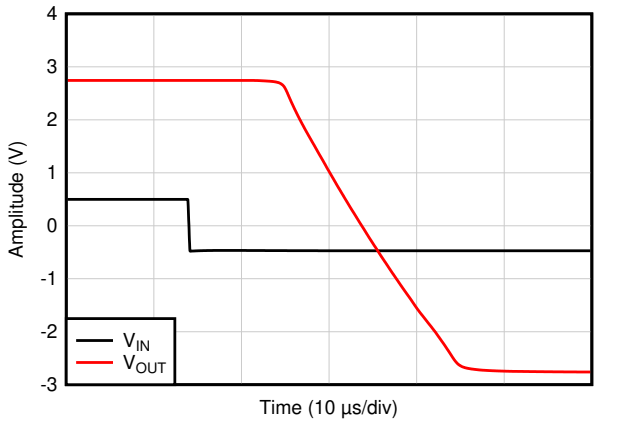
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – (V_{IN-}) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + (V_{IN-})]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



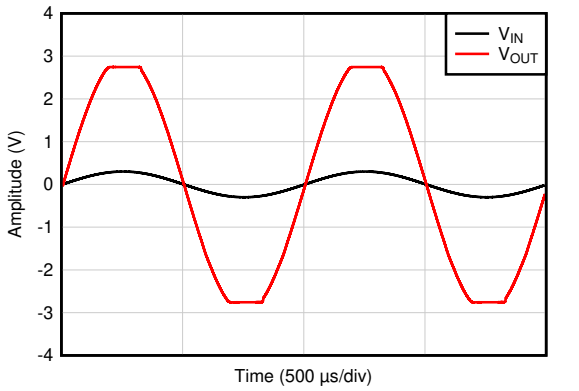
V+ = 2.75V　V– = –2.75V　G = 10　V_{IN} = 1 V_{PP}

图 7-47. 过载恢复（上升沿）



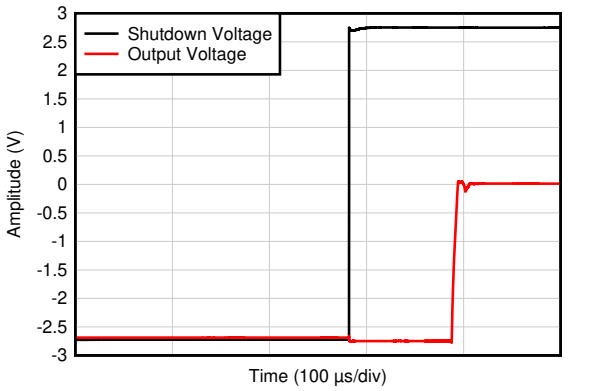
V+ = 2.75V　V– = –2.75V　G = 10　V_{IN} = 1 V_{PP}

图 7-48. 过载恢复（下降沿）



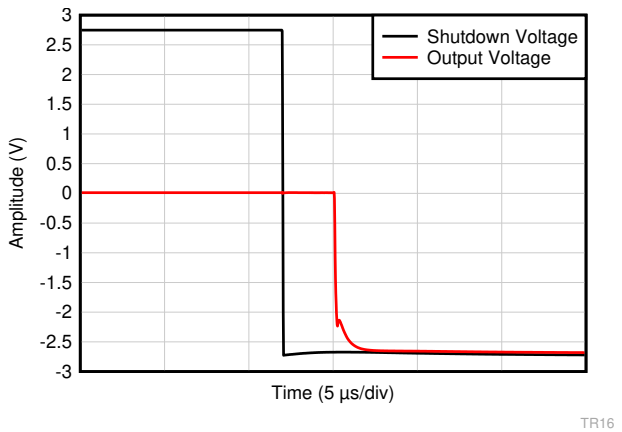
V+ = 2.75V　V– = –2.75V　G = 10　V_{IN} = 0.6 V_{PP}

图 7-49. 无相位反转



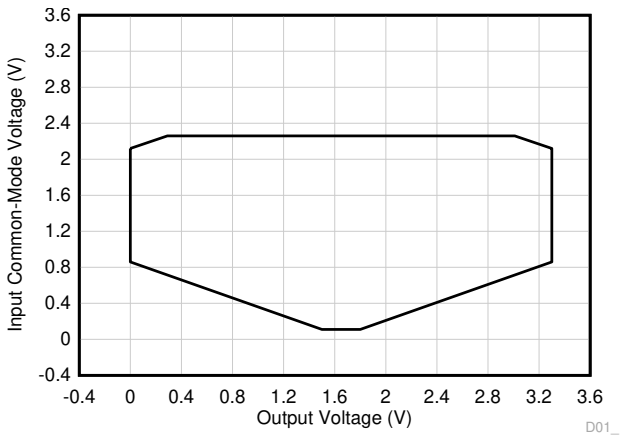
V+ = +2.75 V　V– = –2.75V　G = 10

图 7-50. 使能响应



V+ = +2.75 V　V– = –2.75V　G = 10

图 7-51. 禁用响应



V_S = 3.3V　G = 10、20、30、50　V_{REF} = V_S/2

图 7-52. 输入共模电压与输出电压间的关系（高 CMRR 区域）

Copyright © 2023 Texas Instruments Incorporated

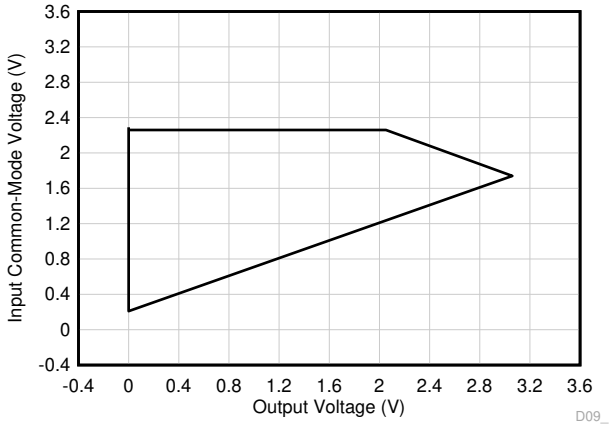
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



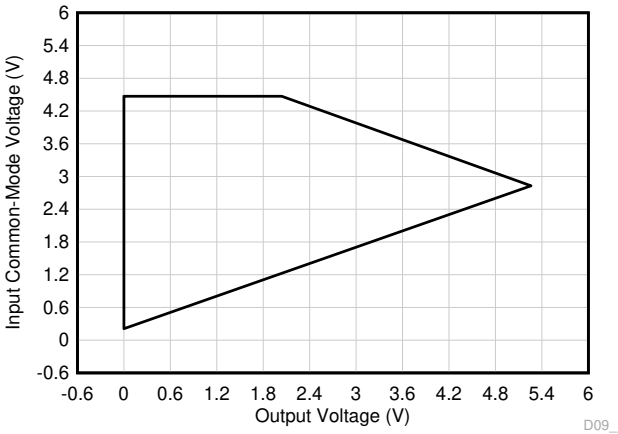
V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = V_S/2

图 7-53. 输入共模电压与输出电压间的关系（高 CMRR 区域）



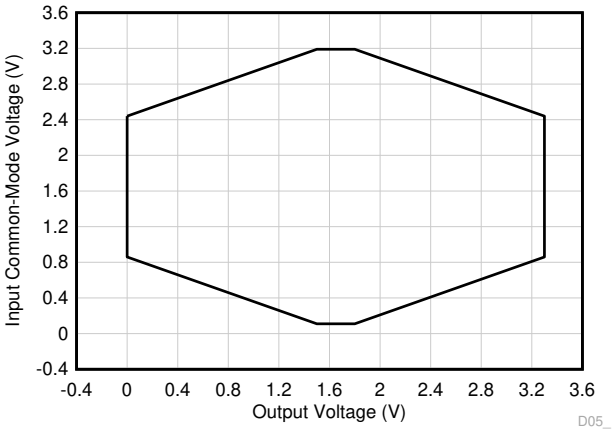
V_S = 3.3V　　G = 10、20、30、50　　V_{REF} = 0V

图 7-54. 输入共模电压与输出电压间的关系（高 CMRR 区域）



V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = 0V

图 7-55. 输入共模电压与输出电压间的关系（高 CMRR 区域）



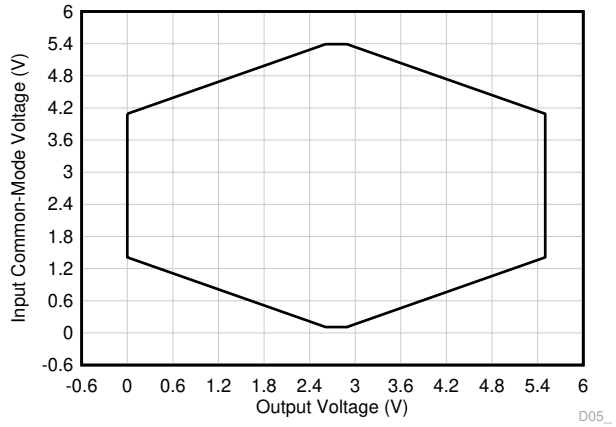
V_S = 3.3V　　G = 10、20、30、50　　V_{REF} = V_S/2

图 7-56. 输入共模电压与输出电压间的关系

Copyright © 2023 Texas Instruments Incorporated

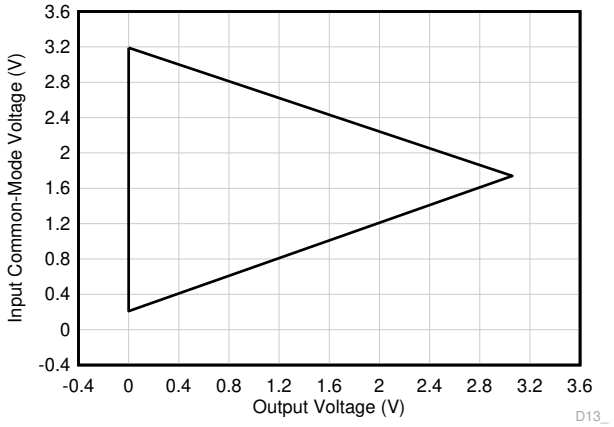
7.6 典型特性 (continued)

T_A = 25°C 时，V_S = (V+) – (V–) = 5.5V，V_{IN} = (V_{IN+}) – ($V_{IN–}$) = 0V，R_L = 10kΩ，C_L = 10pF，V_{REF} = V_S/2，V_{CM} = [(V_{IN+}) + ($V_{IN–}$)]/2 = V_S/2，V_{OUT} = V_S/2 且 G = 10（除非另有说明）



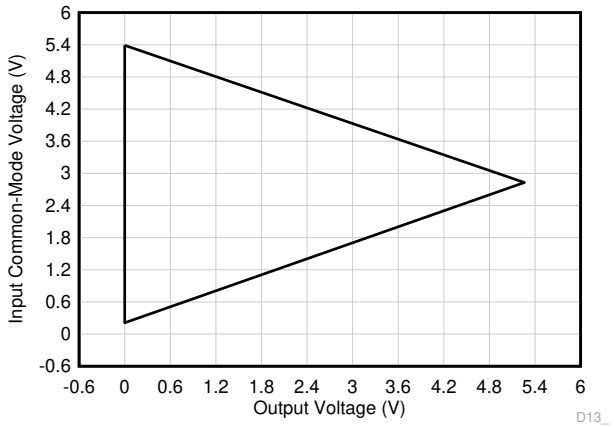
V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = V_S/2

图 7-57. 输入共模电压与输出电压间的关系



V_S = 3.3V　　G = 10、20、30、50　　V_{REF} = 0V

图 7-58. 输入共模电压与输出电压间的关系



V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = 0V

图 7-59. 输入共模电压与输出电压间的关系

Copyright © 2023 Texas Instruments Incorporated

8 详细说明

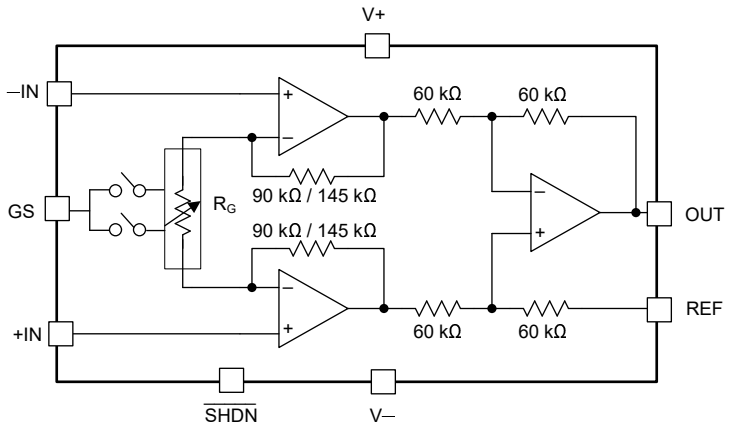
8.1 概述

INA350 是一种可选增益仪表放大器，主要用于为采用通用 INA 的应用或使用商用放大器和电阻器的 INA 的分立式实施提供集成的小尺寸、具有成本效益的解决方案。它采用了一个三级运算放大器 INA 架构，集成了三个运算放大器和七个精密匹配的集成电阻器。它主要用于 10 位到 14 位系统，但在系统级校准偏移和增益误差可以进一步提高系统分辨率和精度，从而能够在精密应用中使用。

INA350 的关键特性之一是，它不需要任何外部电阻器来设置增益。通常，这些外部电阻器需要更严格的容差，并且需要仔细布线，这增加了系统的复杂性和成本。INA350 在两种变体中提供四种增益选项。INA350ABS 具有两个增益选项 10 和 20。INA350CDS 具有两个其他增益选项 30 和 50。可通过将 GS 引脚连接到逻辑高电平或逻辑低电平来选择增益。请注意，GS 引脚也可以保持悬空，因为它设计为具有内部上拉电阻，默认情况下采用与 GS 连接逻辑高电平相同的配置。

INA350 是针对工厂自动化和电器行业中的工业应用而开发的，其中，压力感测和温度感测使用桥式传感器网络和测压元件来完成。它还可用于医疗应用中的狭小空间（如患者监测、睡眠诊断、电子医院病床、血糖监测等），以进行电压感测和差分至单端转换。INA350 可以通过使用微型封装（包括 2mm × 1.5mm X2QFN 封装和 2mm × 2mm WSON 封装）来减小这些应用的总体尺寸。

8.2 功能方框图



注意：INA350ABS 为 90 kΩ，INA350CDS 为 145 kΩ

简化版内部原理图

8.3 特性说明

8.3.1 增益设置

INA350ABS 的增益公式可以由方程式 1 给出：

$$G = 1 + \frac{180\ k\Omega}{R_G} \tag{1}$$

INA350ABS 的内部增益电阻器 R_G 的值可以从以下增益公式中得出：

$$R_G = \frac{180\ k\Omega}{G - 1} \tag{2}$$

类似地，INA350CDS 的增益公式可以由方程式 3 给出：

$$G = 1 + \frac{290\ k\Omega}{R_G} \tag{3}$$

INA350CDS 的内部增益电阻器 R_G 的值可以从以下增益公式中得出：

$$R_G = \frac{290\ k\Omega}{G - 1} \tag{4}$$

表 8-1 展示了如何在 INA350ABS 和 INA350CDS 之间选择不同的增益选项。所提及的 60kΩ、90kΩ 和 145kΩ 都是片上电阻器的典型值。

表 8-1. 增益选择表

器件	GAIN 选择 (GS)	选择的增益
INA350ABS	高或无连接	20
	低	10
INA350CDS	高或无连接	50
	低	30

8.3.1.1 增益误差和漂移

INA350 中的增益误差受到集成精密电阻器失配的限制，并根据特性结果指定。对于增益 10，预期最大增益误差为 0.5%，对于增益 20、30 和 50，预计最大增益误差为 0.6%。INA350 中的增益漂移受到集成电阻器温度系数轻微失配的限制。由于这些集成电阻器首先与低温系数电阻器精密匹配，因此，与使用外部电阻器构建的仪表放大器的分立式实施相比，整体增益漂移将好得多。

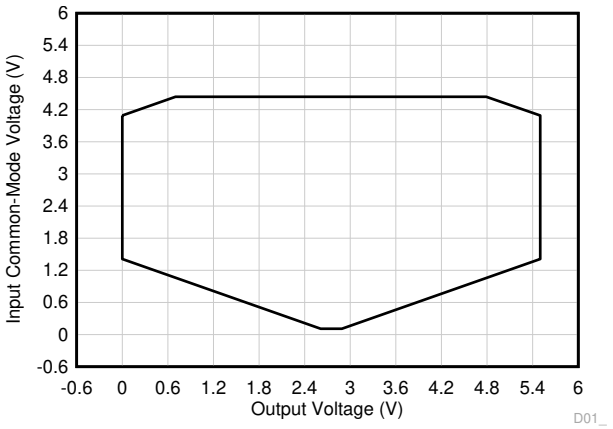
8.3.2 输入共模电压范围

INA350 具有两个增益级，第一级的共模增益为 1，差分增益由 GS 引脚设置。第二级按差分放大器进行配置，差分增益为 1，理想情况下完全抑制所有输入共模。第二级还从 REF 引脚提供增益 1，以设置输出共模电压。

INA350 的线性输入电压范围（即使对于轨至轨第一级）由第一级输出处的信号摆幅以及第二级的输入共模电压范围输出摆幅决定。对于所选输入差分的增益、基准和输入共模电压的特定组合，INA350 必须保持线性。本节中的输入共模电压 (V_{CM}) 与输出电压图 (V_{OUT}) 显示了特定的基准电压和增益配置，以概述 INA350 的线性性能区域。当在 V_{CM} 与 V_{OUT} 图的限制范围内运行时，预期可以获得良好的共模抑制。请注意，INA350 线性输入电压不能接近或超出电源轨，因为第一级的输出将被驱动至饱和状态。

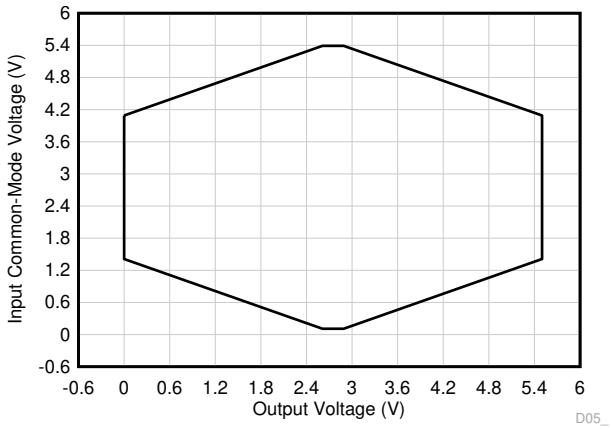
Copyright © 2023 Texas Instruments Incorporated

下面的内容概括了常见运行条件下的共模范围。图 8-1 显示了可达到最小 85dB 的运行区域。输入信号跨越输入对的转换区域以实现轨至轨运行，因此，图 8-2 具有更宽的运行区域，最小 CMRR 为 62dB。其他运行条件下的共模范围最好使用位于 ti.com 上模拟工程师计算器的*放大器和比较器*部分下的 INA V_{CM} 与 V_{OUT} 工具进行计算。INA350-HCM 型号可专门用于要求高 CMRR 的应用，对应于图 8-1 所示的性能。INA350xxS 型号可用于输入共模预计会随轨至轨变化的应用，对应于图 8-2 所示的性能，其中 CMRR 降至最小 62dB。



V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = V_S/2

图 8-1. 输入共模电压与输出电压间的关系（高 CMRR 区域）



V_S = 5.5V　　G = 10、20、30、50　　V_{REF} = V_S/2

图 8-2. 输入共模电压与输出电压间的关系

8.3.3 EMI 抑制

INA350 采用集成电磁干扰 (EMI) 滤波以减少无线通信设备、混合使用模拟信号链和数字元件的高密度电路板等干扰源产生的 EMI 效应。通过电路设计技术可改进 EMI 抗扰度；INA350 受益于这些设计改进措施。德州仪器 (TI) 已经开发出在 10MHz 至 6GHz 宽频谱范围内准确测量和量化运算放大器抗扰度的功能。图 8-3 显示了在 INA350 上执行此测试的结果。表 8-2 提供了 INA350 在实际应用中通常会遇到的特定频率下的 EMIRR IN+ 值。*运算放大器的 EMI 抑制比*应用报告包含了与运算放大器相关的 EMIRR 性能主题，该报告可在 www.ti.com 上下载。

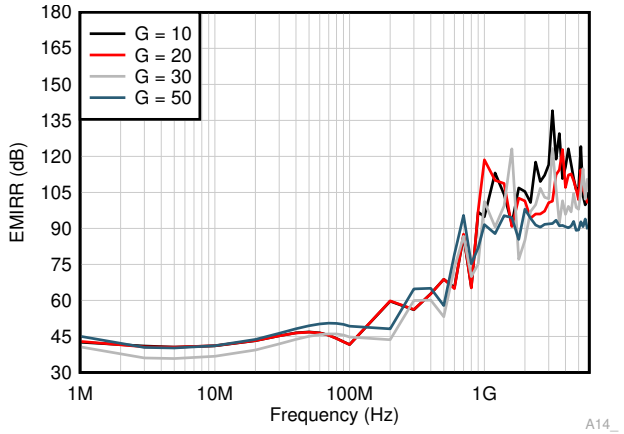


图 8-3. EMIRR 测试

表 8-2. INA350 在目标频率下的 EMIRR IN+

频率	应用或分配	EMIRR IN+
400MHz	移动无线广播、移动卫星、太空操作、气象、雷达、超高频 (UHF) 应用	60dB
900MHz	全球移动通信系统 (GSM) 应用、无线电通信、导航、GPS（最高可达 1.6GHz）、GSM、航空移动通信及 UHF 应用	92dB
1.8GHz	GSM 应用、个人移动通信、宽带、卫星和 L 波段（1GHz 至 2GHz）	90dB
2.4GHz	802.11b、802.11g、802.11n、蓝牙®、个人移动通信、工业、科学和医疗 (ISM) 无线频段、业余无线电通信和卫星、S 波段（2GHz 至 4GHz）	95dB
3.6GHz	无线电定位、航空通信和导航、卫星、移动通信、S 波段	108dB
5GHz	802.11a、802.11n、航空通信和导航、移动通信、太空和卫星操作、C 波段（4GHz 至 8GHz）	105dB

8.3.4 典型规格与分布

设计人员经常会对放大器的典型规格提出质疑，以便设计出更稳健的电路。由于工艺技术和制造过程上存在自然差异，因此放大器的每种规格都与理想值存在一定的偏差，例如放大器的输入失调电压。这些偏差通常遵循*高斯*（*钟形曲线*）或*正态*分布，即使*电气特性*表格中没有最小值或最大值规格，电路设计人员也可以利用此信息来确定其系统的限值空间。

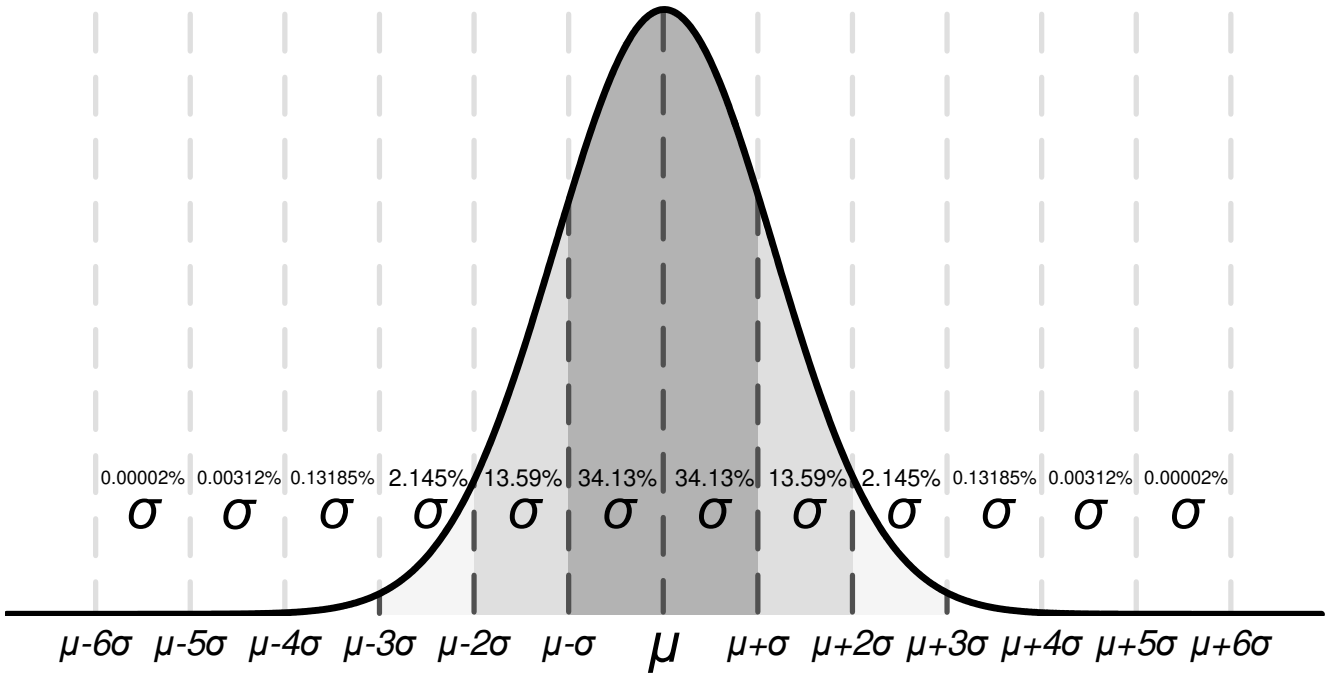


图 8-4. 理想的高斯分布

图 8-4 显示了一个分布示例，其中 *μ* 或 *mu* 是分布的平均值，而 *σ* 或 *sigma* 是系统的标准偏差。对于表现出这种分布的规格，可以预期所有器件中大约三分之二 (68.26%) 器件的值落在平均值的标准差或一 σ 内（从 *μ* – *σ* 到 *μ* + *σ*）。

根据具体规格，*电气特性*表中“典型值”一列中列出的值会以多种不同的方式表示。根据一般经验法则，如果规格本身具有非零平均值（例如增益带宽），那么典型值等于平均值 (μ)。然而，如果规格的平均值本身接近于零（例如输入失调电压），那么典型值等于均值加上一个标准偏差 (μ + σ)，这样才能最为准确地表示典型值。

您可以使用此图来计算器件中某个规格的近似概率；例如，对于 INA350，典型的输入电压失调值为 200μV，因此所有 INA350 器件中有 68.2% 的器件预计具有 -200μV 至 +200μV 的失调电压。在 4 *σ* (±800μV) 条件下，分布的 99.9937% 都具有小于 ±800μV 的失调电压，这意味着总体的 0.0063% 位于这些限值之外，相当于 15,873 个器件有 1 个器件超出该限值。

Copyright © 2023 Texas Instruments Incorporated

在最小值或最大值列中具有值的规格由 TI 确保，超过这些限值的器件将从生产材料中剔除。例如，INA350 系列在 25°C 条件下的最大失调电压为 1.2mV，尽管这相当于约 6σ（约为 5 亿个器件中有 1 个器件，可能性微乎其微），但 TI 确保任何失调电压大于 1.2mV 的器件都将从生产材料中剔除。

对于最小值或最大值列中没有值的规格，请考虑选择可为您的应用提供足够保护带的 1 σ 值，并使用此值进行最坏情况下的设计。例如，6σ 值相当于约 5 亿个器件中有 1 个器件，发生的可能性微乎其微，可以作为一个宽限值空间选项来设计系统。在这种情况下，INA350 系列在失调电压漂移上最大值和最小值，但根据图 7-2 和*电气特性* 表中 0.6μV/°C 的典型值，可以计算出失调电压漂移的 6σ 值约为 2μV/°C。在针对最坏情况的系统条件进行设计时，可以使用该值来估计整个温度范围内的最坏温漂，而不用知道实际的最小值或最大值。

然而，随着时间的推移，工艺差异和调整会改变典型的平均值和标准偏差，除非最小值或最大值规格列中给出了值，否则 TI 无法保证器件的性能。此信息应该只能用于估算器件的性能。

8.3.5 电气过应力

设计人员经常会问到关于运算放大器耐受电气过应力的问题。这些问题侧重于器件输入，同时也会涉及电源引脚甚至输出引脚。这些不同的引脚功能均具有由独特的半导体制造工艺和连接到引脚的特定电路确定的电气过应力限值。此外，这些电路均内置内部静电放电 (ESD) 保护功能，可在产品组装之前和组装过程中保护电路不受意外 ESD 事件的影响。

能够充分了解该基本 ESD 电路及其与电气过应力事件的关联性会有所帮助。图 8-5 显示了 INA350 器件中包含的 ESD 电路。ESD 保护电路中涉及多个导流二极管，这些二极管从输入引脚和输出引脚连接回内部供电线路，并且它们均连接到运算放大器内部的吸收器件。该保护电路在电路正常工作时处于未激活状态。

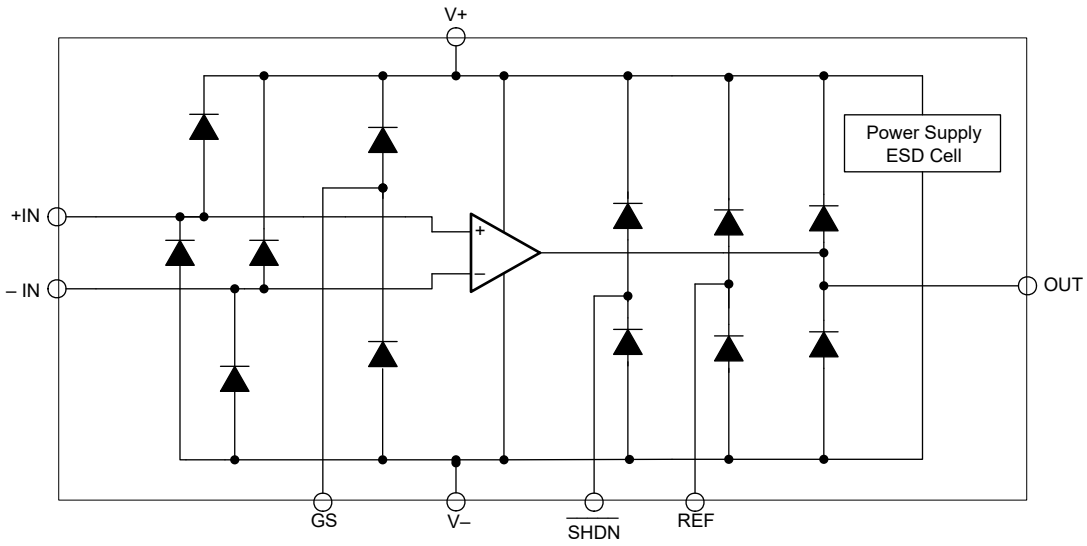


图 8-5. 等效内部 ESD 电路

8.4 器件功能模式

INA350 具有关断或禁用模式，可在电池供电应用中实现节能。关机模式的最大静态电流仅为 1.25μa，比放大器加电或启用时的静态电流低 100 倍。

当 $\overline{\text{SHDN}}$ 引脚连接至低电平时，INA350 进入禁用模式。当 $\overline{\text{SHDN}}$ 引脚连接至高电平时，INA350 启用。无连接或将 $\overline{\text{SHDN}}$ 引脚悬空会启用 INA 或为 INA 加电，因为该引脚的内部上拉电流默认采用与 $\overline{\text{SHDN}}$ 引脚连接高电平时相同的配置。

Copyright © 2023 Texas Instruments Incorporated

9 应用和实现

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

9.1.1 基准引脚

INA350 的输出电压是根据基准引脚 (REF) 上的电压确定的。通常在双电源运行中，REF 引脚连接到低阻抗系统接地端。在单电源运行中，将输出信号偏移到精确的 1/2Vs 电平（例如，5.5V 电源环境中的 2.75V）很有用。为实现这一电平转换，必须将一个电压源连接到 REF 引脚以对输出执行电平转换，从而使 INA350 能够驱动单电源 ADC。

施加在基准引脚上的电压源必须具有低输出阻抗。基准引脚处的任何电阻 (R_{REF}) 都与内部 60kΩ 电阻器串联。

基准引脚处的寄生电阻 (R_{REF}) 在内部差分放大器的四个电阻器中产生不平衡，这会导致共模抑制比 (CMRR) 降低。为了获得最佳性能，请将 REF 引脚的源阻抗 (R_{REF}) 保持在 5Ω 以下。

电压基准器件是为基准引脚提供低阻抗电压源的上佳之选。然而，如果电阻分压器产生基准电压，则使用运算放大器（如图 9-1 所示）对分压器进行缓冲，以避免 CMRR 降低。

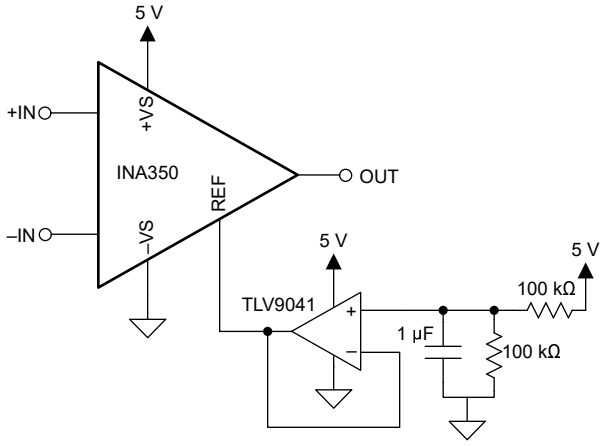


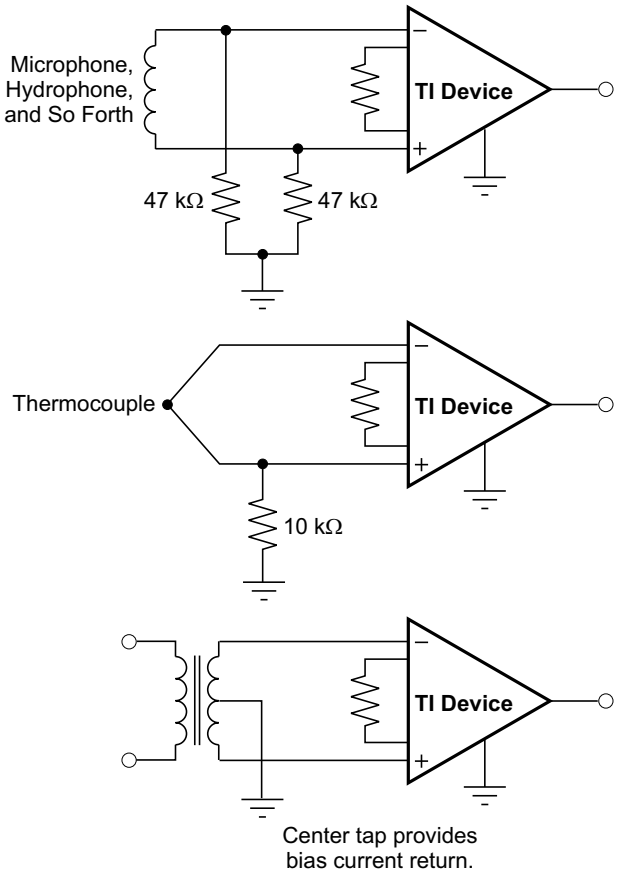
图 9-1. 使用运算放大器缓冲基准电压

9.1.2 输入偏置电流返回路径

INA350 的输入阻抗极其高，但必须为这两个输入的输入偏置电流提供路径。该输入偏置电流通常为若干皮安，但在高温下可为若干纳安。高输入阻抗意味着，随着输入电压发生变化，该输入偏置电流变化很小。

为实现正常运行，输入电路必须为该输入偏置电流提供路径。图 9-2 显示了提供输入偏置电流路径的多种方式。在没有偏置电流路径的情况下，输入悬空到超过 INA350 共模范围的电位，且输入放大器饱和。如果差分源电阻较低，则偏置电流返回路径连接到一个输入端（如图 9-2 中的热电偶示例所示）。在源阻抗较高的情况下，使用两个相等的电阻器以提供平衡输入，其可能的优点是偏置电流导致的输入失调电压更低，且高频共模抑制效果更好。

Copyright © 2023 Texas Instruments Incorporated



Copyright © 2017, Texas Instruments Incorporated

图 9-2. 提供输入共模电流路径

9.2 典型应用

9.2.1 电阻式电桥压力传感器

INA350 是一款集成仪表放大器，可测量较小的差分电压，同时抑制较大的共模电压。该器件具有 100µA（典型值）的低功耗，并且体积更小巧。

该器件专为便携式应用而设计，其中，传感器测量物理参数，如流体、压力、温度或湿度的变化。医疗领域使用压力传感器的一个例子是便携式输液泵或透析器。

压力传感器由压阻式元件制成，压阻式元件可衍生为经典的 4 电阻器惠斯通电桥。

遮挡（液体、药物或营养物质的注入）仅在一个方向上发生，因此只可导致电阻元件 (R) 膨胀。这种膨胀导致惠斯通电桥的一条支腿上的电压发生变化，从而产生差分电压 V_{DIFF}。

图 9-3 展示了输液泵所需的遮挡压力传感器应用的示例电路。当根据设定点值实施阻塞（遮挡），管道会压下，从而导致压阻式元件膨胀（节点 AD: R + ΔR）。连接到电桥下游的信号链处理压力变化，并可触发警报。

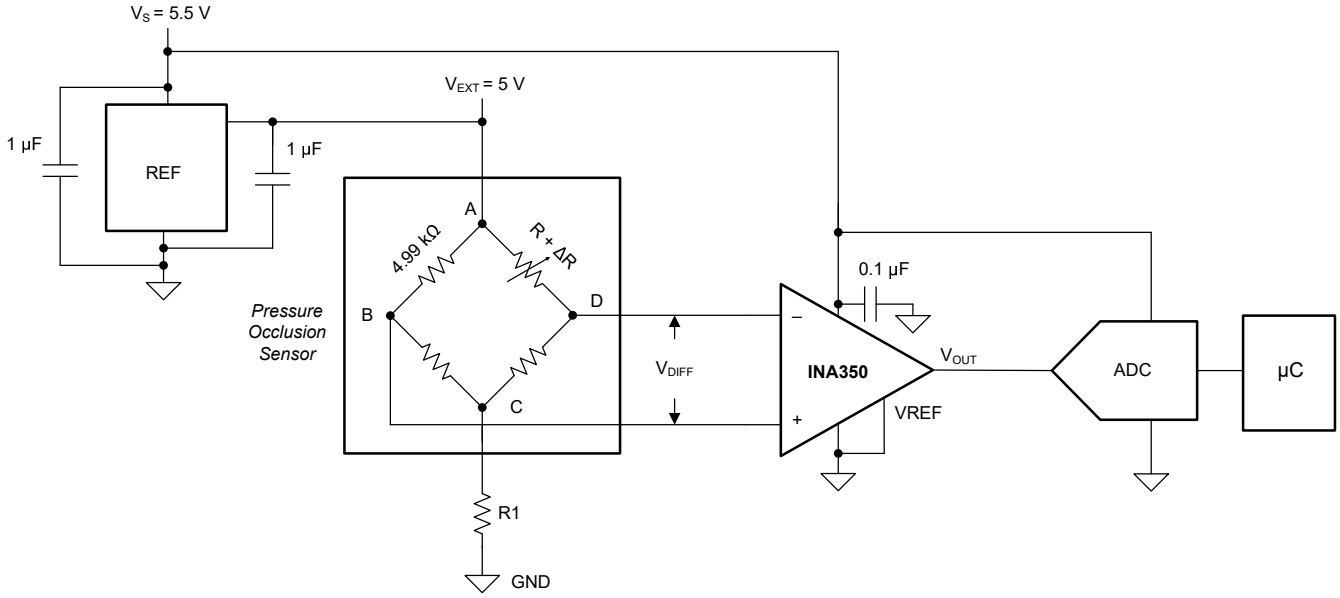


图 9-3. 电阻式电桥压力传感器

必须使用低容差电桥电阻器，以最大限度地减小失调电压和增益误差。

假设仅施加正差分电压，该电路以单端供电模式布置。到电桥的激励电压 V_{EXT} 必须精确且稳定；否则，会引入测量误差。

Copyright © 2023 Texas Instruments Incorporated

9.2.1.1 设计要求

对于该应用，设计要求如表 9-1 所示。

表 9-1. 设计要求

说明	值
单电源电压	V_S = 5.5V
激励电压	V_{EXT} = 5.0V
遮挡压力范围	P= 1psi 至 12psi，增量为 P = 0.5psi
遮挡压力灵敏度	S = 2 ±0.5 (25%)mV/V/psi
遮挡压力阻抗 (R)	R = 4.99kΩ ±50Ω (0.1%)
总压力采样率	Sr = 20Hz
ADC 满标量程	$V_{ADC(fs)}$ = V_{OUT} = 3.0V

9.2.1.2 详细设计过程

本节提供了根据给定设计要求布置仪表放大器的基本计算。

电阻性电桥传感器的关键考虑因素之一是共模电压 V_{CM}。如果电桥达到平衡（没有压力，因此电压没有变化），$V_{CM(zero)}$ 为电桥激励 (V_{EXT}) 的一半。在此示例中，$V_{CM\ (zero)}$ 为 2.5V。对于 12psi 的最大压力，桥共模电压 $V_{CM(MAX)}$ 通过以下公式计算：

$$V_{CM(MAX)} = \frac{V_{DIFF}}{2} + V_{CM(zero)} \tag{5}$$

其中

$$V_{DIFF} = S_{MAX} \times V_{EXT} \times P_{MAX} = 2.5\,\frac{mV}{V \times psi} \times 5\,V \times 12\,psi = 150\,mV \tag{6}$$

这样，施加的最大共模电压导致：

$$V_{CM(MAX)} = \frac{150\,mV}{2} + 2.5\,V = 2.575\,V \tag{7}$$

类似地，最小共模电压可以按以下公式计算：

$$V_{CM(MIN)} = \frac{-150\,mV}{2} + 2.5\,V = 2.425\,V \tag{8}$$

下一步是计算给定最大传感器输出电压范围 V_{DIFF} 相对于所需 V_{OUT}（ADC 的满标量程）需要的增益。

以下公式使用最大输入电压和所需输出电压计算增益值：

$$G = \frac{V_{OUT}}{V_{DIFF(MAX)}} = \frac{3.0\,V}{150\,mV} = 20\,V/V \tag{9}$$

考虑到 INA350 是一个可选增益 INA，增益选项为 10、20、30、50，GS 连接高电平的 INA350ABS 支持 G=20，确保实现 ADC 的最大输出信号摆幅。

接下来，让我们检查*典型特性*部分中的*输入共模电压与输出电压间的关系*曲线，以确保 INA350 可以在此范围内工作。为方便起见，本节还提供了相关图表。通过查看图 9-4，我们可以确认，对于 2.425V 和 2.575V 之间的输入信号摆幅，支持 3V 的输出信号摆幅，从而确保线性运行。

Copyright © 2023 Texas Instruments Incorporated

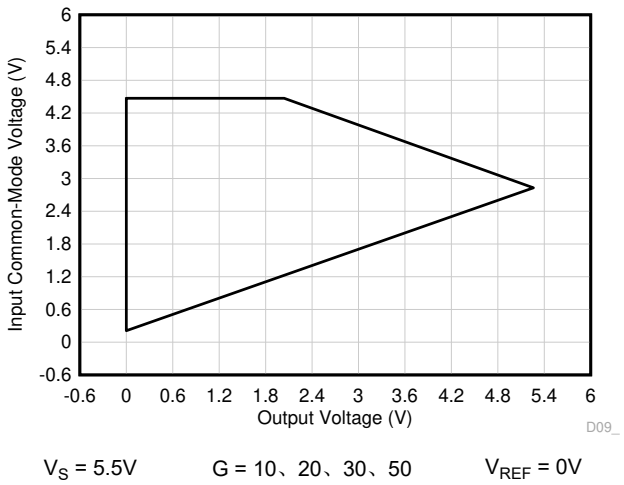


图 9-4. 输入共模电压与输出电压间的关系（高 CMRR 区域）

惠斯通电桥串 (R1) 中可能需要，也可能不需要额外的串联电阻。这是根据电源电压、基准电压和输入共模电压范围的选定增益这三者的特定组合的预期输出电压摆幅来确定的。R1 帮助调整输入共模电压范围，从而有助于适应预期的输出电压摆幅。在此特定示例中，它不是必需的，可以进行短路。

9.2.1.3 应用曲线

以下典型特征曲线适用于图 9-3 中的电路。

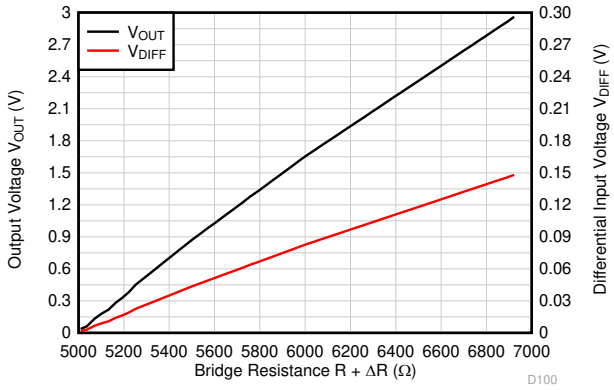


图 9-5. 输入差分电压、输出电压与电桥电阻之间的关系

9.3 电源相关建议

INA350 的标称性能是在 ±2.75V 的电源电压和 1/2Vs 基准电压下规定的。该器件还可由 ±0.85 V (1.7 V) 至 ±2.75 V (5.5 V) 的电源和非 1/2Vs 基准电压供电，且性能优异。参数随工作电压和基准电压而显著变化。

Copyright © 2023 Texas Instruments Incorporated

9.4 布局

9.4.1 布局指南

建议用户采用优秀的布局做法。为了实现器件的理想运行性能，请使用以下 PCB 布局做法：

- 确保两条输入路径在源阻抗和电容方面匹配良好，以避免将共模信号转换为差分信号。
- 通过使用旁路电容器提供模拟电路的本地低阻抗电源，可减少耦合噪声。
  - 在每个电源引脚和接地端之间连接低 ESR 0.1µF 陶瓷旁路电容器，放置位置尽量靠近器件。针对单电源应用，V+ 与接地端之间可以接入单个旁路电容器。
- 让输入迹线尽可能远离电源或输出迹线，以减少寄生耦合。如果上述迹线无法分离，则让敏感性迹线与有噪声迹线垂直交叉要远优于选择平行的布线方式。
- 外部元件尽可能靠近器件放置。
- 应使迹线尽可能短。

9.4.2 布局示例

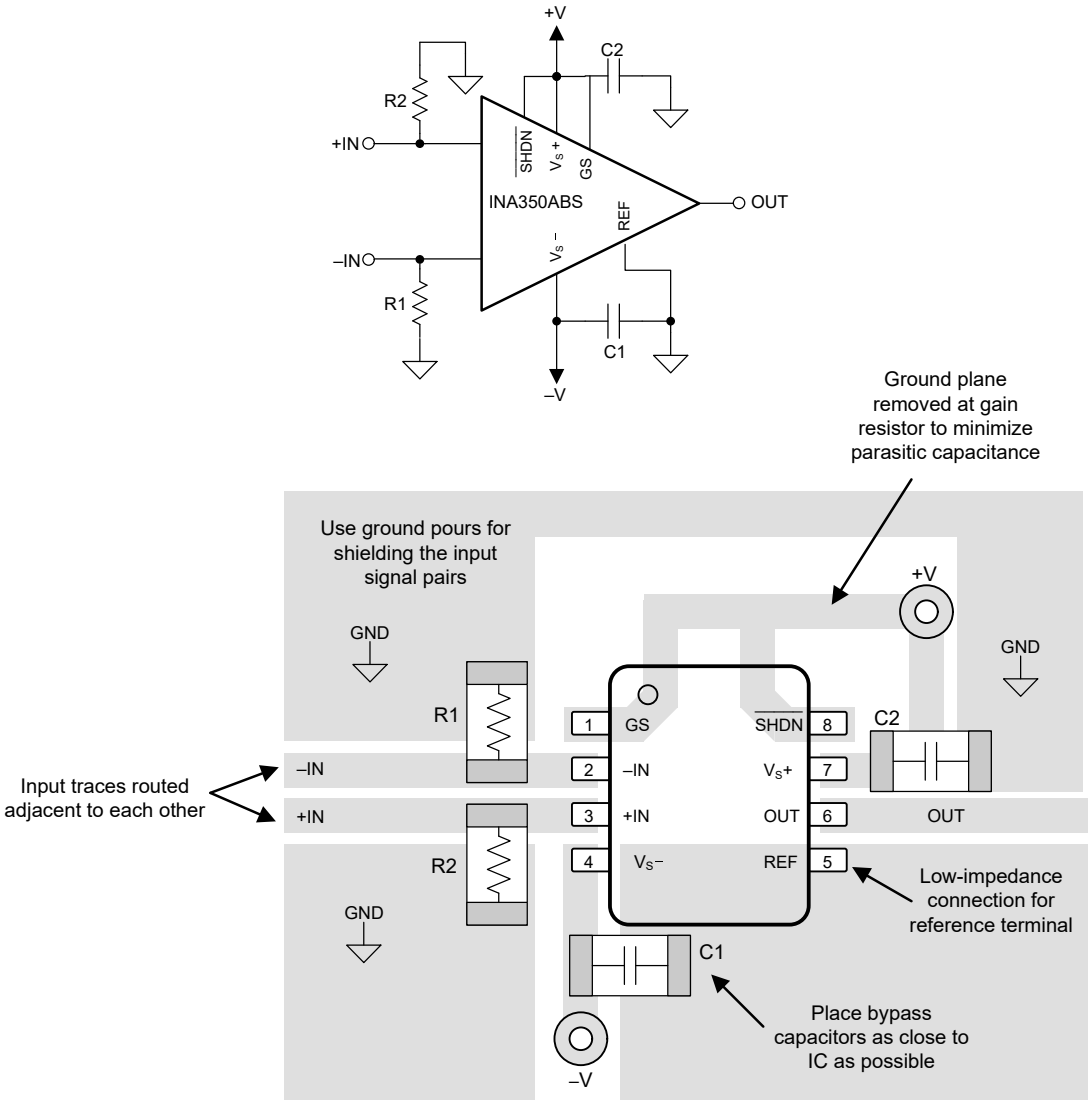


图 9-6. 原理图和相关 PCB 布局示例

10 器件和文档支持

10.1 器件支持

10.1.1 开发支持

- *基于 SPICE 的模拟仿真程序 - TINA-TI 软件文件夹*
- *模拟工程师计算器*

10.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

10.2 文档支持

10.2.1 相关文档

相关文档如下：

- 德州仪器 (TI)，*运算放大器的 EMI 抑制比*应用报告

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

10.5 商标

TI E2E™ is a trademark of Texas Instruments.
蓝牙® is a registered trademark of Bluetooth SIG, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA350ABSIDDFR	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IN35A
INA350ABSIDDFR.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IN35A
INA350ABSIDSGR	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	I35A
INA350ABSIDSGR.A	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	I35A
INA350ABSIRUGR	Active	Production	X2QFN (RUG) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1NC
INA350ABSIRUGR.A	Active	Production	X2QFN (RUG) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1NC
INA350CDSIDDFR	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IN35C
INA350CDSIDDFR.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IN35C
INA350CDSIDSGR	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	I35C
INA350CDSIDSGR.A	Active	Production	WSON (DSG) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	I35C
INA350CDSIRUGR	Active	Production	X2QFN (RUG) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1ND
INA350CDSIRUGR.A	Active	Production	X2QFN (RUG) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1ND

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

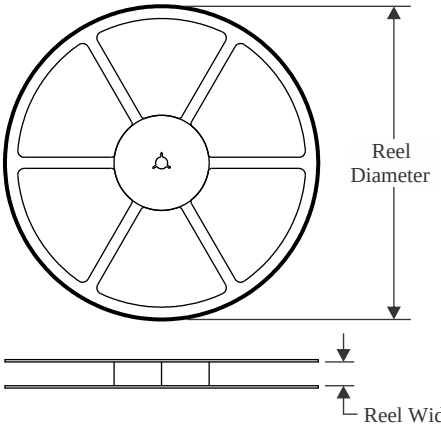
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

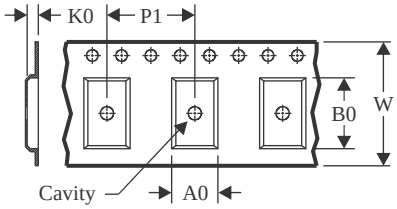
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

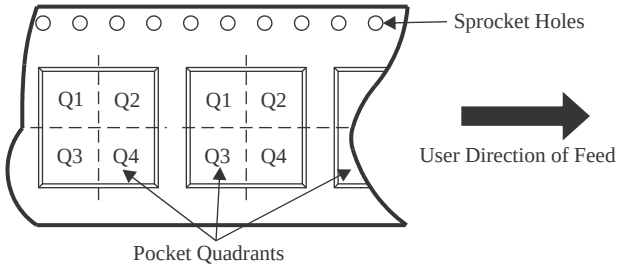


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

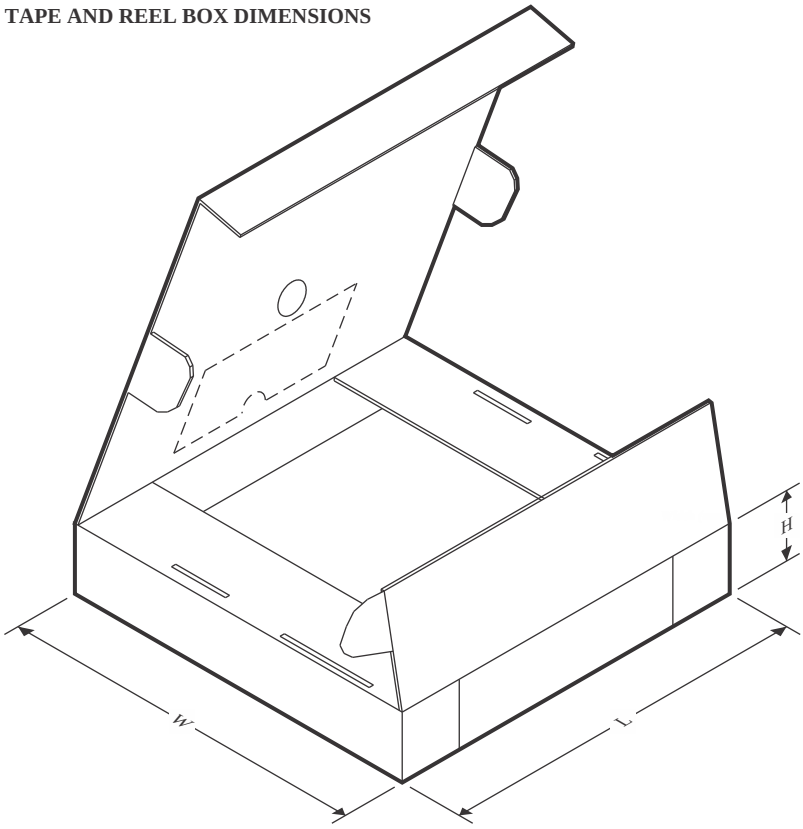
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA350ABSIDDFR	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA350ABSIDSGR	WSON	DSG	8	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA350ABSIRUGR	X2QFN	RUG	10	3000	180.0	8.4	1.75	2.25	0.55	4.0	8.0	Q1
INA350CDSIDDFR	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
INA350CDSIDSGR	WSON	DSG	8	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
INA350CDSIRUGR	X2QFN	RUG	10	3000	180.0	8.4	1.75	2.25	0.55	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

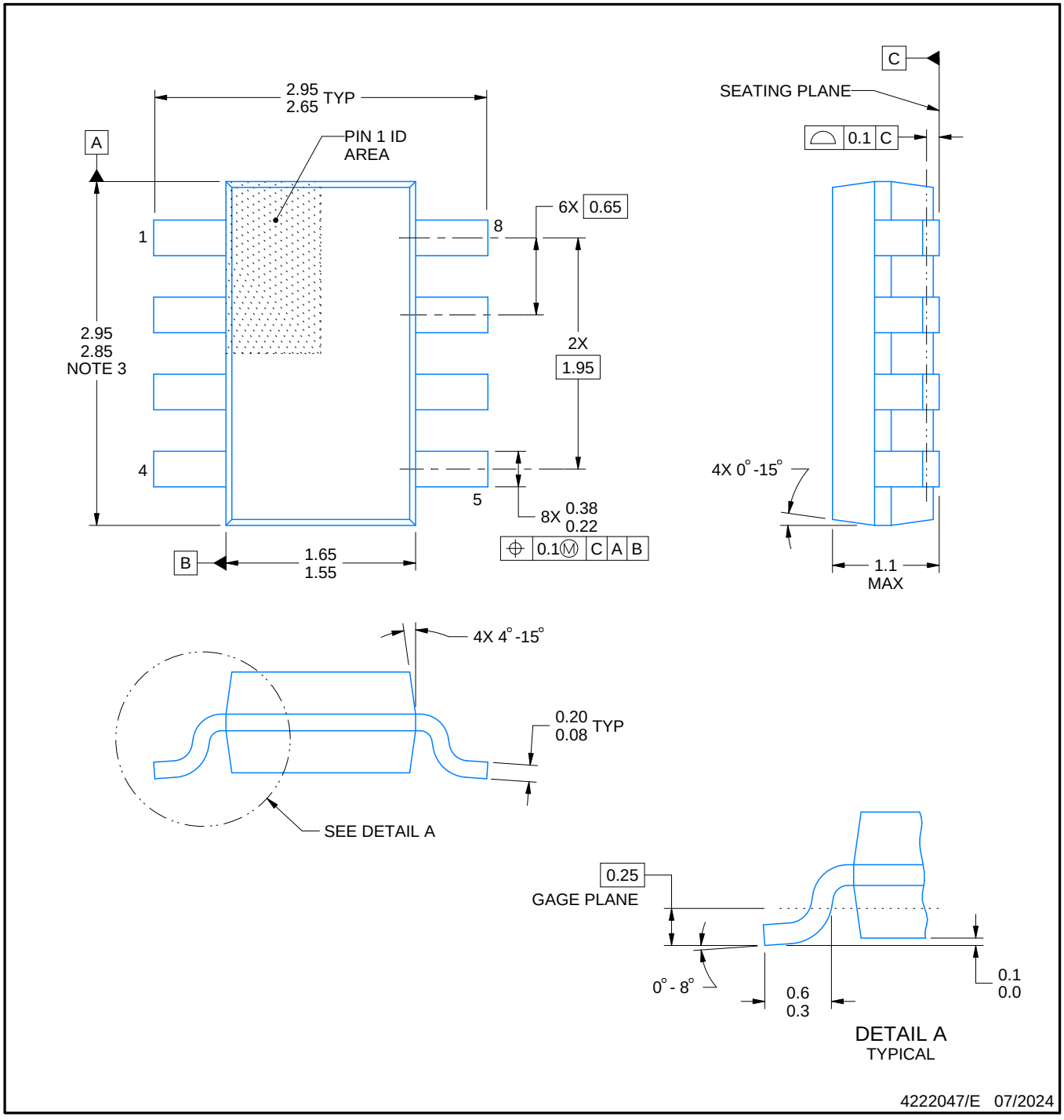
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA350ABSIDDFR	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
INA350ABSIDSGR	WSON	DSG	8	3000	210.0	185.0	35.0
INA350ABSIRUGR	X2QFN	RUG	10	3000	210.0	185.0	35.0
INA350CDSIDDFR	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
INA350CDSIDSGR	WSON	DSG	8	3000	210.0	185.0	35.0
INA350CDSIRUGR	X2QFN	RUG	10	3000	210.0	185.0	35.0

PACKAGE OUTLINE

DDF0008A

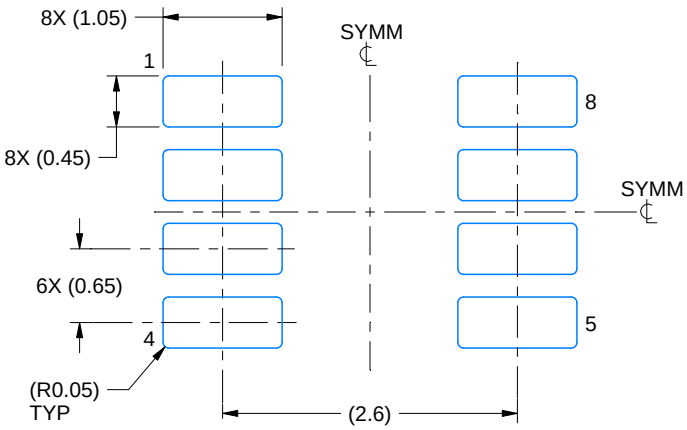
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

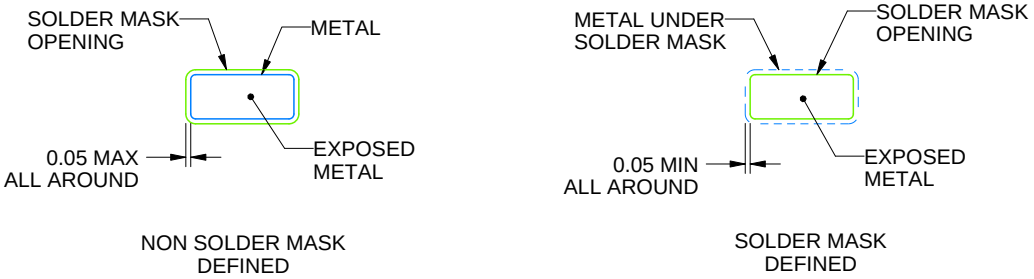


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

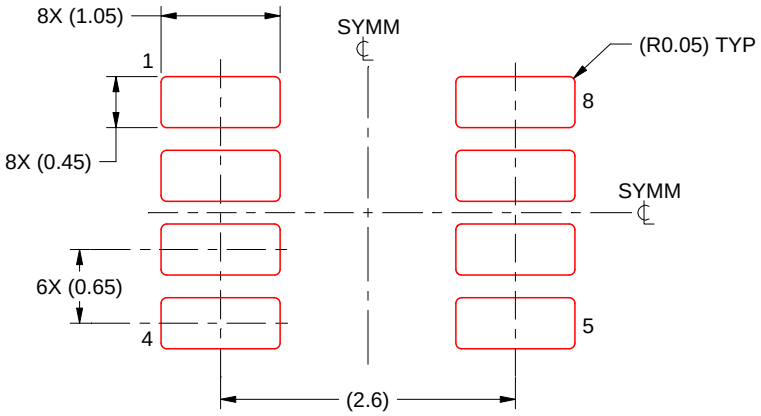
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

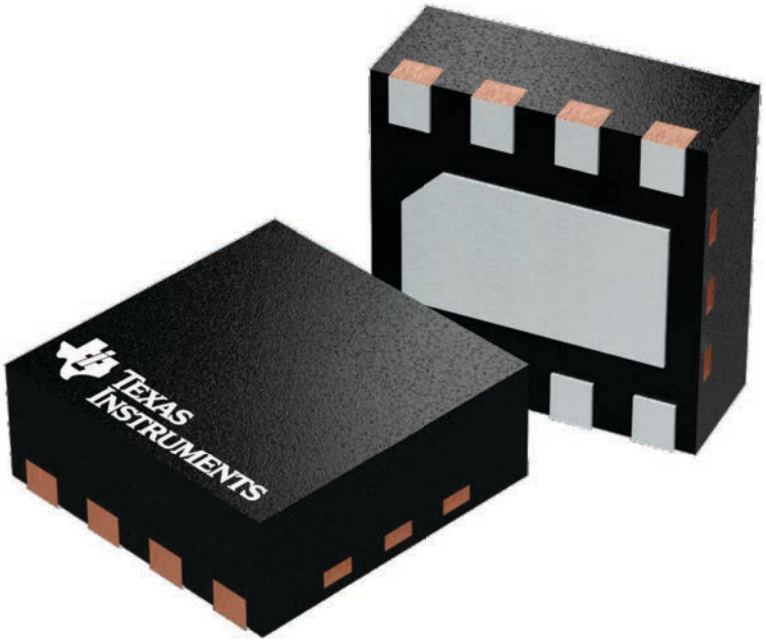
DSG 8

WSON - 0.8 mm max height

2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



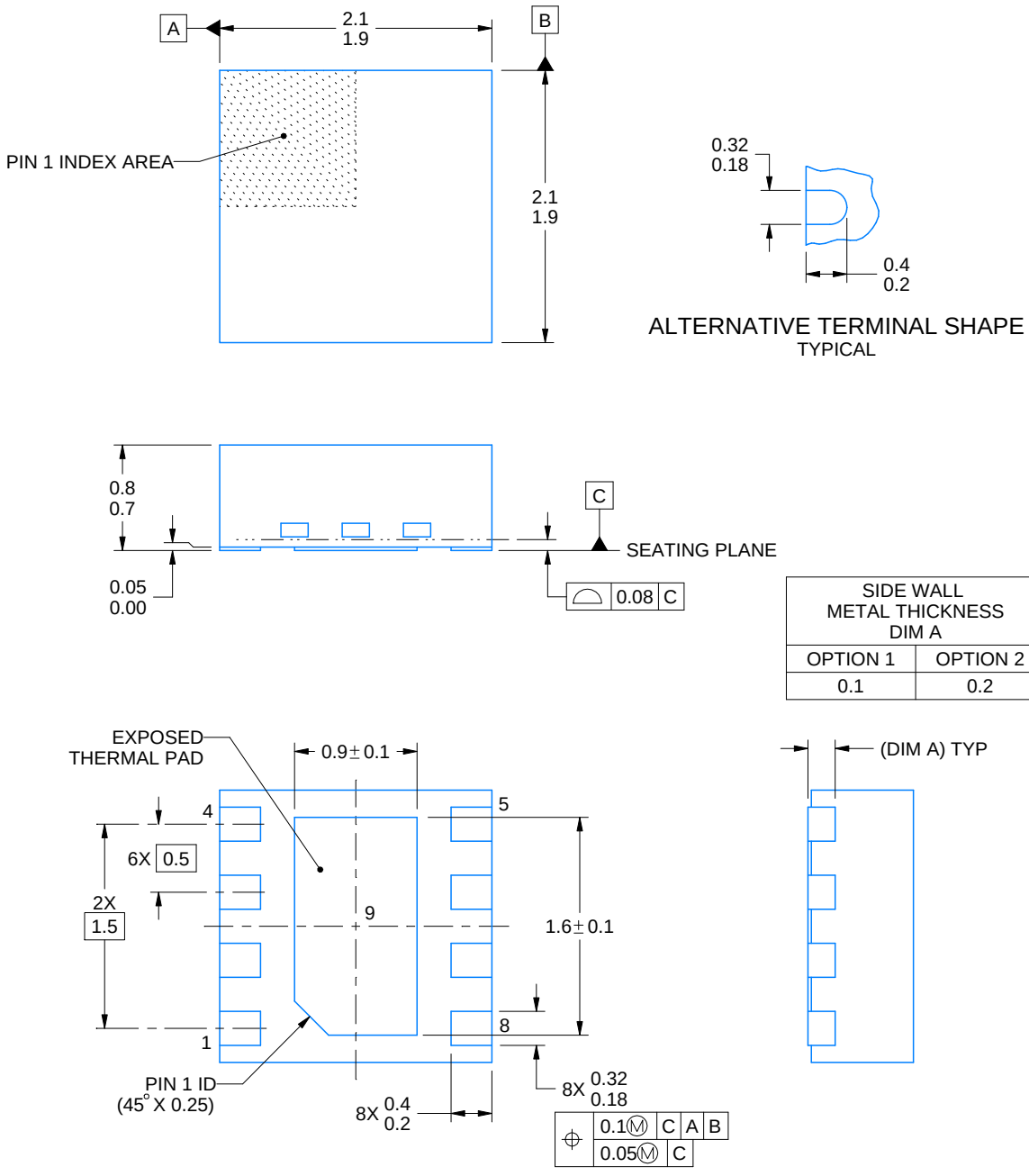
4224783/A

PACKAGE OUTLINE

DSG0008A

WSON - 0.8 mm max height

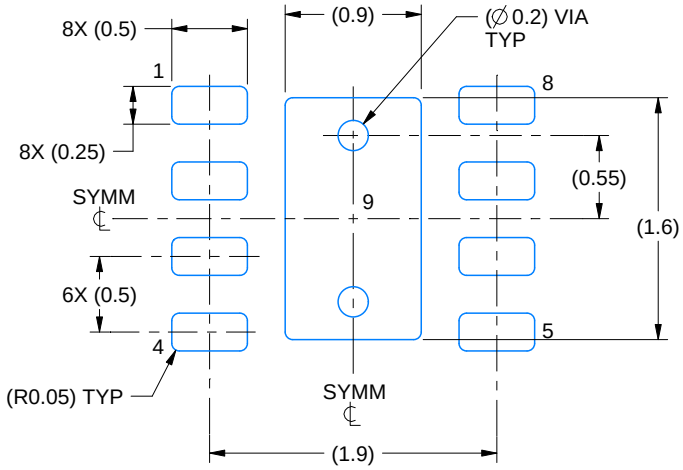
PLASTIC SMALL OUTLINE - NO LEAD



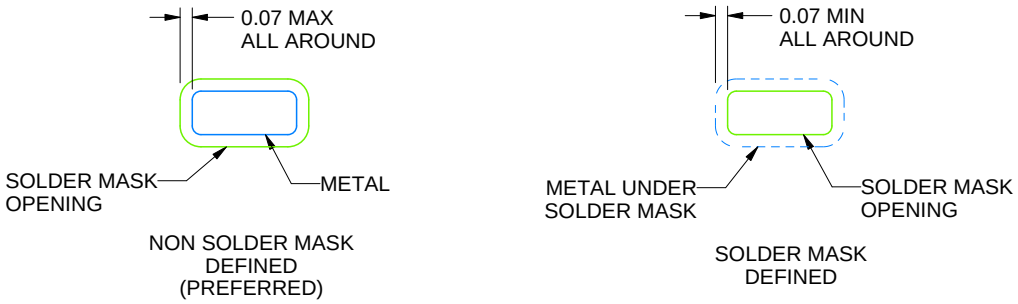
4218900/E 08/2022

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
SCALE:20X

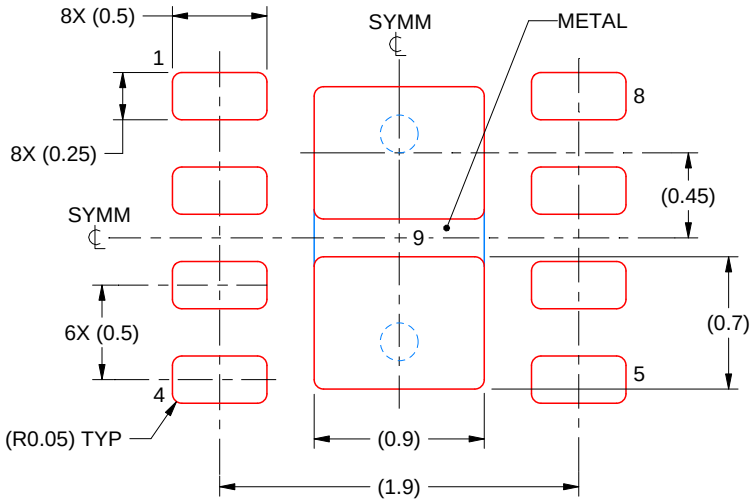


SOLDER MASK DETAILS

4218900/E 08/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 9:
87% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4218900/E 08/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

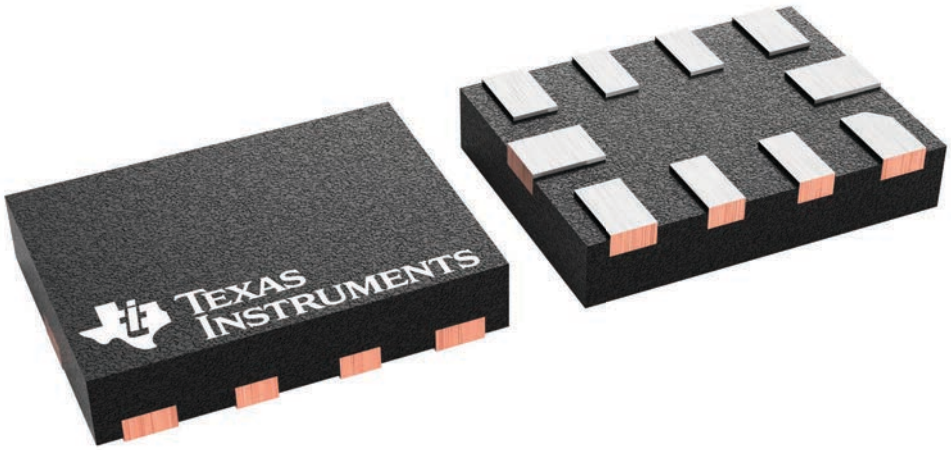
RUG 10

X2QFN - 0.4 mm max height

1.5 x 2, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



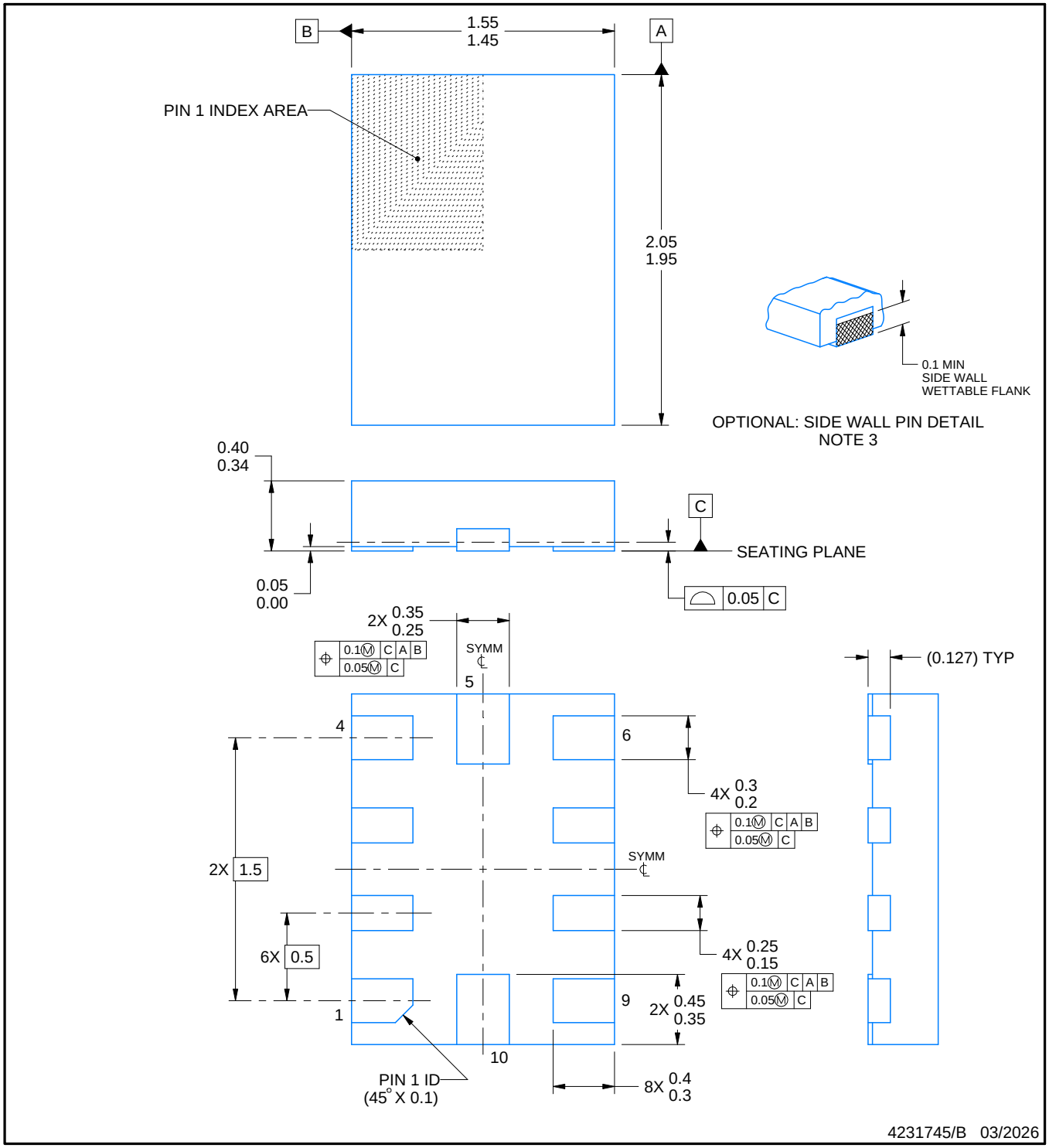
4231768/A

RUG0010A

PACKAGE OUTLINE

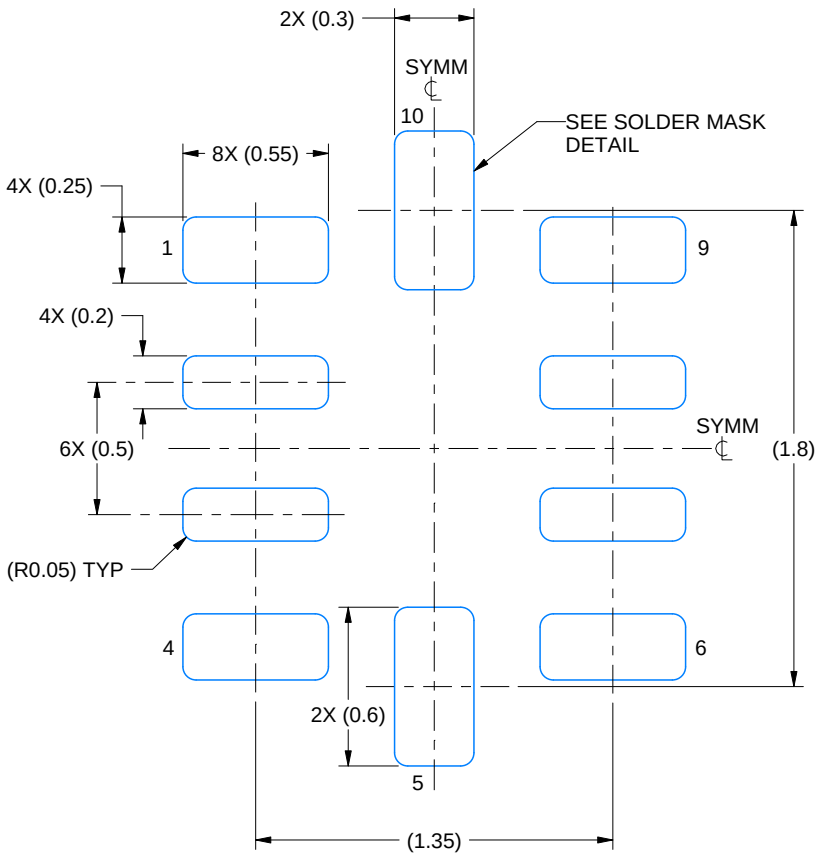
X2QFN - 0.4 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

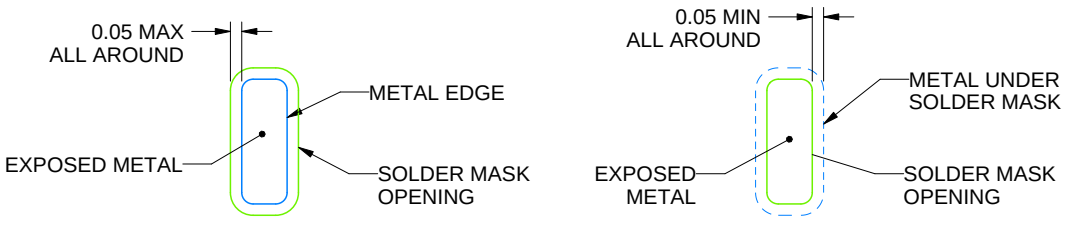


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 35X



SOLDER MASK DETAILS

4231745/B 03/2026

NOTES: (continued)

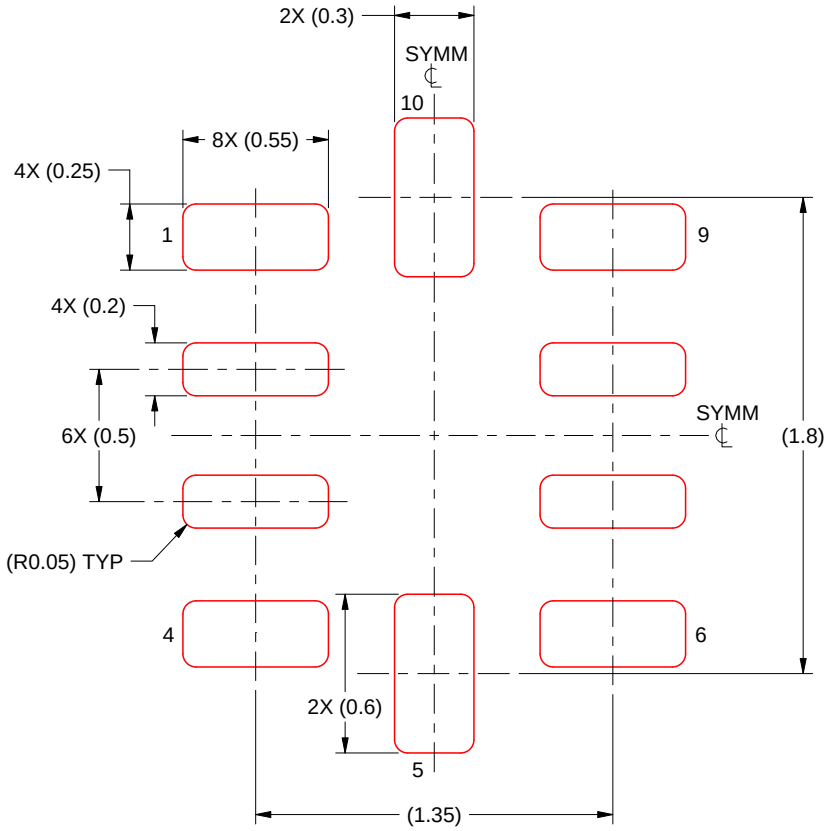
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

RUG0010A

X2QFN - 0.4 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 35X

4231745/B 03/2026

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月