LMV93x-N-Q1 汽车类单路、双路、四路 1.8V、RRIO 运算放大器

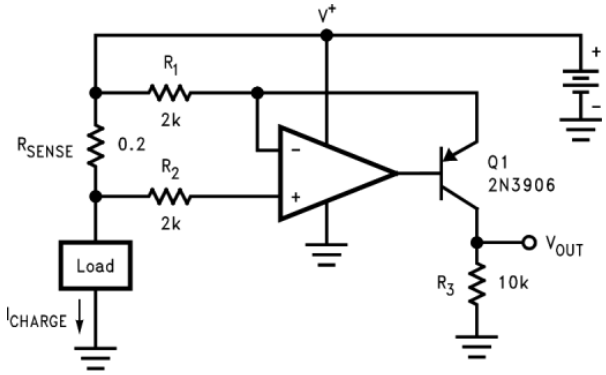
1 特性

- 符合汽车类 标准
- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度 1 级：-40℃ 至 +125℃ 的环境运行温度范围
  - 器件 HBM ESD 分类等级 02
  - 器件 CDM ESD 分类等级 C5
- 典型的 1.8V 电源值（除非另有说明）
- 可在 1.8V、2.7V 和 5V 指定电压下工作
- 输出摆幅
  - 600Ω 负载时，电源轨摆幅 80mV
  - 2kΩ 负载时，电源轨摆幅 30mV
- V_{CM} 超出电源轨 200mV
- 电源电流（每个通道）100μA
- 增益宽带积 1.4MHz
- 最大 V_{OS} 4mV
- 超小型封装
- 温度范围：−40°C 至 +125°C
- 使用 LMV93x-N-Q1 并借助 WEBENCH® Power Designer 创建设计方案

2 应用

- 引擎控制单元 (ECU)
- 车身控制模块 (BCM)
- 电池管理系统 (BMS)
- 超声波测距和激光雷达
- 乘员检测
- 信息娱乐系统

高侧电流感应放大器



$$V_{OUT} = \frac{R_{SENSE} \bullet R_3}{R_1} \bullet I_{Charge} = 1\Omega \bullet I_{Charge}$$

3 说明

LMV93x-N-Q1 系列（LMV931-N-Q1 单路、LMV932-N-Q1 双路和 LMV934-N-Q1 四路）是低电压、低功耗的运算放大器，符合 AEC-Q100 1 级的要求，可适用于汽车 应用。LMV93x-N-Q1 系列可在 1.8V 至 5.5V 的电源电压工作，具有轨至轨输入和输出。输入共模电压在电源基础上向外扩展了 200mV，因此可为用户提供超出电源电压范围的增强功能。无负载时输出摆幅为轨至轨，当电源为 1.8V，负载为 600Ω 时，输出摆幅在距离轨 105mV 的范围内。LMV93x-N-Q1 器件经过优化，可在 1.8V 电压下工作，是便携式双电芯电池供电系统和单电芯锂离子电池系统的理想之选。

LMV93x-N-Q1 器件具有出色的速度功耗比，可在 1.8V 电源电压下以非常低的电源电流实现 1.4 MHz 的增益带宽积。LMV93x-N-Q1 器件可驱动 600Ω 负载和高达 1000pF 的电容性负载，同时尽可能减小振铃。这些器件还具有 101dB 的高直流增益，适用于低频 应用。

单路 LMV93x-N-Q1 采用节省空间的 5 引脚 SC-70 和 SOT-23 封装。双路 LMV932-N-Q1 采用 8 引脚 SOIC 封装，四路 LMV934-N-Q1 采用 14 引脚 TSSOP 封装。这些小型封装是汽车类 应用。

器件信息(1)

器件型号	封装	封装尺寸（标称值）
LMV931-N-Q1	SOT-23 (5)	2.90mm × 1.60mm
	SC-70 (5)	2.00mm × 1.25mm
LMV932-N-Q1	SOIC (8)	4.90mm × 3.91mm
LMV934-N-Q1	TSSOP (14)	5.00mm × 4.40mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

目录

1 特性 ... 1
2 应用 ... 1
3 说明 ... 1
4 修订历史记录 ... 2
5 引脚配置和功能 ... 3
6 规格 ... 4
6.1 绝对最大额定值 ... 4
6.2 ESD 额定值 ... 4
6.3 建议运行额定值 ... 4
6.4 热性能信息 ... 4
6.5 直流电气特征 1.8V ... 5
6.6 交流电气特征 1.8V ... 6
6.7 直流电气特征 2.7V ... 6
6.8 交流电气特征 2.7V ... 8
6.9 电气特征 5V 直流 ... 9
6.10 交流电气特征 5V ... 10
6.11 典型特征 ... 11
7 详细 说明 ... 16
7.1 概述 ... 16
7.2 功能方框图 ... 16
7.3 特性 说明 ... 16
7.4 器件功能模式 ... 16
8 应用和实施 ... 19
8.1 应用信息 ... 19
8.2 典型 应用 ... 19
8.3 注意事项 ... 22
9 电源建议 ... 23
10 布局 ... 24
10.1 布局指南 ... 24
10.2 布局示例 ... 24
11 器件和文档支持 ... 25
11.1 器件支持 ... 25
11.2 文档支持 ... 25
11.3 相关链接 ... 25
11.4 接收文档更新通知 ... 25
11.5 社区资源 ... 25
11.6 商标 ... 26
11.7 静电放电警告 ... 26
11.8 术语表 ... 26
12 机械、封装和可订购信息 ... 26

4 修订历史记录

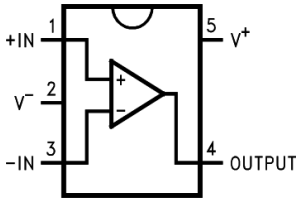
注：之前版本的页码可能与当前版本有所不同。

日期	修订版本	说明
2017 年 5 月	*	最初发布版本。

版权 © 2017, Texas Instruments Incorporated

5 引脚配置和功能

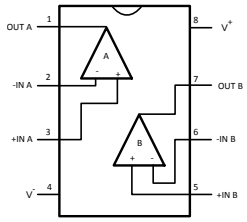
DBV 和 DCK 封装
5 引脚 SC-70 和 SOT-23
LMV931-N-Q1 顶视图



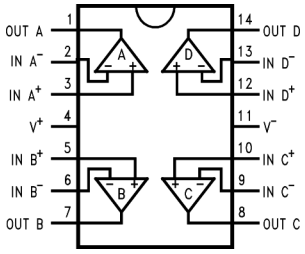
引脚功能：LMV931-N-Q1

引脚		I/O	说明
名称	LMV931-N-Q1		
+IN	1	I	同相输入
-IN	3	I	反相输入
OUT	4	O	输出
V-	2	P	负电源
V+	5	P	正电源

D 封装
8 引脚 SOIC
LMV932-N-Q1 顶视图



DGK 封装
14 引脚 TSSOP
LMV934-N-Q1 顶视图



引脚功能：LMV932-N-Q1 和 LMV934-N-Q1

引脚			I/O	说明
名称	LMV932-N-Q1	LMV934-N-Q1		
+IN A	3	3	I	同相输入，通道 A
+IN B	5	5	I	同相输入，通道 B
+IN C	—	10	I	同相输入，通道 C
+IN D	—	12	I	同相输入，通道 D
–IN A	2	2	I	反相输入，通道 A
–IN B	6	6	I	反相输入，通道 B
–IN C	—	9	I	反相输入，通道 C
–IN D	—	13	I	反相输入，通道 D
OUT A	1	1	O	输出，通道 A
OUT B	7	7	O	输出，通道 B
OUT C	—	8	O	输出，通道 C
OUT D	—	14	O	输出，通道 D
V+	8	4	P	正（最高）电源
V–	4	11	P	负（最低）电源

Copyright © 2017, Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

请参阅 (1)(2)。

	最小值	最大值	单位
电源电压 ($V^+ – V^–$)	-0.3	6	V
差动输入电压	$V^–$	V^+	
输入/输出引脚处的电压	($V^–$) – 0.3	(V^+) + 0.3	
结温 (3)	–40	150	°C
贮存温度，T_{stg}	–65	150	°C

(1) *绝对最大额定值* 表示限值，如超出这些限值，则可能会对器件造成损坏。*建议运行条件* 表示旨在让器件正常工作但未指定特定性能的条件。有关各种规格和测试条件，请参阅*电气特征*。
(2) 如果需要军用/航天专用器件，请与 TI 销售办公室/分销商联系以了解供货情况和技术规格。
(3) 最大功耗是 $T_{J(max)}$、$R_{\theta JA}$ 和 T_A 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(max)}–T_A)/R_{\theta JA}$。所有数字均适用于直接焊接到 PC 板的封装。

6.2 ESD 额定值

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 (1)	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行额定值

请参阅 (1)。

	最小值	最大值	单位
电源电压 ($V^+ – V^–$)	1.8	5.5	V
环境温度	−40	125	°C

(1) *绝对最大额定值* 表示限值，如超出这些限值，则可能会对器件造成损坏。*建议运行条件* 表示旨在让器件正常工作但未指定特定性能的条件。有关各种规格和测试条件，请参阅*电气特征*。

6.4 热性能信息

热指标 (1)		LMV931-N-Q1		LMV932-N-Q1	LMV934-N-Q1	单位
		DBV (SOT-23)	DCK (SC70)	D (SOIC)	PW (TSSOP)	
		5 引脚	5 引脚	8 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	197.2	285.9	125.9	124.8	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	156.7	115.9	70.2	51.4	°C/W
$R_{\theta JB}$	结至电路板热阻	55.6	63.7	66.5	67.2	°C/W
ψ_{JT}	结至顶部特征参数	41.4	4.5	19.8	6.6	°C/W
ψ_{JB}	结至电路板特征参数	55	62.9	65.9	66.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	—	—	—	°C/W

(1) 有关传统和最新热指标的更多信息，请参阅*《半导体和 IC 封装热指标》*应用报告。

Copyright © 2017, Texas Instruments Incorporated

6.5 直流电气特征 1.8V

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 1.8V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
V_{OS}	输入失调电压	LMV931-N-Q1（单通道）	25°C		1	4	mV
			完整范围			6	
		LMV932-N-Q1（双通道）、LMV934-N-Q1（四通道）	25°C		1	5.5	mV
			完整范围			7.5	
TCV_{OS}	输入失调电压平均漂移		完整范围		5.5		μV/°C
I_B	输入偏置电流		25°C		15	35	nA
			完整范围			50	
I_{OS}	输入失调电流		25°C		13	25	nA
			完整范围			40	
I_S	电源电流（每通道）		25°C		103	185	μA
			完整范围			205	
CMRR	共模抑制比	LMV931-N-Q1，0 ≤ V_{CM} ≤ 0.6V 1.4V ≤ V_{CM} ≤ 1.8V (2)	25°C	60	78		dB
			完整范围	55			
		LMV932-N-Q1 和 LMV934-N-Q1 0 ≤ V_{CM} ≤ 0.6V 1.4V ≤ V_{CM} ≤ 1.8V (2)	25°C	55	76		dB
			完整范围	50			
		−0.2V ≤ V_{CM} ≤ 0V 1.8V ≤ V_{CM} ≤ 2.0V	25°C	50	72		dB
PSRR	电源抑制比	1.8V ≤ V^+ ≤ 5V	25°C	75	100		dB
			完整范围	70			
CMVR	输入共模电压范围	当 CMRR 范围 ≥ 50dB 时	25°C	V^- − 0.2	−0.2 至 2.1	V^+ + 0.2	V
			−40°C 至 85°C	V^-		V^+	
			125°C	V^- + 0.2		V^+ − 0.2	
A_V	大信号电压增益 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 0.9V）， V_O = 0.2V 至 1.6V， V_{CM} = 0.5V	25°C	77	101		dB
			完整范围	73			
		R_L = 2kΩ（连接至 0.9V）， V_O = 0.2V 至 1.6V， V_{CM} = 0.5V	25°C	80	105		dB
			完整范围	75			
	大信号电压增益 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 0.9V）， V_O = 0.2V 至 1.6V， V_{CM} = 0.5V	25°C	75	90		dB
			完整范围	72			
		R_L = 2kΩ（连接至 0.9V）， V_O = 0.2V 至 1.6V， V_{CM} = 0.5V	25°C	78	100		dB
			完整范围	75			
V_O	输出摆幅 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 0.9V）， V_{IN} = ±100mV	25°C	1.65	1.72		V
					0.077	0.105	
			完整范围	1.63		0.120	
		R_L = 2kΩ（连接至 0.9V）， V_{IN} = ±100mV	25°C	1.75	1.77		V
					0.024	0.035	
			完整范围	1.74		0.04	
V_O	输出摆幅 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 0.9V）， V_{IN} = ±100mV	25°C	1.65	1.72		V
					0.077	0.105	
			完整范围	1.63		0.173	
		R_L = 2kΩ（连接至 0.9V）， V_{IN} = ±100mV	25°C	1.75	1.77		V
					0.024	0.035	
			完整范围	1.74		0.055	

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。
(2) 对于指定的温度范围，请参阅*直流电气特征 1.8V* 中的输入共模电压规格参数 CMVR。

Copyright © 2017, Texas Instruments Incorporated

直流电气特征 1.8V (continued)

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 1.8V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
I_O	输出短路电流 (3)	拉电流，V_O = 0V V_{IN} = 100mV	25°C	4	8		mA
			完整范围	3.3			
		灌电流，V_O = 1.8V V_{IN} = −100mV	25°C	7	9		mA
			完整范围	5			

(3) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。输出电流长期超过 45mA 会对可靠性造成不利影响。

6.6 交流电气特征 1.8V

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 1.8V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件	最小值	典型值 (1)	最大值	单位
SR	压摆率	请参阅 (2)。		0.35		V/μs
GBW	增益带宽积			1.4		MHz
Φ_m	相位裕度			67		度
G_m	增益裕量			7		dB
e_n	输入基准电压噪声	f = 10kHz，V_{CM} = 0.5V		60		nV/√Hz
i_n	输入基准电流噪声	f = 10kHz		0.08		pA/√Hz
THD	总谐波失真	f = 1kHz，A_V = +1 R_L = 600Ω，V_{IN} = 1V_{PP}		0.023%		
	放大器到放大器隔离	请参阅 (3)		123		dB

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。
(2) 作为电压跟随器连接且输入阶跃为 V^- 至 V^+。标注的数字是正负压摆率中较低的值。
(3) 以输入为基准，R_L = 100kΩ（连接至 V^+/2）。每个放大器依次以 1kHz 的频率接受激励以便产生 V_O = 3V_{PP}（电源电压小于 3V 时，V_O = V^+）。

6.7 直流电气特征 2.7V

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 2.7V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
V_{OS}	输入失调电压	LMV931-N-Q1（单通道）	25°C		1	4	mV
			完整范围			6	
		LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	25°C		1	5.5	mV
			完整范围			7.5	
TCV_{OS}	输入失调电压平均漂移		完整范围		5.5		μV/°C
I_B	输入偏置电流		25°C		15	35	nA
			完整范围			50	
I_{OS}	输入失调电流		25°C		8	25	nA
			完整范围			40	
I_S	电源电流（每通道）		25°C		105	190	μA
			完整范围			210	

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。

Copyright © 2017, Texas Instruments Incorporated

直流电气特征 2.7V (continued)

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 2.7V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
CMRR	共模抑制比	LMV931-N-Q1，0 ≤ V_{CM} ≤ 1.5V 2.3V ≤ V_{CM} ≤ 2.7V (2)	25°C	60	81		dB
			完整范围	55			
		LMV932-N-Q1 和 LMV934-N-Q1 0 ≤ V_{CM} ≤ 1.5V 2.3V ≤ V_{CM} ≤ 2.7V (2)	25°C	55	80		dB
			完整范围	50			
		−0.2V ≤ V_{CM} ≤ 0V 2.7V ≤ V_{CM} ≤ 2.9V	25°C	50	74		dB
PSRR	电源抑制比	1.8V ≤ V^+ ≤ 5V V_{CM} = 0.5V	25°C	75	100		dB
			完整范围	70			
V_{CM}	输入共模电压范围	当 CMRR 范围 ≥ 50dB 时	25°C	V^- − 0.2	−0.2 至 3.0	V^+ + 0.2	V
			−40°C 至 85°C	V^-		V^+	
			125°C	V^- + 0.2		V^+ − 0.2	
A_V	大信号电压增益 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 1.35V）， V_O = 0.2V 至 2.5V	25°C	87	104		dB
			完整范围	86			
		R_L = 2kΩ（连接至 1.35V）， V_O = 0.2V 至 2.5V	25°C	92	110		dB
			完整范围	91			
	大信号电压增益 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 1.35V）， V_O = 0.2V 至 2.5V	25°C	78	90		dB
			完整范围	75			
		R_L = 2kΩ（连接至 1.35V）， V_O = 0.2V 至 2.5V	25°C	81	100		dB
			完整范围	78			
V_O	输出摆幅 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 1.35V）， V_{IN} = ±100mV	25°C	2.55	2.62		V
					0.083	0.110	
			完整范围	2.53		0.130	
		R_L = 2 kΩ（连接至 1.35V）， V_{IN} = ±100mV	25°C	2.65	2.675		V
					0.025	0.04	
			完整范围	2.64		0.045	
V_O	输出摆幅 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 1.35V）， V_{IN} = ±100mV	25°C	2.55	2.62		V
					0.083	0.110	
			完整范围	2.53		0.187	
		R_L = 2kΩ（连接至 1.35V）， V_{IN} = ±100mV	25°C	2.65	2.675		V
					0.025	0.04	
			完整范围	2.64		0.059	
I_O	输出短路电流 (3)	拉电流，V_O = 0V V_{IN} = +100mV	25°C	20	30		mA
			完整范围	15			
		灌电流， V_O = 2.7V V_{IN} = −100mV	25°C	18	25		mA
			完整范围	12			

(2) 对于指定的温度范围，请参阅*直流电气特征 1.8V* 中的输入共模电压规格参数 CMVR。
(3) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。输出电流长期超过 45mA 会对可靠性造成不利影响。

Copyright © 2017, Texas Instruments Incorporated

6.8 交流电气特征 2.7V

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 2.7V，V^- = 0V，V_{CM} = 1.0V，V_O = 1.35V 且 R_L > 1MΩ。

参数		测试条件	最小值	典型值 (1)	最大值	单位
SR	压摆率	请参阅 (2)		0.4		V/µs
		请参阅 (2)，仅 LMV932-N-Q1		0.36		V/µs
GBW	增益带宽积			1.4		MHz
Φ_m	相位裕度			70		度
G_m	增益裕量			7.5		dB
e_n	输入基准电压噪声	f = 10kHz，V_{CM} = 0.5V		57		nV/√Hz
i_n	输入基准电流噪声	f = 10kHz		0.08		pA/√Hz
THD	总谐波失真	f = 1kHz，A_V = +1 R_L = 600Ω，V_{IN} = 1V_{PP}		0.022%		
	放大器到放大器隔离	请参阅 (3)		123		dB

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。
(2) 作为电压跟随器连接且输入阶跃为 V^- 至 V^+。标注的数字是正负压摆率中较低的值。
(3) 以输入为基准，R_L = 100kΩ（连接至 $V^+/2$）。每个放大器依次以 1kHz 的频率接受激励以便产生 V_O = 3V_{PP}（电源电压小于 3V 时，V_O = V^+）。

Copyright © 2017, Texas Instruments Incorporated

6.9 电气特征 5V 直流

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 5V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
V_{OS}	输入失调电压	LMV931-N-Q1（单通道）	25°C		1	4	mV
			完整范围			6	
		LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	25°C		1	5.5	mV
			完整范围			7.5	
TCV_{OS}	输入失调电压平均漂移				5.5		μV/°C
I_B	输入偏置电流		25°C		14	35	nA
			完整范围			50	
I_{OS}	输入失调电流		25°C		9	25	nA
			完整范围			40	
I_S	电源电流（每通道）		25°C		116	210	μA
			完整范围			230	
CMRR	共模抑制比	0 ≤ V_{CM} ≤ 3.8V 4.6V ≤ V_{CM} ≤ 5.0V (2)	25°C	60	86		dB
			完整范围	55			
		−0.2V ≤ V_{CM} ≤ 0V 5.0V ≤ V_{CM} ≤ 5.2V	25°C	50	78		dB
PSRR	电源抑制比	1.8V ≤ V^+ ≤ 5V V_{CM} = 0.5V	25°C	75	100		dB
			完整范围	70			
CMVR	输入共模电压范围	当 CMRR 范围 ≥ 50dB 时	25°C	V^- − 0.2	−0.2 至 5.3	V^+ + 0.2	V
			−40°C 至 85°C	V^-		V^+	
			125°C	V^- + 0.3		V^+ − 0.3	
A_V	大信号电压增益 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 2.5V）， V_O = 0.2V 至 4.8V	25°C	88	102		dB
			完整范围	87			
		R_L = 2 kΩ（连接至 2.5V）， V_O = 0.2V 至 4.8V	25°C	94	113		dB
			完整范围	93			
	大信号电压增益 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 2.5V）， V_O = 0.2V 至 4.8V	25°C	81	90		dB
			完整范围	78			
		R_L = 2kΩ（连接至 2.5V）， V_O = 0.2V 至 4.8V	25°C	85	100		dB
			完整范围	82			
V_O	输出摆幅 LMV931-N-Q1（单通道）	R_L = 600Ω（连接至 2.5V） V_{IN} = ±100mV	25°C	4.855	4.890		V
					0.120	0.160	
			完整范围	4.835		0.180	
		R_L = 2kΩ（连接至 2.5V） V_{IN} = ±100mV	25°C	4.945	4.967		V
					0.037	0.065	
			完整范围	4.935		0.075	
V_O	输出摆幅 LMV932-N-Q1（双通道） LMV934-N-Q1（四通道）	R_L = 600Ω（连接至 2.5V） V_{IN} = ±100mV	25°C	4.855	4.890		V
					0.120	0.160	
			完整范围	4.807		0.218	
		R_L = 2kΩ（连接至 2.5V） V_{IN} = ±100mV	25°C	4.945	4.967		V
					0.037	0.065	
			完整范围	4.935		0.075	

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。
(2) 对于指定的温度范围，请参阅*直流电气特征 1.8V* 中的输入共模电压规格参数 CMVR。

Copyright © 2017, Texas Instruments Incorporated

电气特征 5V 直流 (continued)

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 5V，V^- = 0V，V_{CM} = V^+/2，V_O = V^+/2 且 R_L > 1MΩ。

参数		测试条件		最小值	典型值 (1)	最大值	单位
I_O	输出短路电流 (3)	LMV931-N-Q1，拉电流，V_O = 0V V_{IN} = +100mV	25°C	80	100		mA
			完整范围	68			
		灌电流，V_O = 5V V_{IN} = −100mV	25°C	58	65		mA
			完整范围	45			

(3) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。输出电流长期超过 45mA 会对可靠性造成不利影响。

6.10 交流电气特征 5V

除非另有说明，否则所有限值均基于以下条件：T_J = 25°C。V^+ = 5V，V^- = 0V，V_{CM} = V^+/2，V_O = 2.5V 且 R_L > 1MΩ。

参数		测试条件	最小值	典型值 (1)	最大值	单位
SR	压摆率	请参阅 (2)		0.42		V/µs
		请参阅 (2)，仅 LMV932-N-Q1		0.48		V/µs
GBW	增益带宽积			1.5		MHz
Φ_m	相位裕度			71		度
G_m	增益裕量			8		dB
e_n	输入基准电压噪声	f = 10kHz，V_{CM} = 1V		50		nV/√Hz
i_n	输入基准电流噪声	f = 10kHz		0.08		pA/√Hz
THD	总谐波失真	f = 1kHz，A_V = 1 R_L = 600Ω，V_O = $1V_{PP}$		0.022%		
	放大器到放大器隔离	请参阅 (3)		123		dB

(1) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。
(2) 作为电压跟随器连接且输入阶跃为 V^- 至 V^+。标注的数字是正负压摆率中较低的值。
(3) 以输入为基准，R_L = 100kΩ（连接至 V^+/2）。每个放大器依次以 1kHz 的频率接受激励以便产生 V_O = $3V_{PP}$（电源电压小于 3V 时，V_O = V^+）。

Copyright © 2017, Texas Instruments Incorporated

6.11 典型特征

除非另有说明，否则 V_S = 5V，单电源，T_A = 25°C。

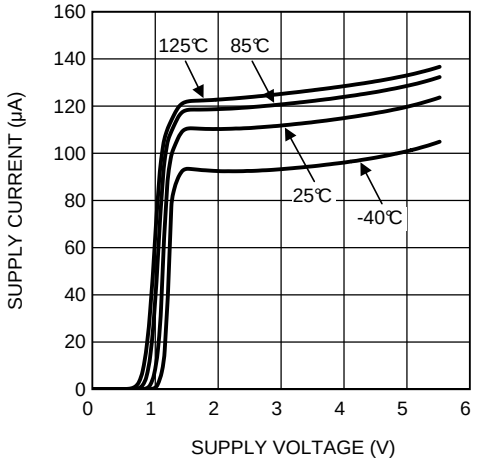


Figure 1. 电源电流与电源电压间的关系 (LMV931-N)

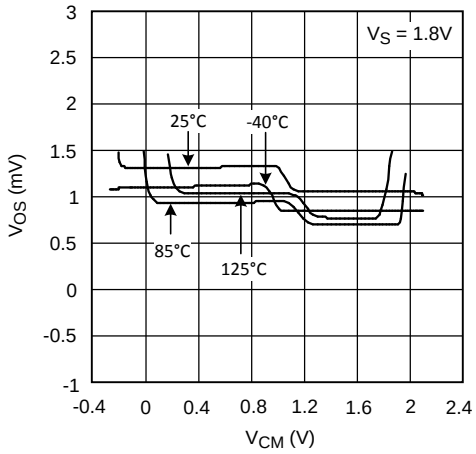


Figure 2. 失调电压与共模范围间的关系

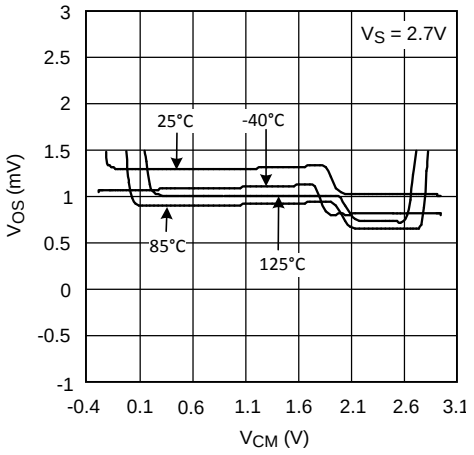


Figure 3. 失调电压与共模范围间的关系

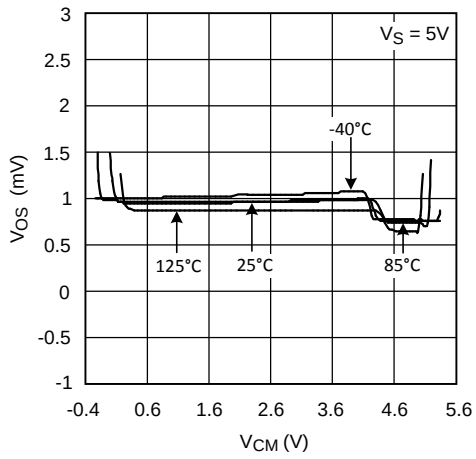


Figure 4. 失调电压与共模范围间的关系

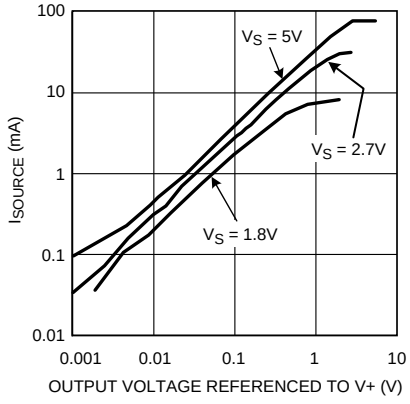


Figure 5. 拉电流与输出电压间的关系

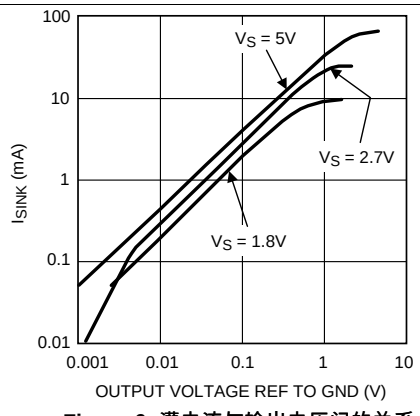


Figure 6. 灌电流与输出电压间的关系

Copyright © 2017, Texas Instruments Incorporated

典型特征 (continued)

除非另有说明，否则 V_S = 5V，单电源，T_A = 25°C。

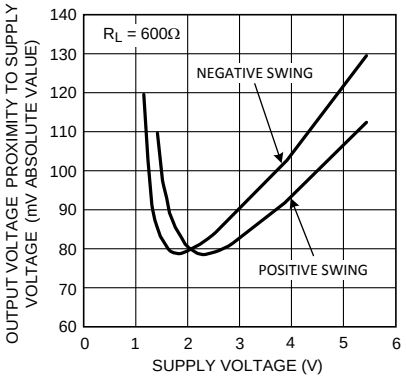


Figure 7. 输出电压摆幅与电源电压间的关系

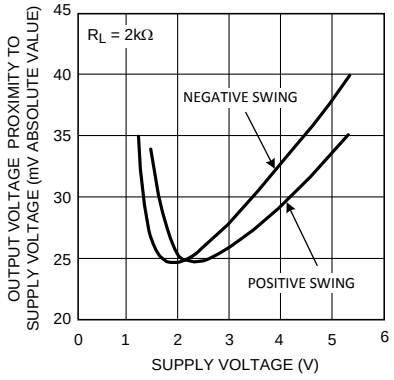


Figure 8. 输出电压摆幅与电源电压间的关系

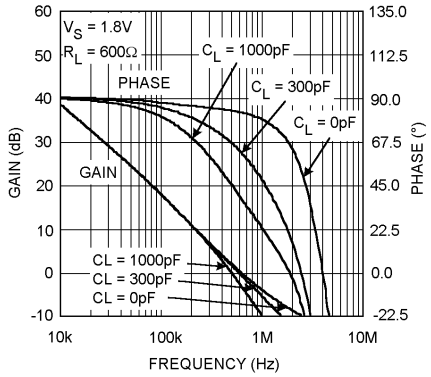


Figure 9. 增益和相位与频率间的关系

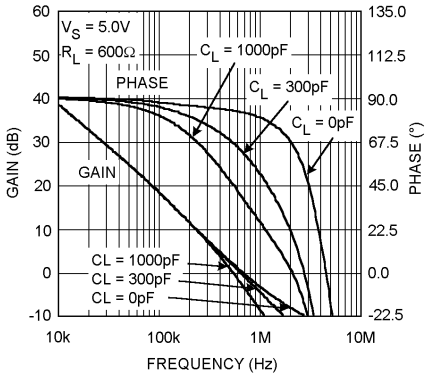


Figure 10. 增益和相位与频率间的关系

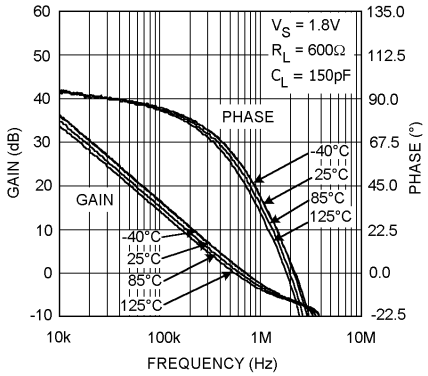


Figure 11. 增益和相位与频率间的关系

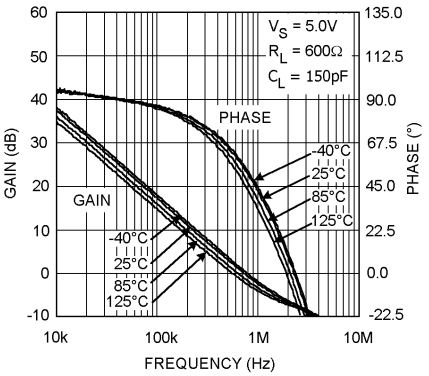


Figure 12. 增益和相位与频率间的关系

Copyright © 2017, Texas Instruments Incorporated

典型特征 (continued)

除非另有说明，否则 V_S = 5V，单电源，T_A = 25°C。

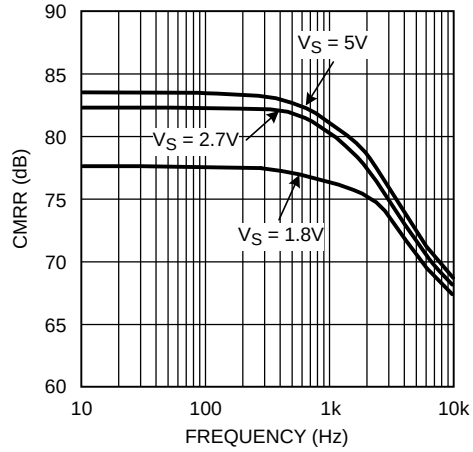


Figure 13. CMRR 与频率间的关系

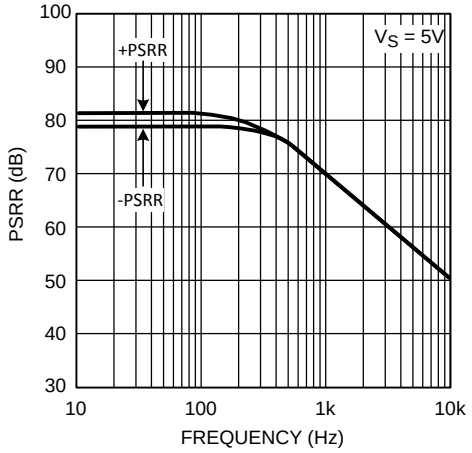


Figure 14. PSRR 与频率间的关系

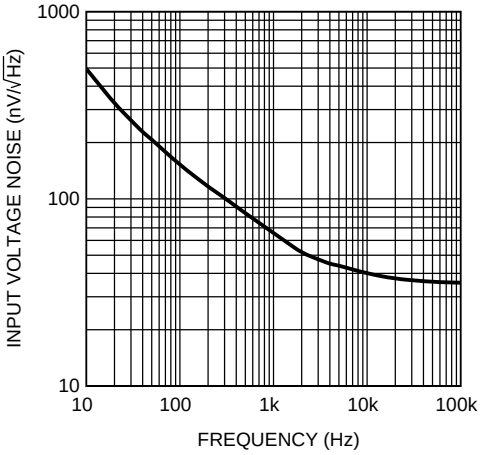


Figure 15. 输入电压噪声与频率间的关系

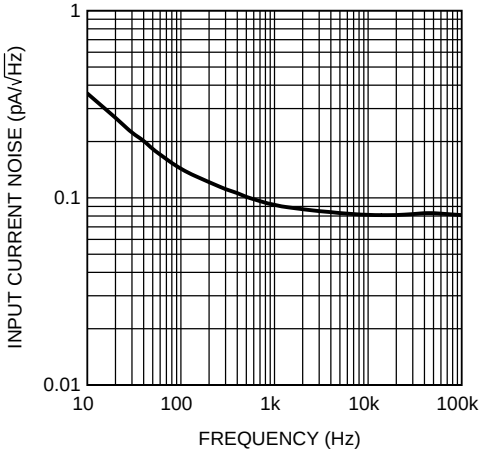


Figure 16. 输入电流噪声与频率间的关系

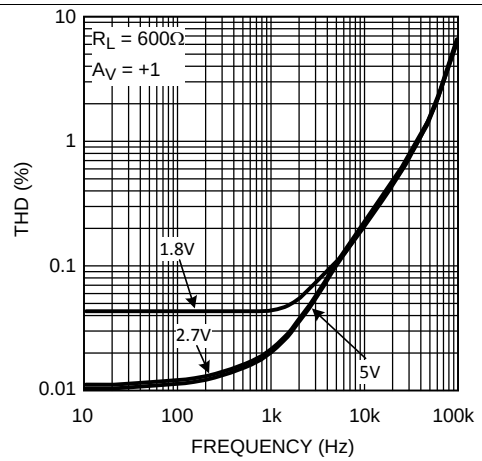


Figure 17. THD 与频率间的关系

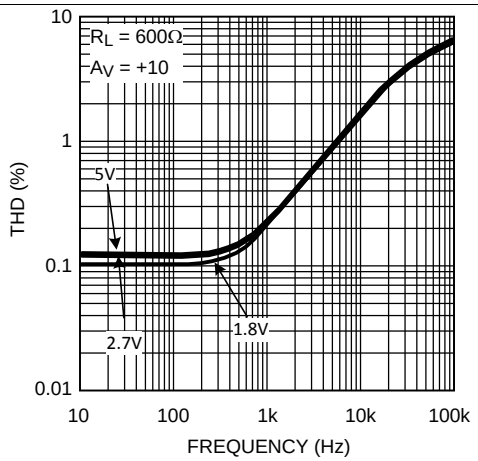


Figure 18. THD 与频率间的关系

典型特征 (continued)

除非另有说明，否则 V_S = 5V，单电源，T_A = 25°C。

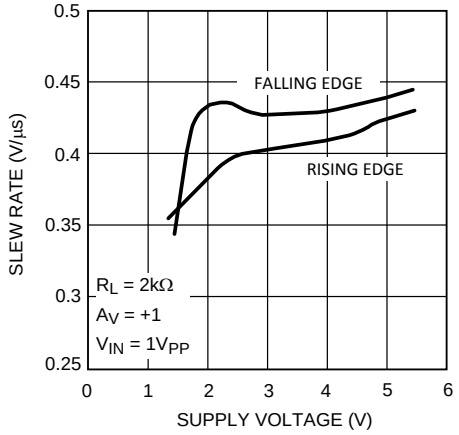


Figure 19. 压摆率与电源电压间的关系
LMV931-N-Q1 和 LMV934-N-Q1

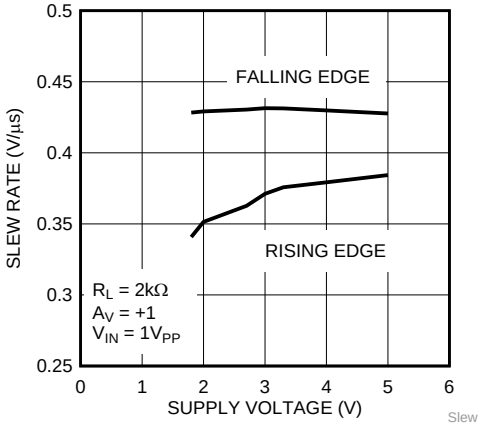


Figure 20. 压摆率与电源电压间的关系
仅 LMV932-N-Q1

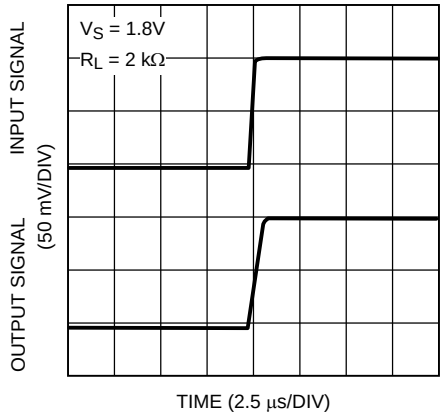


Figure 21. 小信号同相响应

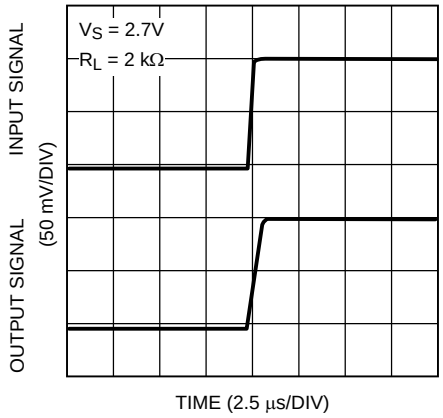


Figure 22. 小信号同相响应

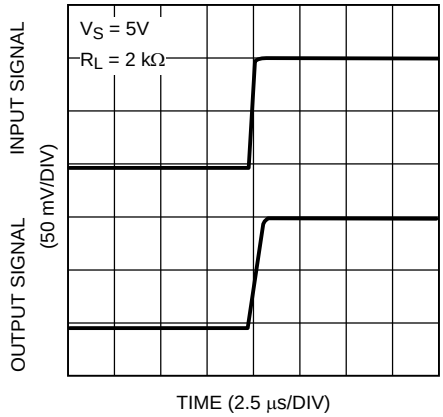


Figure 23. 小信号同相响应

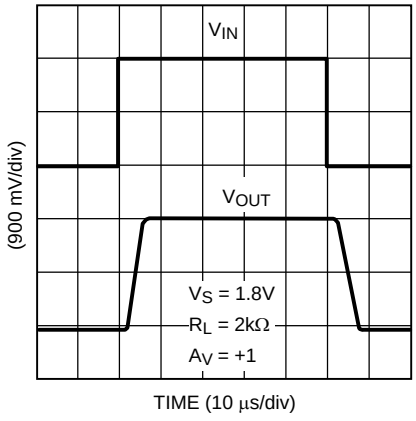


Figure 24. 大信号同相响应

Copyright © 2017, Texas Instruments Incorporated

典型特征 (continued)

除非另有说明，否则 V_S = 5V，单电源，T_A = 25°C。

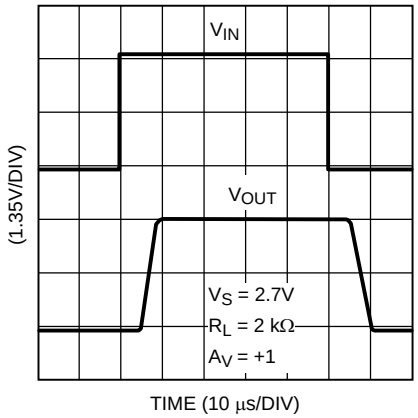


Figure 25. 大信号同相响应

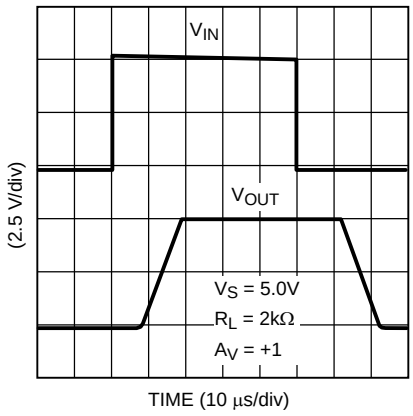


Figure 26. 大信号同相响应

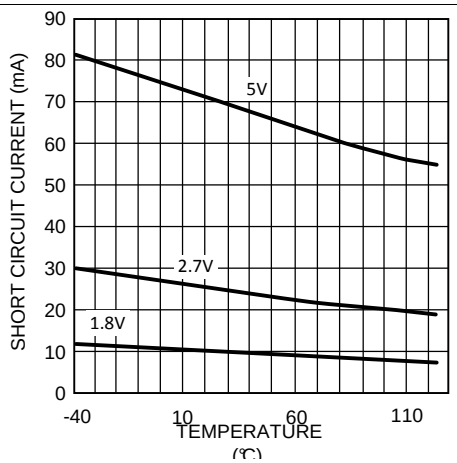


Figure 27. 短路电流与温度间的关系（灌电流）

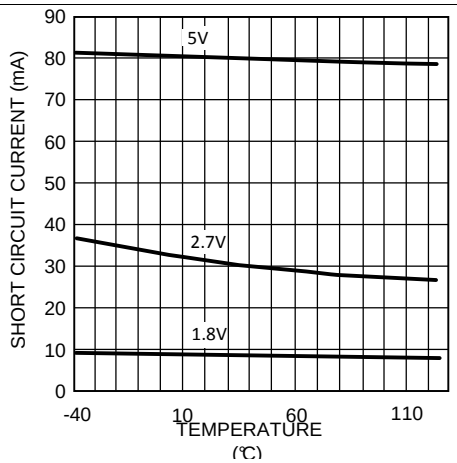


Figure 28. 短路电流与温度间的关系（拉电流）

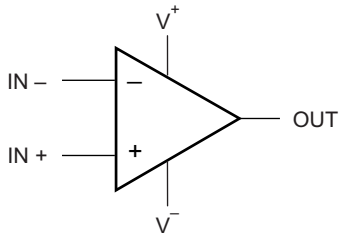
Copyright © 2017, Texas Instruments Incorporated

7 详细 说明

7.1 概述

LMV93x-Q1-N 是一款低电压、低功耗运算放大器，可在 1.8V 至 5.5V 电源电压范围内运行，且具有轨至轨输入和输出。LMV93x-Q1-N 输入共模电压在电源基础上向外扩展了 200mV，因此可为用户提供超出电源电压范围的增强功能。

7.2 功能方框图



Copyright © 2016,
Texas Instruments Incorporated

（每个放大器）

7.3 特性 说明

此放大器的差动输入包含一个同相输入 (+IN) 和一个反相输入 (–IN)。放大器仅放大两个输入之间的电压差，这称为差动输入电压。运算放大器的输出电压 V_{OUT} 由Equation 1 给出：

$$V_{OUT} = A_{OL} (IN^+ - IN^-) \quad (1)$$

其中

- A_{OL} 是放大器的开环增益，通常约为 100dB（100,000x，或 10μV/V）。

7.4 器件功能模式

7.4.1 输入和输出级

此系列器件的轨至轨输入级可为设计人员提供更多灵活性。LMV93x-Q1-N 采用互补的 PNP 和 NPN 输入级，其中的 PNP 级可感测 V^- 附近的共模电压，而 NPN 级可感测 V^+ 附近的共模电压。从 PNP 级到 NPN 级的转换发生在 V^+ 下方 1V 位置。由于两个输入级都有自己的失调电压，因此放大器的失调电压将成为输入共模电压的函数，并且其交叉点位于 V^+ 下方 1V 位置。

Copyright © 2017, Texas Instruments Incorporated

器件功能模式 (continued)

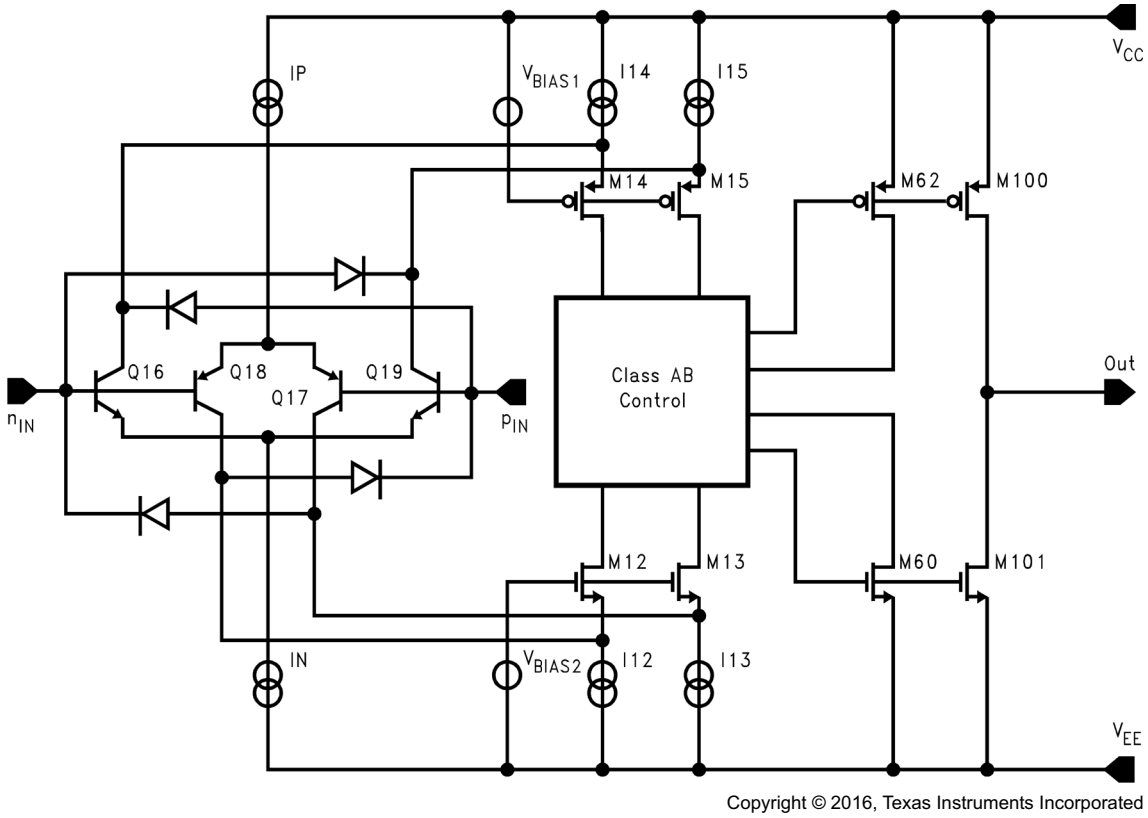


Figure 29. 简化原理图

如不采取适当的预防措施，这个 V_{OS} 交叉点可能会给直流耦合和交流耦合信号带来问题。包含 V_{OS} 交叉点的大输入信号会导致输出信号失真。避免这种失真的一种方法是让信号远离交叉点。例如，在单位增益缓冲器配置中，当 V_S = 5V 时，5V 峰间信号将会包含输入交越失真，而以 1.5V 为中心的 3V 峰间信号则不会包含输入交越失真，因为它避开了交叉点。避免大信号失真的另一种方法是使用增益为 −1 的电路，该电路可避免放大器输入端子处发生任何电压偏移。在该电路中，共模直流电压可设置为远离 V_{OS} 交叉点的电平。对于小信号，V_{OS} 发生的这种转换表现为与输入信号串联并与 V_{CM} 相关的杂散信号，并且可有效地使小信号参数（如增益和共模抑制比）降级。为了解决此问题，必须让小信号避开 V_{OS} 交叉点。除了轨至轨性能外，输出级还可提供足够的输出电流来驱动 600Ω 负载。由于器件具有高电流能力，请注意不要超过 150°C 的最大结温规格。

7.4.2 输入偏置电流注意事项

LMV93x-Q1-N 系列具有互补的双极输入级。输入偏置电流 (I_B) 典型值为 15nA。输入偏置电流可产生较大的失调电压。此失调电压主要归因于 I_B 流经负反馈电阻器 R_F。例如，如果 I_B 为 50nA 且 R_F 为 100kΩ，则会产生 5mV 的失调电压 (V_{OS} = I_B × R_F)。使用补偿电阻器 (R_C)（如Figure 30 所示）可以消除这种影响。但是，输入失调电流 (I_{OS}) 仍会以同样的方式影响失调电压。

器件功能模式 (continued)

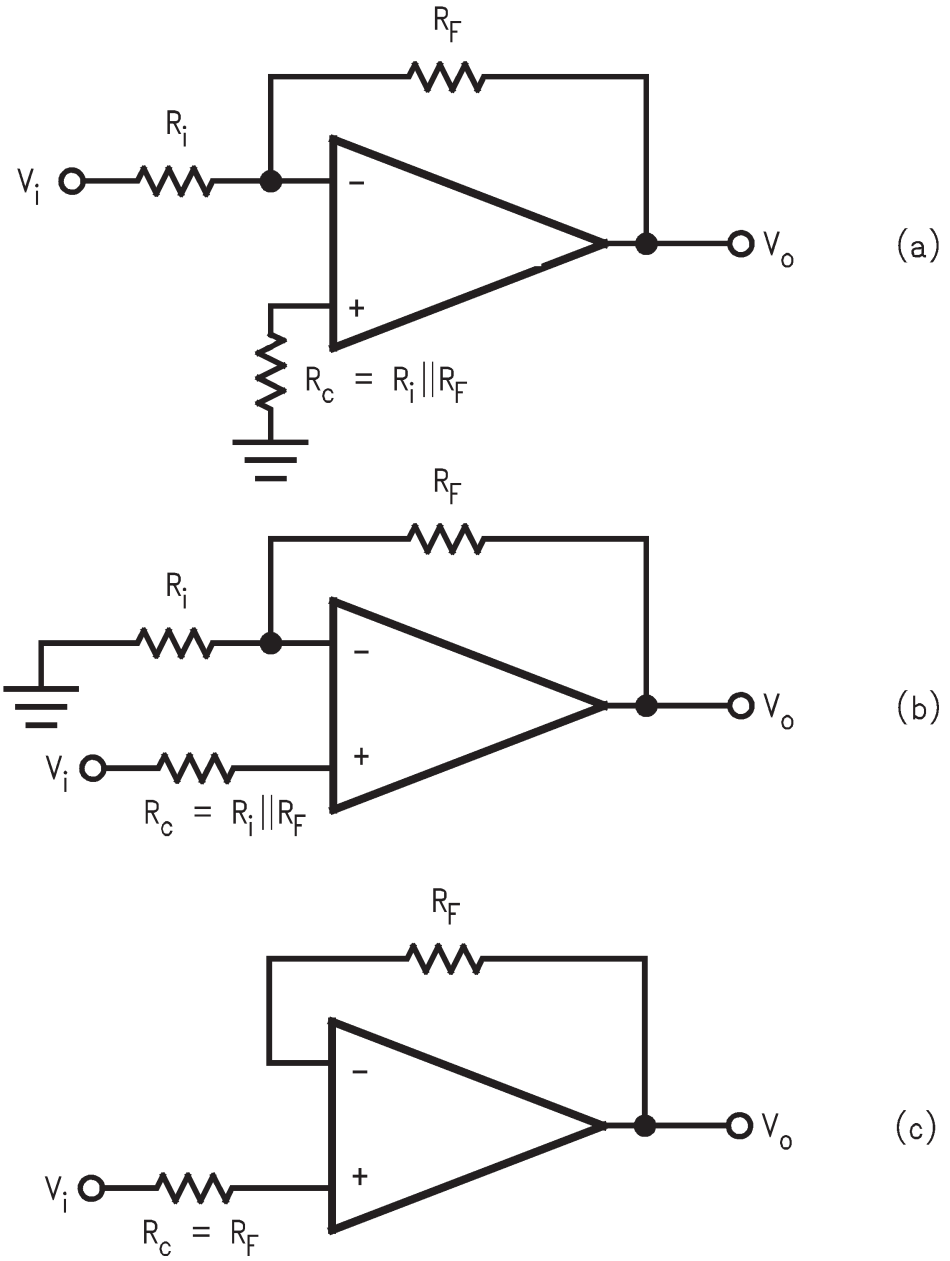


Figure 30. 消除因输入偏置电流而产生的失调电压

Copyright © 2017, Texas Instruments Incorporated

8 应用和实施

NOTE

以下应用部分中的 信息 不属于 TI 组件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计实施，以确认系统功能正常。

8.1 应用信息

LMV93x-Q1-N 器件为低电压、低功耗系统带来了出色的性能、经济性和易用性。这些器件可向重负载提供轨至轨输入和轨至轨输出摆幅。

8.2 典型 应用

8.2.1 高侧电流感应应用

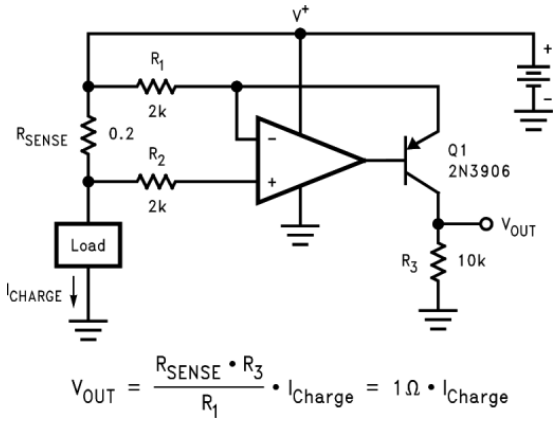


Figure 31. 高侧电流感应

8.2.1.1 设计要求

高侧电流感应电路（Figure 31）通常在电池充电器中用于监测充电电流，从而防止过充。一个检测电阻器 R_{SENSE} 直接连接到电池。此系统需要一个具有轨至轨输入的运算放大器。LMV93x-Q1-N 是此应用的理想选择，因为它的共模输入范围能达到正电源。

8.2.1.1.1 使用 WEBENCH® 工具创建定制设计

请单击此处，借助 WEBENCH® 电源设计器并使用 LMV93x-Q1-N 器件创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器拨盘优化该设计的关键参数，如效率、尺寸和成本。
3. 将生成的设计与德州仪器 (TI) 的其他解决方案进行比较。

WEBENCH 电源设计器可提供定制原理图以及罗列实时价格和组件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印设计方案的 PDF 报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

Copyright © 2017, Texas Instruments Incorporated

典型 应用 (continued)

8.2.1.2 详细设计流程

如Figure 31 所示，I_{CHARGE} 电流流经感应电阻器 R_{SENSE} 后将产生等于 V_{SENSE} 的压降。负感应点处的电压现在小于正感应点的电压，此差值与 V_{SENSE} 电压成比例。

LMV93x-Q1-Q1 的低偏置电流通过 R_2 时产生的压降很小，因此 LMV93x-Q1 放大器的负输入与负感应输入处于基本相同的电位。

LMV93x-Q1 会检测其输入之间的这个电压误差，并驱使晶体管基极让更多电流通过 Q1，从而增加 R_1 两端的压降，直到 LMV93x-Q1 反相输入与同相输入匹配为止。此时，R_1 上的压降与 V_{SENSE} 匹配。

I_G 电流与 I_{CHARGE} 成比例，并将根据以下关系流动：

$$I_G = V_{RSENSE} / R_1 = (R_{SENSE} * I_{CHARGE}) / R_1 \quad (2)$$

I_G 还会流经增益电阻器 R_3，从而产生等于以下值的压降：

$$V_3 = I_G * R_3 = (V_{RSENSE} / R_1) * R_3 = ((R_{SENSE} * I_{CHARGE}) / R_2) * R_3 \quad (3)$$

$$V_{OUT} = (R_{SENSE} * I_{CHARGE}) * G$$

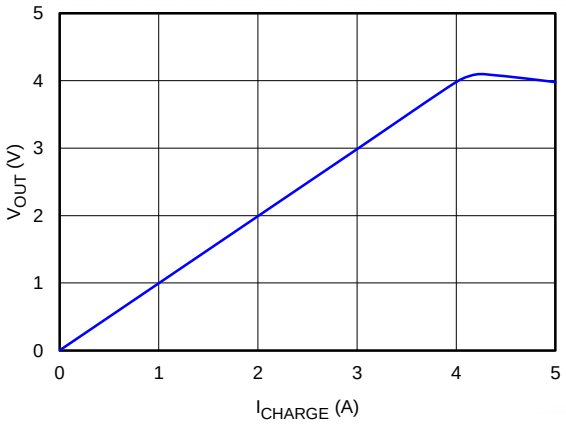
其中

- $G = R_3 / R_1$ (4)

LMV93x-Q1 的另一个通道可用于缓冲 R3 上的电压以驱动后续各级。

8.2.1.3 应用曲线

Figure 32 显示了示例电流感应电路的结果。



注意：4V 后，晶体管 Q1 耗尽余量并达到饱和，限制了上输出摆幅，因此会出现错误。

Figure 32. 电流感应放大器结果

Copyright © 2017, Texas Instruments Incorporated

典型 应用 (continued)

8.2.2 半波整流器 应用

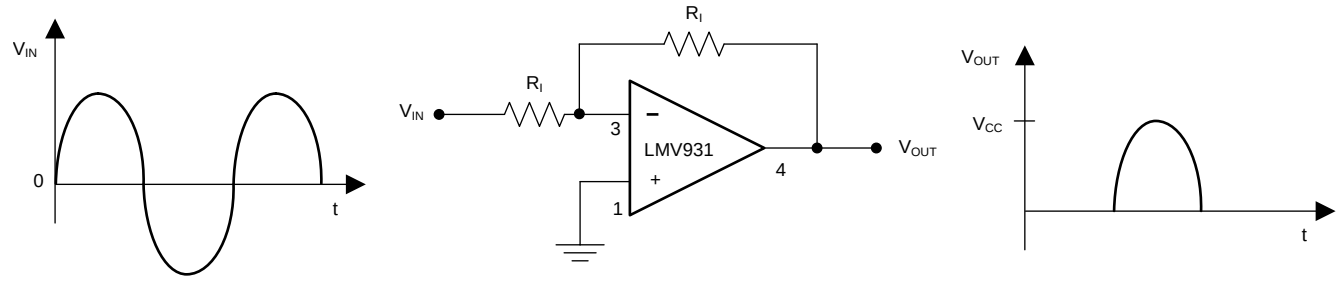


Figure 33. 具有轨至地输出摆幅的半波整流器（以地为基准）

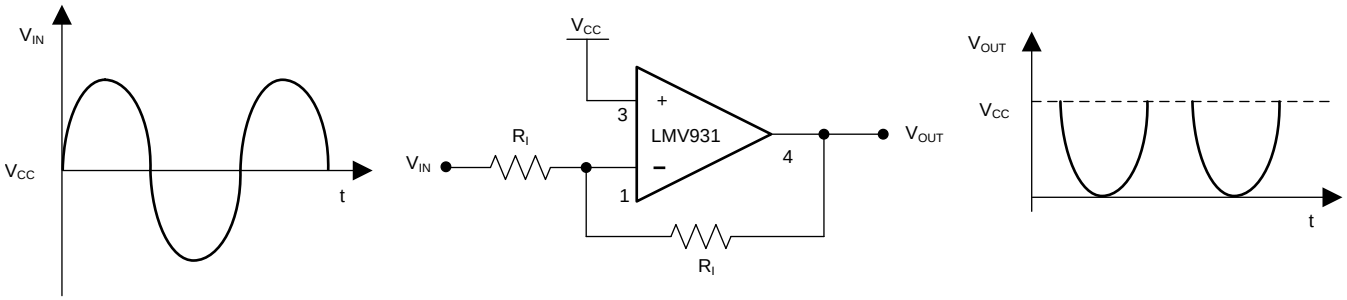


Figure 34. 具有负向输出的半波整流器（以 V_{CC} 为基准）

8.2.2.1 设计要求

由于 LMV931-N-Q1、LMV932-N-Q1、LMV934-N-Q1 输入共模范围同时包括正电源轨和负电源轨，并且输出也可以摆动到任一电源轨，因此在任一方向实现半波整流器功能都非常容易。所需要的只是两个外部电阻器；不需要二极管和匹配的电阻器。半波整流器可提供正向或负向输出，具体取决于电路布局。

8.2.2.2 详细设计流程

在Figure 33 中，电路以地电位为基准，而在Figure 34 中，电路偏置到了正电源。这些配置得到的是半波整流器，因为在输入波形中，有一半是 LMV93x-Q1-N 所无法响应的。之所以只能响应输入波形的一半，是因为该放大器无法将输出摆动到其中一个电源轨之外。所以，在这半个周期，输出会中断。然而，在另半个周期内，放大器可以实现半波，且峰值可与总电源电压相等。R_I 必须足够大以便不加载 LMV93x-Q1-N。

8.2.2.3 应用曲线

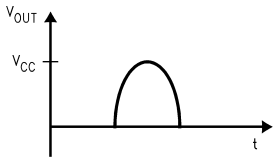


Figure 35. 地至轨电路的输出

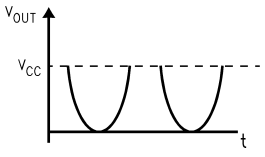


Figure 36. 轨至地电路的输出

Copyright © 2017, Texas Instruments Incorporated

典型 应用 (continued)

8.2.3 具有轨至轨输入和输出的仪表放大器应用

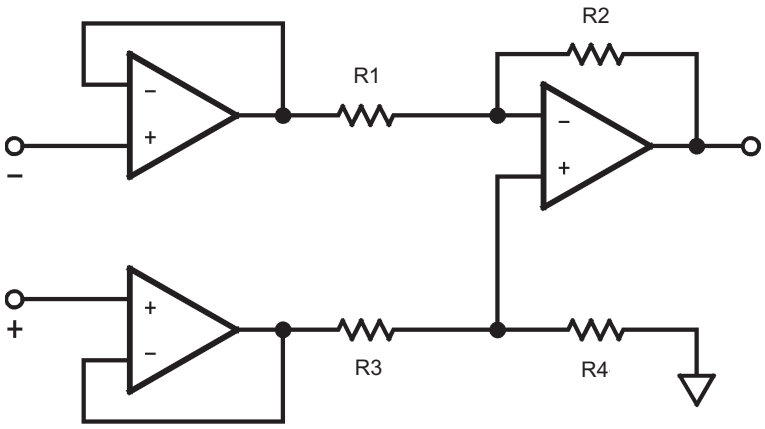


Figure 37. 轨至轨仪表放大器

8.2.3.1 设计要求

使用三个 LMV93x-Q1-N 放大器可以设计出一种具有轨至轨输入和输出的仪表放大器（如Figure 37 所示）。

8.2.3.2 详细设计流程

在以下示例中，左侧的放大器充当差动级的缓冲器。这些缓冲器可确保非常高的输入阻抗。它们还能确保差动放大器通过电压源驱动。为了维持 CMRR（通过匹配 R_1-R_2 与 R_3-R_4 进行设定），这是必要的。增益通过 R_2/R_1 的比值确定，并且 R_3 必须等于 R_1，R_4 必须等于 R_2。由于具有轨至轨输入和输出范围，输入和输出将仅受电源电压限制。请注意，即使具有轨至轨输出，输出也不能摆动到越过电源，所以共模电压加上信号的组合值不得超过电源值，否则将会出现限制。

8.2.3.3 应用曲线

Figure 38 显示了仪表放大器的结果，其中 R_1 和 R_3 = 1K，R_2 和 R_4 = 100kΩ，增益为 100，通过单个 5V 电源运行，输入为 $V_{CM} = V_S/2$。各失调电压的组合效应可以被视为曲线失调的偏移。

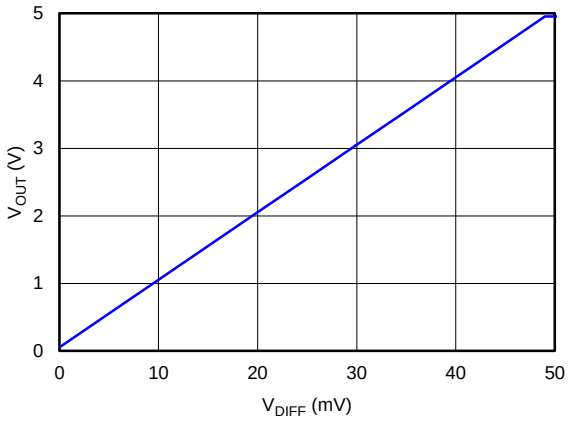


Figure 38. 仪表放大器输出结果

8.3 注意事项

应正确旁路掉电源。

在驱动容性负载（尤其是电缆、多路复用器和 ADC 输入）时，应向输出端添加串联电阻。

Copyright © 2017, Texas Instruments Incorporated

注意事项 (continued)

如果输入电压预计会超过电源，则应添加串行电流限制电阻器和外部肖特基钳位二极管。将电流限制为 1mA 或更小 (1kΩ/V)。

9 电源建议

为了正确运行，必须适当地对电源进行去耦。为了对电源线进行去耦，TI 建议将 10nF 电容器尽可能靠近运算放大器电源引脚放置。对于单电源，应在 V^+ 和 V^- 电源引线之间放置一个电容器。对于双电源，应在 V^+ 和接地端之间放置一个电容器，并在 V^- 和接地端之间放置一个电容器。

Copyright © 2017, Texas Instruments Incorporated

10 布局

10.1 布局指南

必须使用低 ESR 电容器将 V^+ 引脚旁路至接地。

放置位置越靠近 V^+ 引脚和接地引脚越好。

请注意，应最大限度减小由 V^+ 和接地之间的旁路电容器连接形成的环路区域。

必须将接地引脚连接至 PCB 接地层的器件引脚。

应将反馈组件放置在尽可能靠近器件的位置，以最大限度减少杂散。

10.2 布局示例

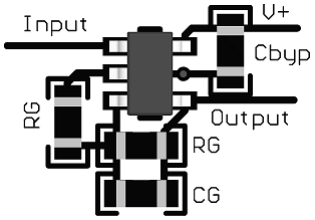


Figure 39. SOT-23 布局示例

版权 © 2017, Texas Instruments Incorporated

11 器件和文档支持

11.1 器件支持

11.1.1 使用 WEBENCH® 工具创建定制设计

请单击此处，借助 WEBENCH® 电源设计器并使用 LMV93x-N-Q1 器件创建设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器拨盘优化关键参数设计，如效率、封装和成本。
3. 将生成的设计与德州仪器 (TI) 的其他解决方案进行比较。

WEBENCH 电源设计器可提供定制原理图以及罗列实时价格和组件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案导出至常用 CAD 格式
- 打印设计方案的 PDF 报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

11.1.2 开发支持

LMV931 PSPICE 模型（还适用于 LMV931-N-Q1、LMV932-N-Q1 和 LMV934-N-Q1），http://www.ti.com/lit/zip/snom028

TINA-TI 基于 SPICE 的模拟仿真程序，http://www.ti.com.cn/tool/cn/tina-ti

DIP 适配器评估模块，http://www.ti.com.cn/tool/cn/dip-adapter-evm

TI 通用运行放大器评估模块，http://www.ti.com.cn/tool/cn/opampevm

TI Filterpro 软件，http://www.ti.com.cn/tool/cn/filterpro

11.2 文档支持

11.2.1 相关文档

有关其他 应用，请参阅以下文档：

《AN-31 运算放大器电路集》

11.3 相关链接

表 1 列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件，以及立即购买的快速链接。

表 **1.** 相关链接

器件	产品文件夹	立即订购	技术文档	工具和软件	支持和社区
LMV931-N-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
LMV932-N-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
LMV934-N-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处

11.4 接收文档更新通知

要接收文档更新通知，请导航至 TI.com.cn 上的器件产品文件夹。单击右上角的*通知我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查阅已修订文档中包含的修订历史记录。

11.5 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 《使用条款》。

TI E2E™ 在线社区 *TI 的工程师对工程师 (E2E) 社区*。此社区的创建目的在于促进工程师之间的协作。在

版权 © 2017, Texas Instruments Incorporated

社区资源 **(**接下页**)**

e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 ***TI 参考设计支持*** 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

11.6 商标

E2E is a trademark of Texas Instruments.
WEBENCH is a registered trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

11.7 静电放电警告

这些装置包含有限的内置 ESD 保护。 存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

11.8 术语表

SLYZ022 — *TI 术语表*。

这份术语表列出并解释术语、缩写和定义。

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请参阅左侧的导航栏。

版权 © 2017, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMV931Q1MF/NOPB	Active	Production	SOT-23 (DBV) | 5	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	ALAA
LMV931Q1MF/NOPB.A	Active	Production	SOT-23 (DBV) | 5	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	ALAA
LMV931Q1MFX/NOPB	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	ALAA
LMV931Q1MFX/NOPB.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	ALAA
LMV931Q1MG/NOPB	Active	Production	SC70 (DCK) | 5	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	BBA
LMV931Q1MG/NOPB.A	Active	Production	SC70 (DCK) | 5	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	BBA
LMV931Q1MGX/NOPB	Active	Production	SC70 (DCK) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	BBA
LMV931Q1MGX/NOPB.A	Active	Production	SC70 (DCK) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	BBA
LMV932Q1MA/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV93 2Q1MA
LMV932Q1MA/NOPB.A	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV93 2Q1MA
LMV932Q1MAX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV93 2Q1MA
LMV932Q1MAX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV93 2Q1MA
LMV934Q1MT/NOPB	Active	Production	TSSOP (PW) | 14	94 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV934 Q1MT
LMV934Q1MT/NOPB.A	Active	Production	TSSOP (PW) | 14	94 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV934 Q1MT
LMV934Q1MTX/NOPB	Active	Production	TSSOP (PW) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV934 Q1MT
LMV934Q1MTX/NOPB.A	Active	Production	TSSOP (PW) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LMV934 Q1MT

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LMV931-N-Q1, LMV932-N-Q1, LMV934-N-Q1 :

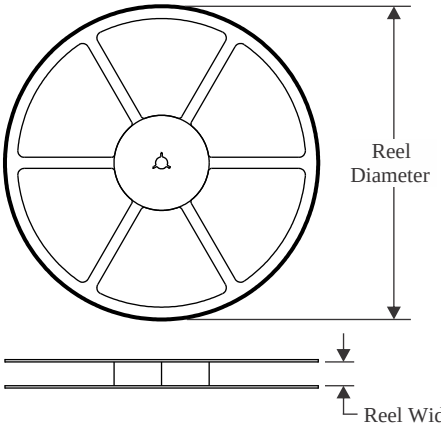
- Catalog : LMV931-N, LMV932-N, LMV934-N

NOTE: Qualified Version Definitions:

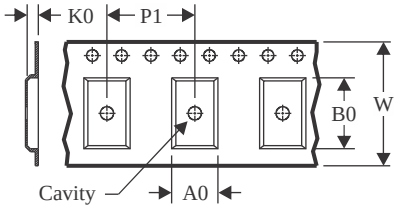
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

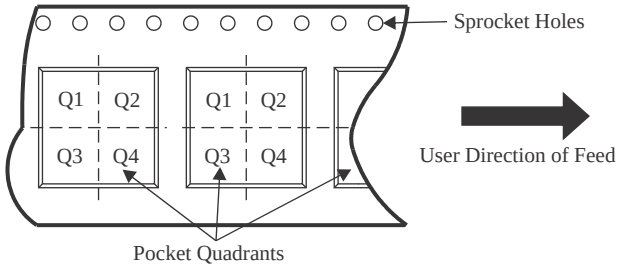


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

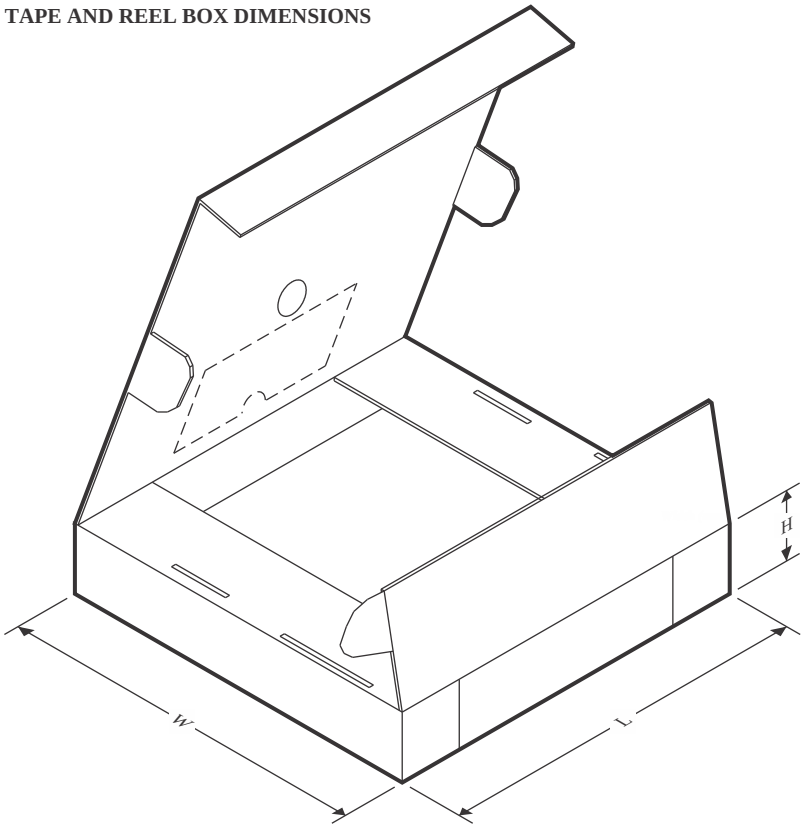
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMV931Q1MF/NOPB	SOT-23	DBV	5	1000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMV931Q1MFX/NOPB	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LMV931Q1MG/NOPB	SC70	DCK	5	1000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
LMV931Q1MGX/NOPB	SC70	DCK	5	3000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
LMV932Q1MAX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMV934Q1MTX/NOPB	TSSOP	PW	14	2500	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

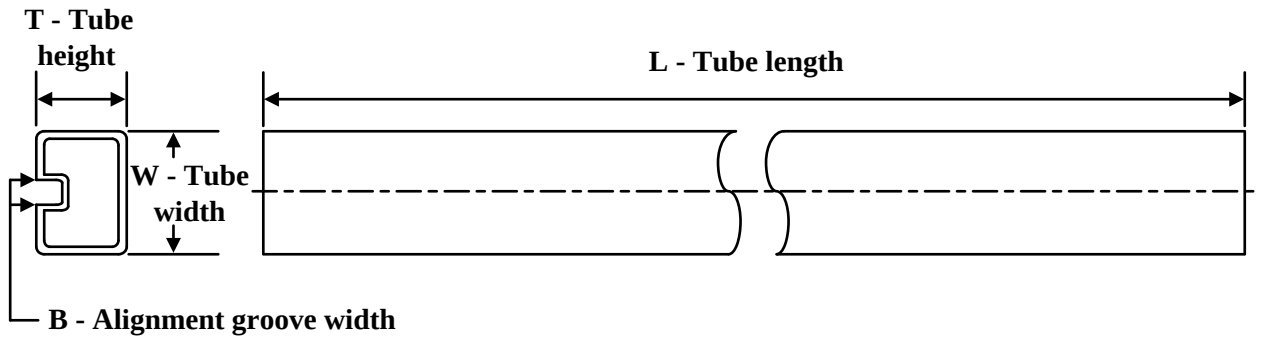
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMV931Q1MF/NOPB	SOT-23	DBV	5	1000	208.0	191.0	35.0
LMV931Q1MFX/NOPB	SOT-23	DBV	5	3000	208.0	191.0	35.0
LMV931Q1MG/NOPB	SC70	DCK	5	1000	208.0	191.0	35.0
LMV931Q1MGX/NOPB	SC70	DCK	5	3000	208.0	191.0	35.0
LMV932Q1MAX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMV934Q1MTX/NOPB	TSSOP	PW	14	2500	367.0	367.0	35.0

TUBE



*All dimensions are nominal

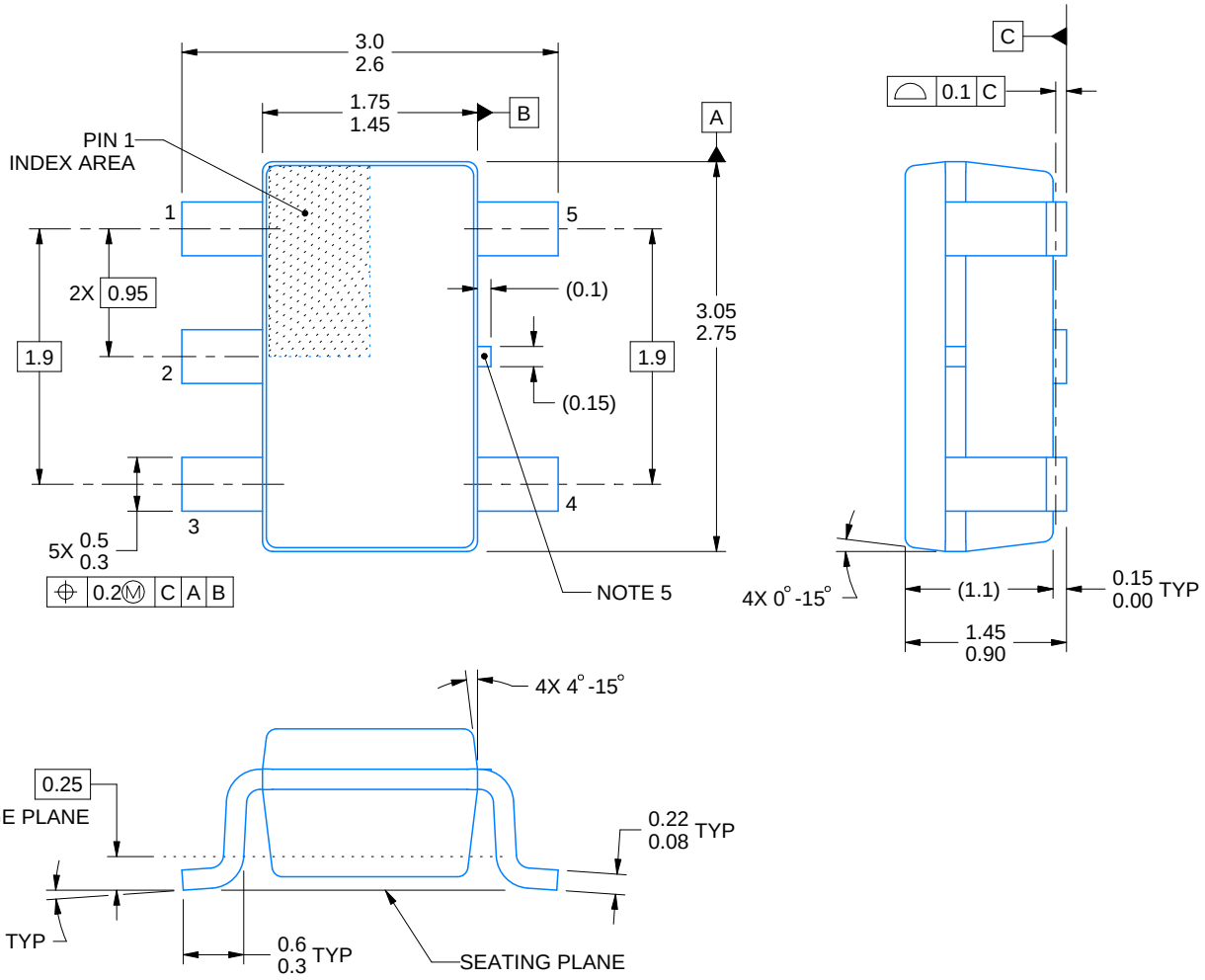
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LMV932Q1MA/NOPB	D	SOIC	8	95	495	8	4064	3.05
LMV932Q1MA/NOPB.A	D	SOIC	8	95	495	8	4064	3.05
LMV934Q1MT/NOPB	PW	TSSOP	14	94	495	8	2514.6	4.06
LMV934Q1MT/NOPB.A	PW	TSSOP	14	94	495	8	2514.6	4.06

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

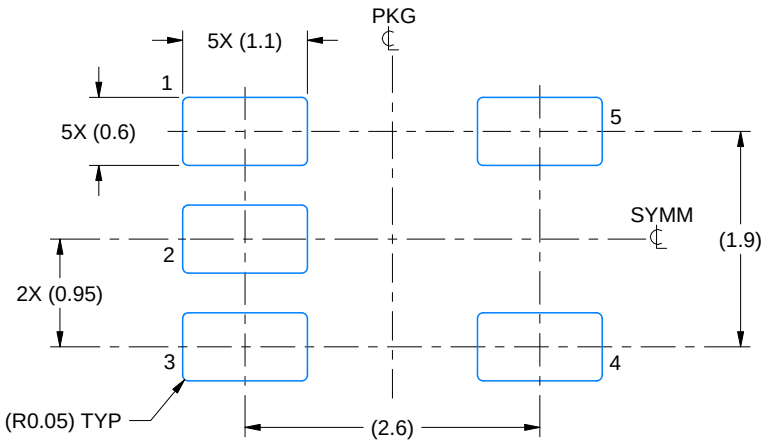
SMALL OUTLINE TRANSISTOR



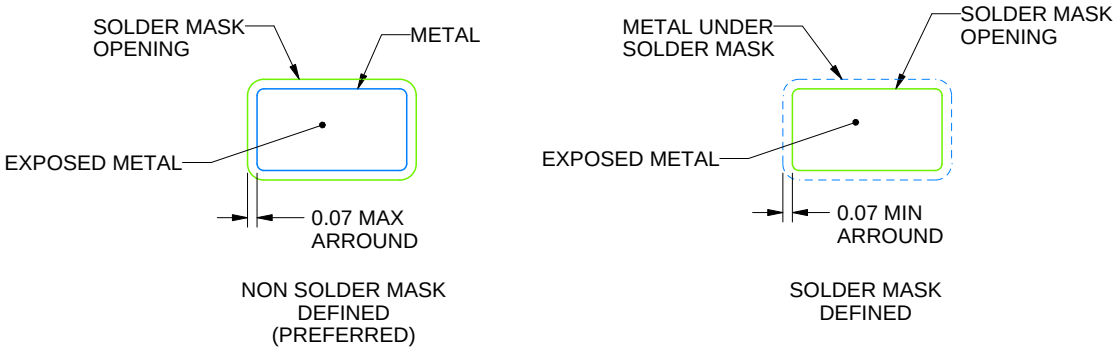
4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

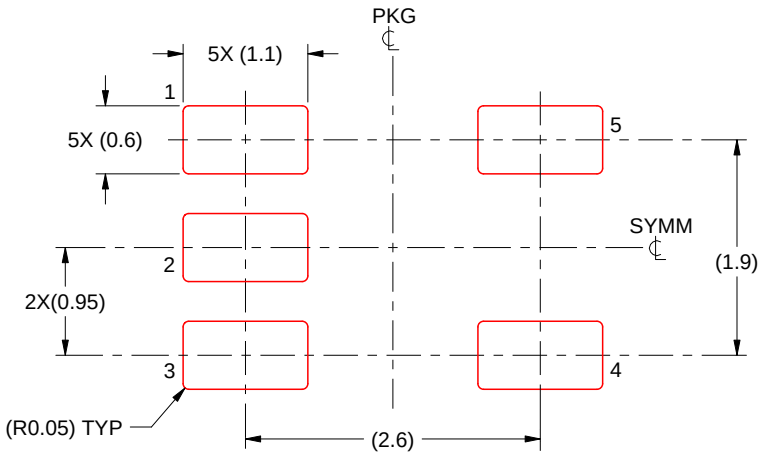


SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

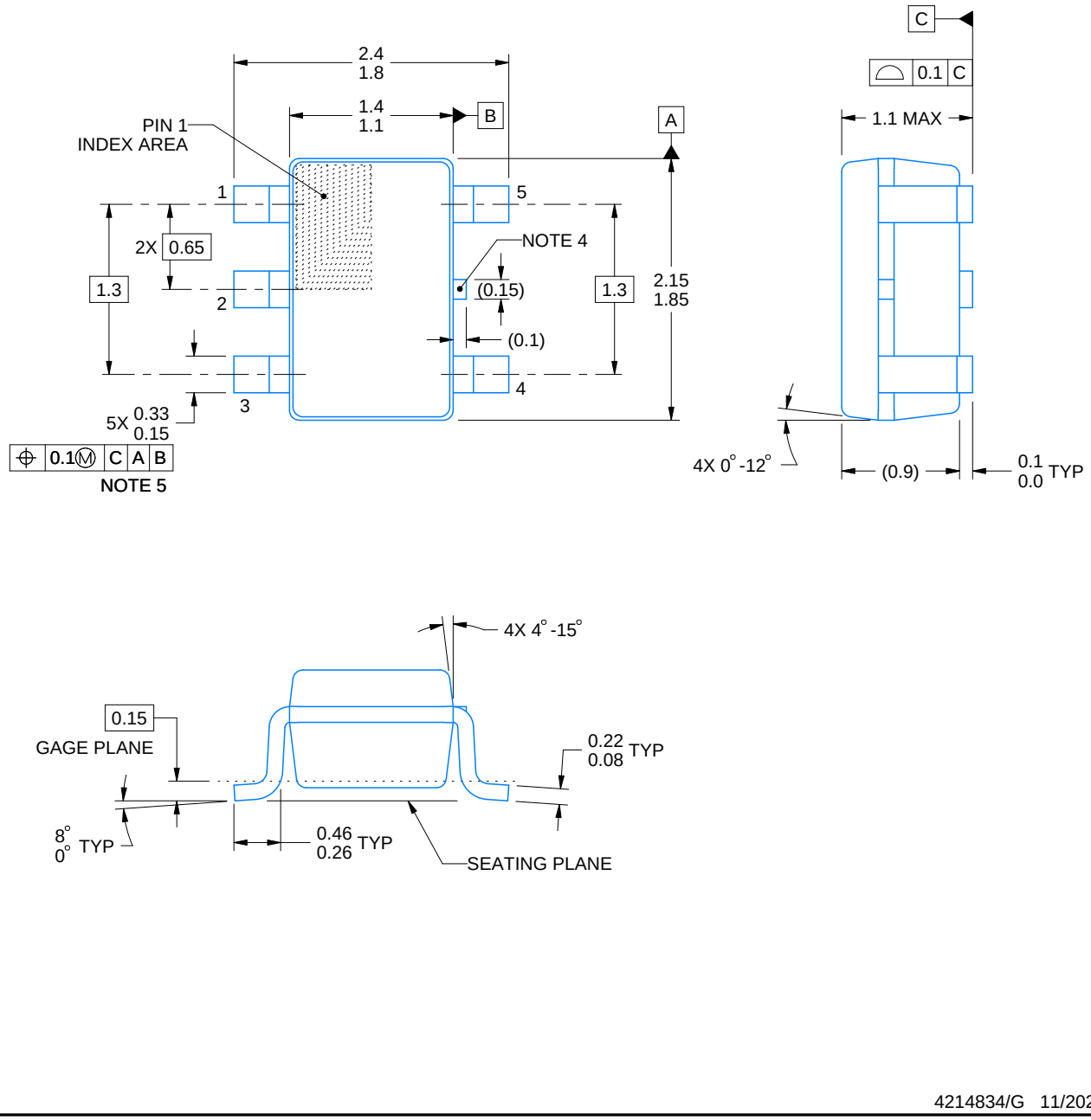
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DCK0005A

SOT - 1.1 max height

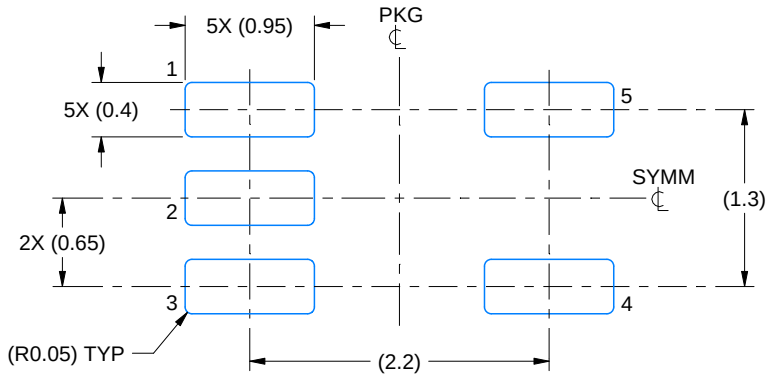
SMALL OUTLINE TRANSISTOR



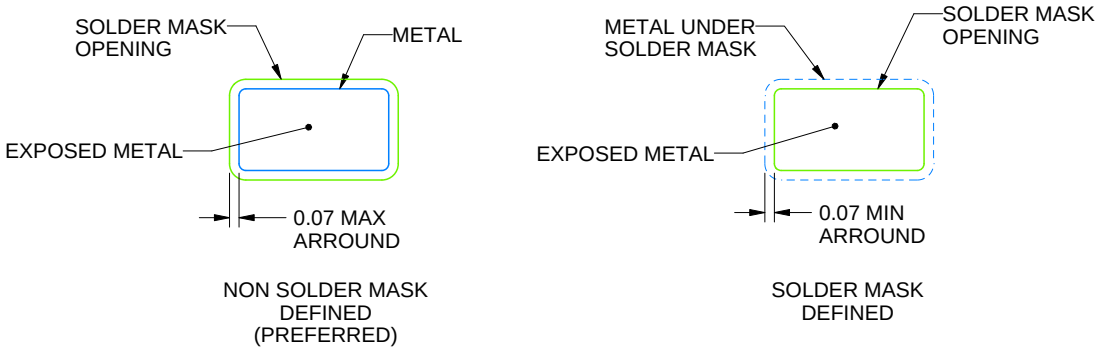
4214834/G 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

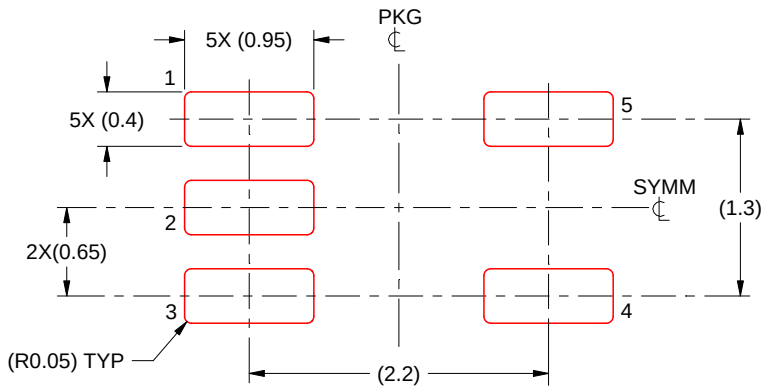


SOLDER MASK DETAILS

4214834/G 11/2024

NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

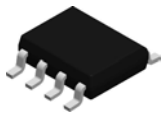


SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214834/G 11/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

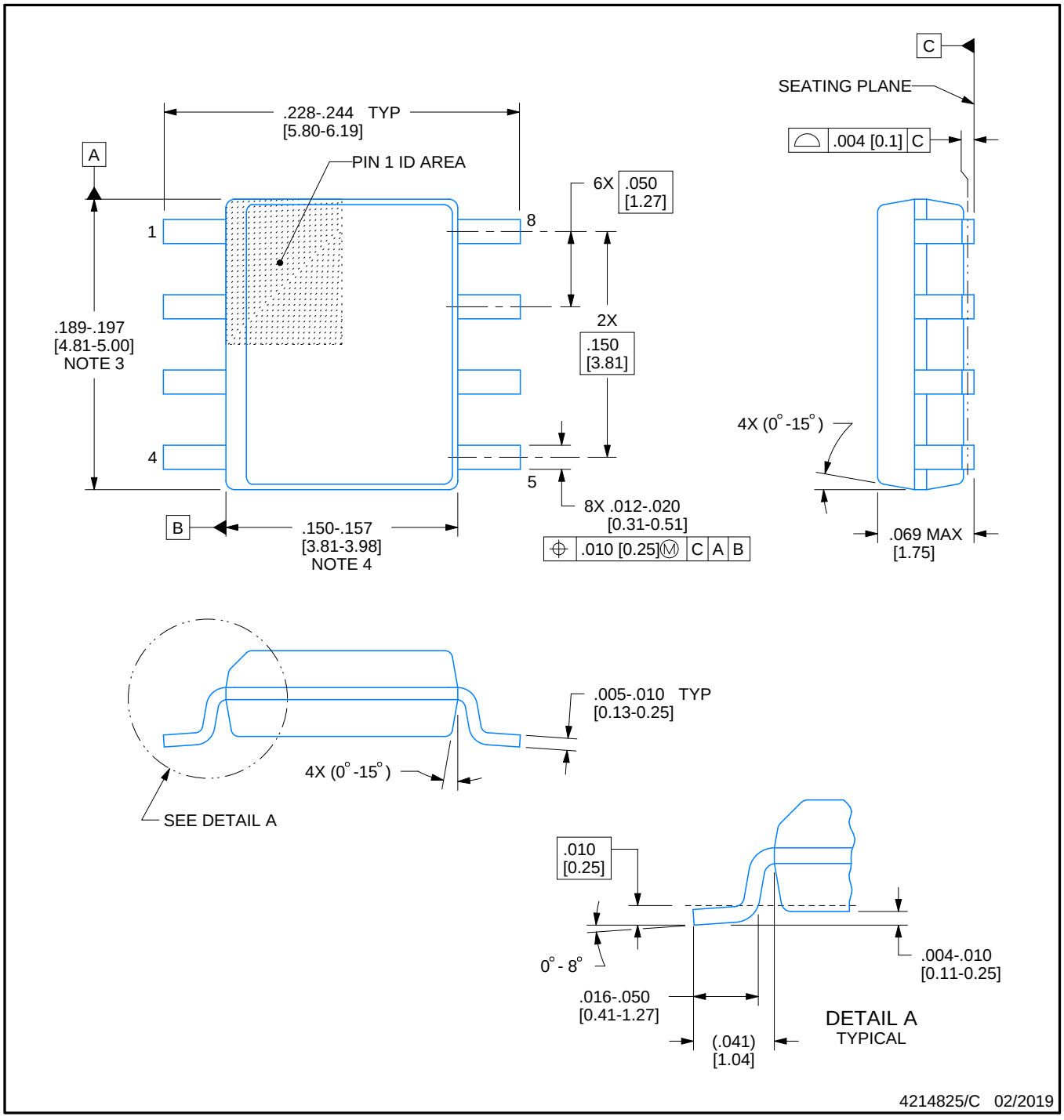


PACKAGE OUTLINE

D0008A

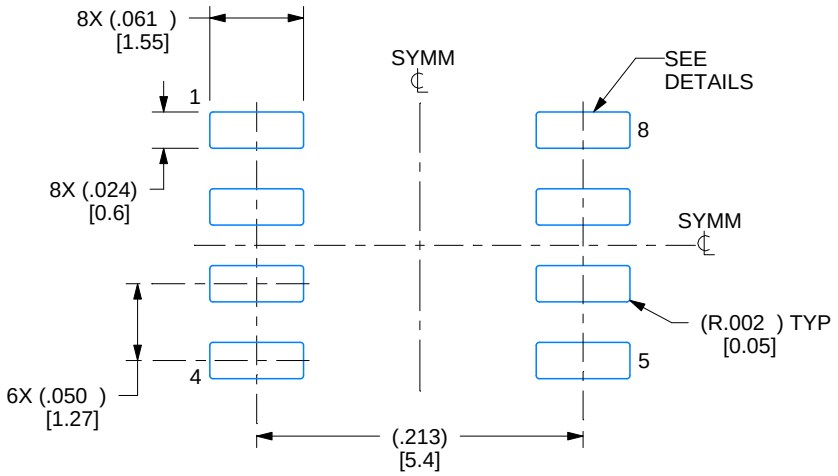
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

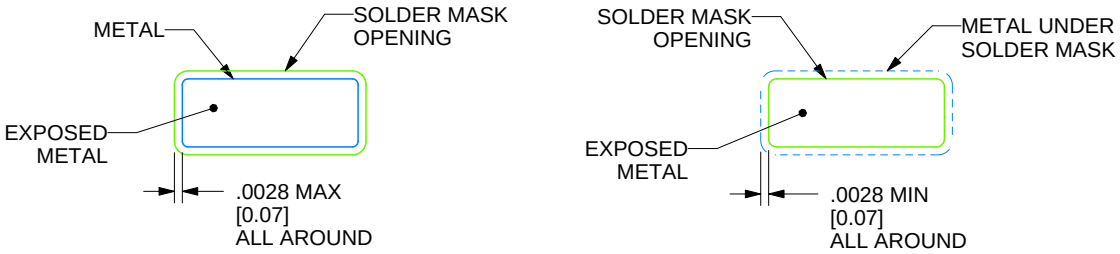


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

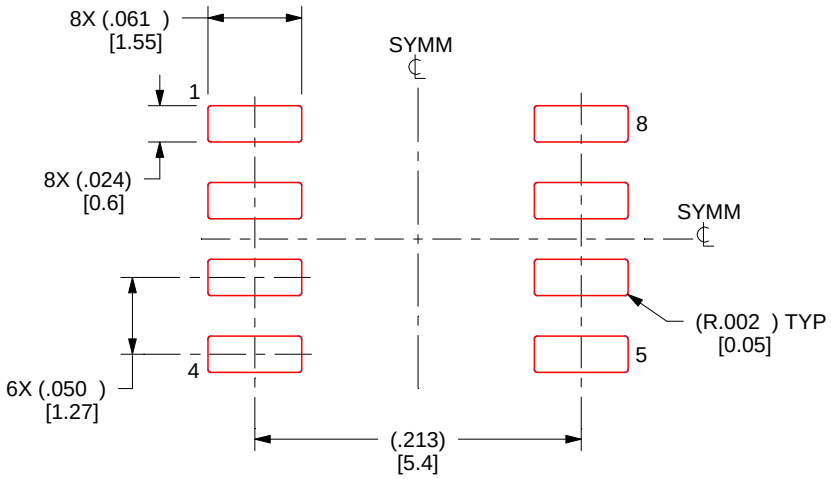
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

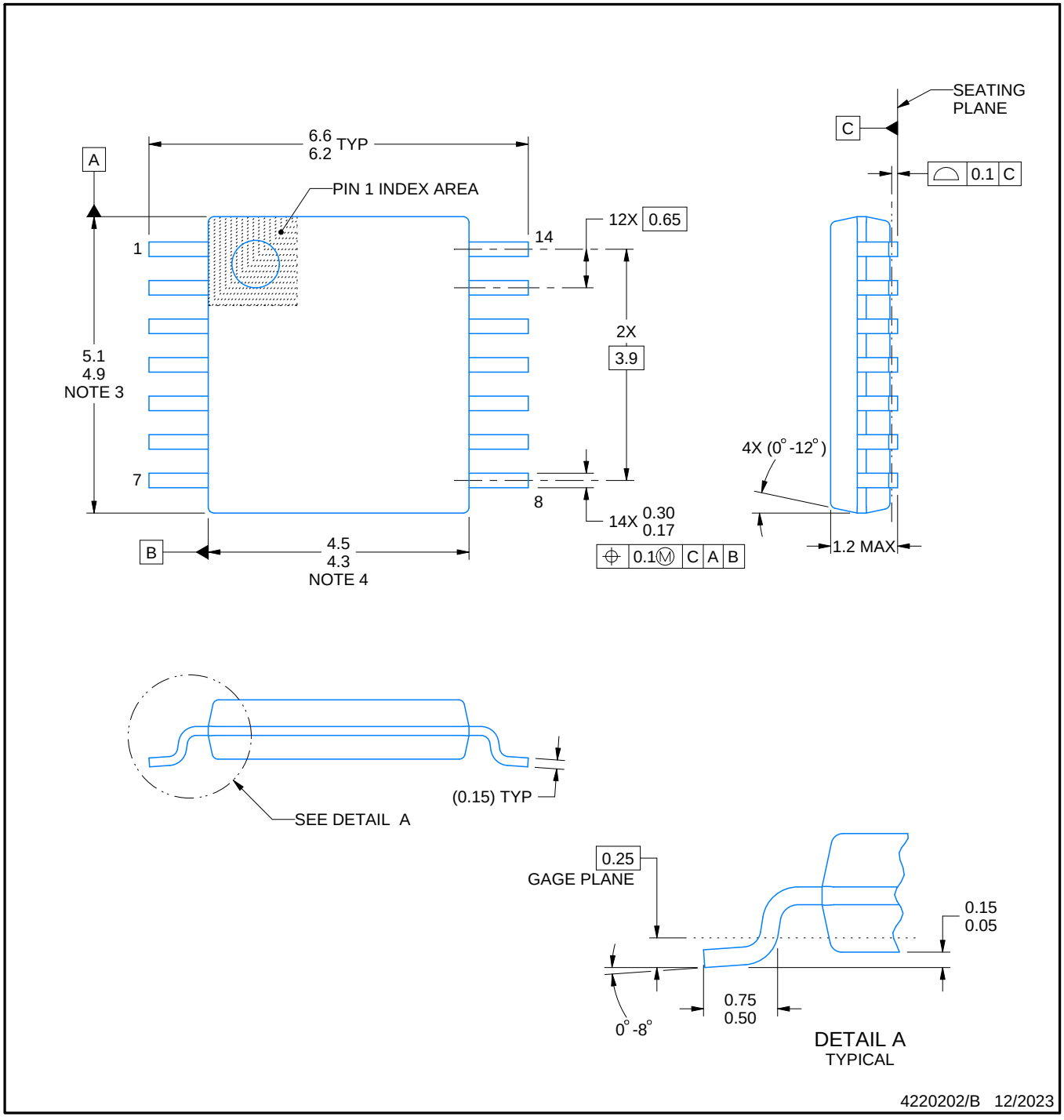
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PW0014A

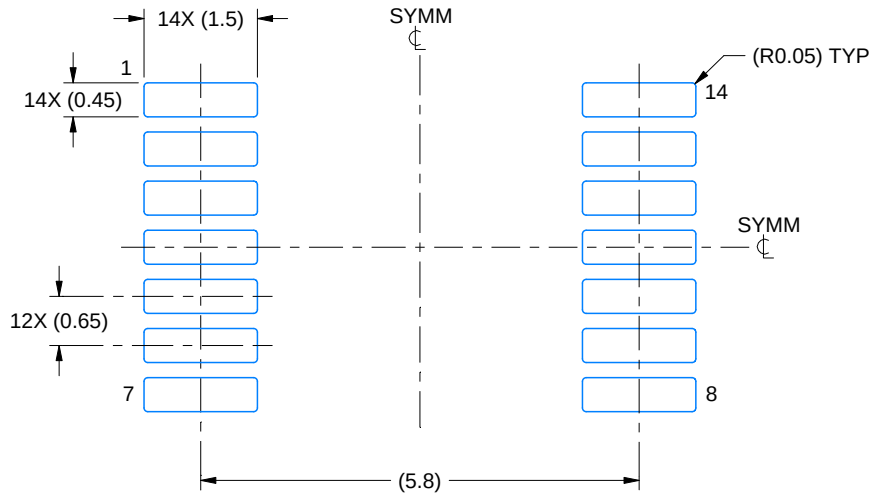
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

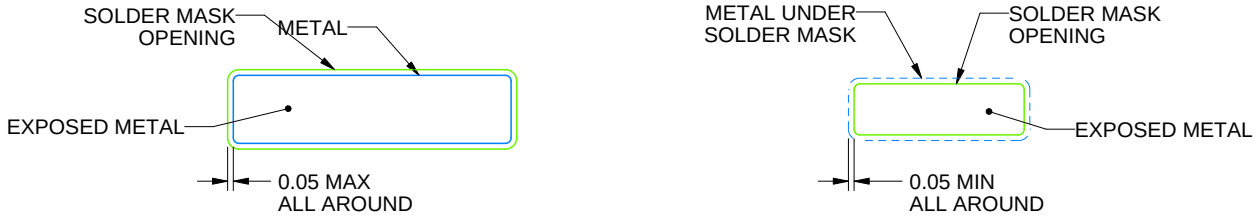


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

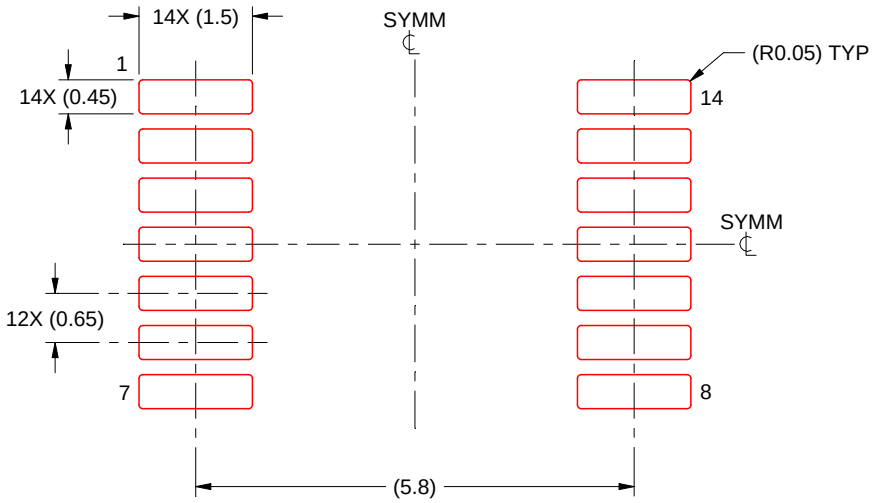


SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月