TSDxxC 采用 SOD-323 封装的双向 TVS 二极管

1 特性

- IEC 61000-4-2 ESD 保护：
  - ±30kV 接触放电
  - ±30kV 空气间隙放电
- IEC 61000-4-5 浪涌保护：
  - 6.5-30A (8/20μs)
- 低 IO 电容 < 7pF（典型值）
- 超低漏电流：10nA（最大值）
- 工业温度范围：-55°C 至 +150°C
- 业界通用 SOD-323 引线式封装 (2.65mm × 1.3mm)

2 应用

- I/O 保护
- 电力线保护
- USB VBUS
- 电器
- 医疗与保健
- 零售自动化

3 说明

TSDxxC 是双向 TVS 保护二极管系列，专为钳制 ESD 和浪涌等有害瞬变而设计。TSDxxC 器件的额定 ESD 冲击消散值高达 ±30kV（接触放电和空气间隙放电），这超过了 IEC 61000-4-2 国际标准中规定的最高级别（4 级）。

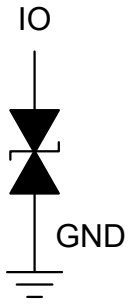
TSDxxC 结合了这些器件的强大钳位性能和低电容，是出色的 TVS 二极管，可在许多不同应用中保护数据线路和电源线路。

TSDxxC 系列采用业界通用的引线式 SOD-323 封装，可轻松焊接。

封装信息

器件型号	封装(1)	封装尺寸(2)
TSDxxC	DYF（SOD-323，2）	2.65mm × 1.3mm

(1) 有关更多信息，请参阅节 9。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



功能方框图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....3
5.1 绝对最大额定值.....3
5.2 ESD 等级 - JEDEC 规格.....4
5.3 ESD 等级 - IEC 规格.....4
5.4 建议运行条件.....4
5.5 热性能信息.....4
5.6 电气特性 - TSD05C.....5
5.7 电气特性 - TSD12C.....6
5.8 电气特性 - TSD15C.....7
5.9 电气特性 - TSD18C.....8
5.10 电气特性 - TSD24C.....9
5.11 电气特性 - TSD36C.....10
5.12 典型特性.....11
6 应用和实现.....13
6.1 应用信息.....13
7 器件和文档支持.....13
7.1 文档支持.....13
7.2 接收文档更新通知.....13
7.3 支持资源.....13
7.4 商标.....13
7.5 静电放电警告.....13
7.6 术语表.....13
8 修订历史记录.....13
9 机械、封装和可订购信息.....14

Copyright © 2024 Texas Instruments Incorporated

4 引脚配置和功能

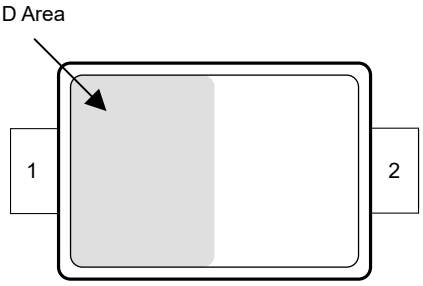


图 4-1. DYF 封装，2 引脚 SOD-323（顶视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
编号	名称		
1	IO	I/O	受保护的通道。如果用作 IO，将引脚 2 接地
2	IO	I/O	受保护的通道。如果用作 IO，将引脚 1 接地

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

参数		器件	最小值	最大值	单位
P_{PP}	25°C 时的 IEC 61000-4-5 (t_p 8/20µs) 峰值脉冲功率	TSD05C		400	W
P_{PP}	25°C 时的 IEC 61000-4-5 (t_p 8/20µs) 峰值脉冲功率	TSD12C		390	W
		TSD15C			
		TSD18C			
		TSD24C			
		TSD36C		400	W
I_{PP}	25°C 时的 IEC 61000-4-5 (t_p 8/20µs) 峰值脉冲电流	TSD05C		30	A
I_{PP}	25°C 时的 IEC 61000-4-5 (t_p 8/20µs) 峰值脉冲电流	TSD12C		15	A
		TSD15C		12	A
		TSD18C			
		TSD24C		9	A
		TSD36C		6.5	A
T_A	环境运行温度		-55	150	°C
T_{stg}	贮存温度		-65	155	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。

Copyright © 2024 Texas Instruments Incorporated

5.2 ESD 等级 - JEDEC 规格

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JS-002(2)	±1000	V

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 ESD 等级 - IEC 规格

			值	单位
$V_{(ESD)}$	静电放电	IEC 61000-4-2 接触放电	±30000	V
		IEC 61000-4-2 空气间隙放电	±30000	

5.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
T_A	自然通风条件下的工作温度范围	-55		150	°C

5.5 热性能信息

热指标 (1)		TSD05C	TSD12C/TSD15C/TSD18C	TSD24C/TSD36C	单位
		DYF (SOD-323)	DYF (SOD-323)	DYF (SOD-323)	
		2 引脚	2 引脚	2 引脚	
$R_{\theta JA}$	结至环境热阻	672.0	683.8	686.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	230.5	264.2	267.0	°C/W
$R_{\theta JB}$	结至电路板热阻	541.4	559.0	560.5	°C/W
Ψ_{JT}	结至顶部特征参数	64.4	89.9	91.4	°C/W
Ψ_{JB}	结至电路板特征参数	527.5	544.8	546.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2024 Texas Instruments Incorporated

5.6 电气特性 - TSD05C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 50nA，在工作温度范围内	-5.5		5.5	V
V_{BR}	击穿电压	I_{IO} = 1mA，IO 至 GND 和 GND 至 IO	7	8	9	V
I_{LEAK}	反向漏电流	V_{IO} = 5.5V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 24A，IO 至 GND 或 GND 至 IO		10.7	13.8	V
		I_{PP} = 30 A，IO 至 GND 或 GND 至 IO		11.5	15	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		9.3		V
R_{DYN}	动态电阻 (3)	IO 至 GND		0.15		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		4	7	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μ s 至 20 μ s 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}

Copyright © 2024 Texas Instruments Incorporated

5.7 电气特性 - TSD12C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 10nA，在工作温度范围内			12	V
V_{BRR}	击穿电压	I_{IO} = 10mA，IO 至 GND 和 GND 至 IO	13.2	15.6	19	V
I_{LEAK}	反向漏电流	V_{IO} = 12V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 1A，IO 至 GND 或 GND 至 IO			18.5	V
		I_{PP} = 5 A，IO 至 GND 或 GND 至 IO			21	V
		I_{PP} = 15 A，IO 至 GND 或 GND 至 IO			26	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		19.4		V
R_{DYN}	动态电阻(3)	IO 至 GND		0.15		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		6.5	8	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μs 至 20 μs 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}

Copyright © 2024 Texas Instruments Incorporated

5.8 电气特性 - TSD15C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 10nA，在工作温度范围内			15	V
V_{BRR}	击穿电压	I_{IO} = 10mA，IO 至 GND 和 GND 至 IO	19	22	25	V
I_{LEAK}	反向漏电流	V_{IO} = 15V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 1A，IO 至 GND 或 GND 至 IO			25.6	V
		I_{PP} = 5 A，IO 至 GND 或 GND 至 IO			28	V
		I_{PP} = 12 A，IO 至 GND 或 GND 至 IO			33	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		25		V
R_{DYN}	动态电阻(3)	IO 至 GND		0.2		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		6.7	9	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μs 至 20 μs 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}

Copyright © 2024 Texas Instruments Incorporated

5.9 电气特性 - TSD18C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 10nA，在工作温度范围内			18	V
V_{BRR}	击穿电压	I_{IO} = 10mA，IO 至 GND 和 GND 至 IO	19	22	25	V
I_{LEAK}	反向漏电流	V_{IO} = 18V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 1A，IO 至 GND 或 GND 至 IO			25.6	V
		I_{PP} = 5 A，IO 至 GND 或 GND 至 IO			28	V
		I_{PP} = 12 A，IO 至 GND 或 GND 至 IO			33	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		25		V
R_{DYN}	动态电阻(3)	IO 至 GND		0.2		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		6.7	9	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μs 至 20 μs 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}

Copyright © 2024 Texas Instruments Incorporated

5.10 电气特性 - TSD24C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 10nA，在工作温度范围内			24	V
V_{BR}	击穿电压	I_{IO} = 10mA，IO 至 GND 和 GND 至 IO	25.5	30.5	35.5	V
I_{LEAK}	反向漏电流	V_{IO} = 24V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 1 A，IO 至 GND 或 GND 至 IO			34	V
		I_{PP} = 5 A，IO 至 GND 或 GND 至 IO			43	V
		I_{PP} = 9 A，IO 至 GND 或 GND 至 IO			50	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		36		V
R_{DYN}	动态电阻(3)	IO 至 GND		0.35		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		4.3	6	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μs 至 20 μs 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}

Copyright © 2024 Texas Instruments Incorporated

5.11 电气特性 - TSD36C

TA=25℃（除非另有说明）(1)

参数		测试条件	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} < 50nA，在工作温度范围内			36	V
V_{BR}	击穿电压	I_{IO} = 10mA，I/O 至 GND 和 GND 至 I/O	37.8	41.2	44.2	V
I_{LEAK}	反向漏电流	V_{IO} = 36V，IO 至 GND 或 GND 至 IO		5	10	nA
V_{CLAMP}	浪涌钳位电压，t_p = 8/20μs (2)	I_{PP} = 1A，IO 至 GND 或 GND 至 IO			47	V
		I_{PP} = 5 A，IO 至 GND 或 GND 至 IO			64	V
		I_{PP} = 6.5A，IO 至 GND 或 GND 至 IO			71	V
	TLP 钳位电压，t_p = 100ns	I_{PP} = 16A，IO 至 GND 或 GND 至 IO		56		V
R_{DYN}	动态电阻 (3)	IO 至 GND		0.6		Ω
		GND 至 IO				
C_L	线路电容	V_{IO} = 0V；f = 1MHz，IO 至 GND		4.3	6	pF

(1) 典型参数在 25℃ 时测得
(2) 符合 IEC 61000-4-5 标准的非重复电流脉冲 8 μs 至 20 μs 指数衰减波形
(3) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 RDYN

Copyright © 2024 Texas Instruments Incorporated

5.12 典型特性

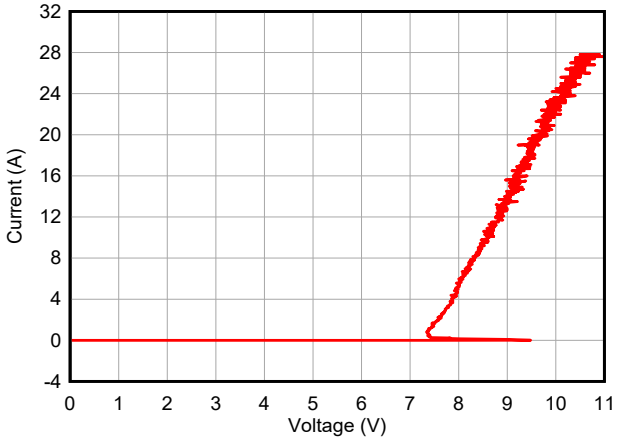


图 5-1. 正 TLP 曲线 - TSD05C

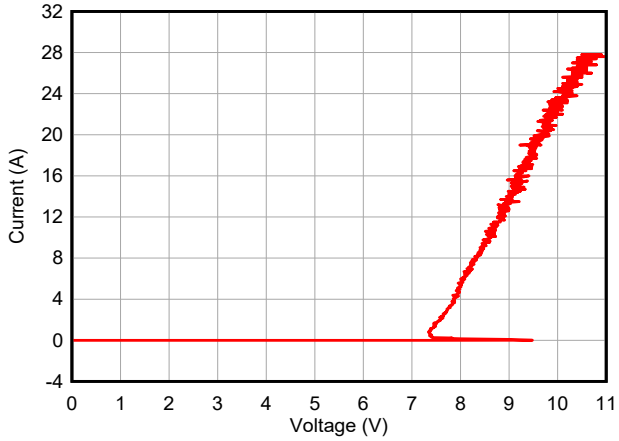


图 5-2. 负 TLP 曲线 - TSD05C

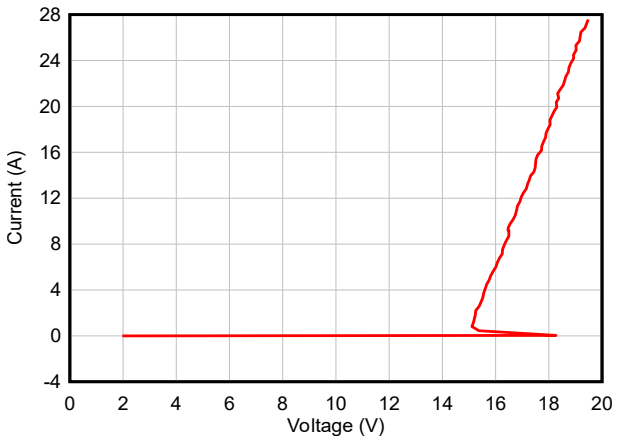


图 5-3. 正 TLP 曲线 - TSD12C

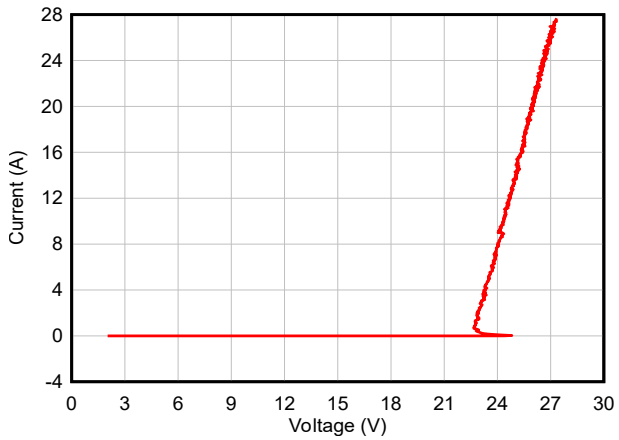


图 5-4. 正 TLP 曲线 - TSD15C

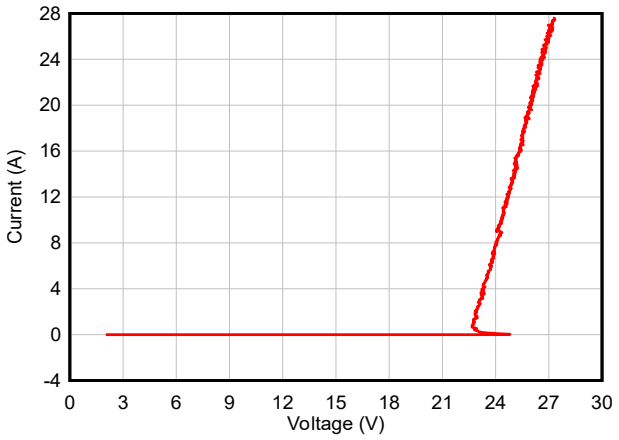


图 5-5. 正 TLP 曲线 - TSD18C

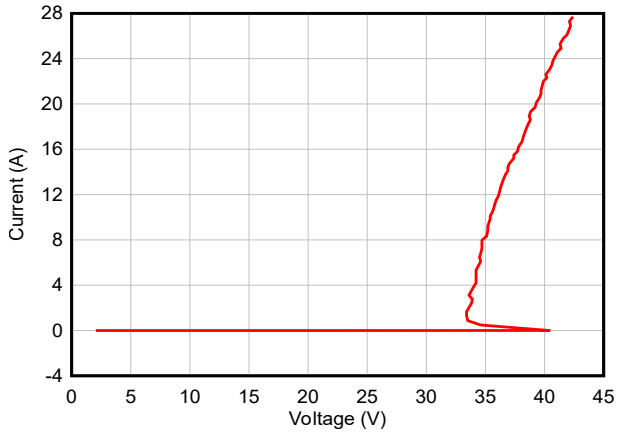


图 5-6. 正 TLP 曲线 - TSD24C

Copyright © 2024 Texas Instruments Incorporated

5.12 典型特性（续）

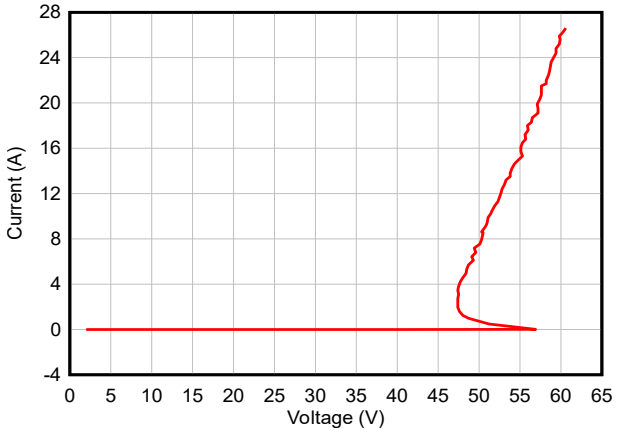


图 5-7. 正 TLP 曲线 - TSD36C

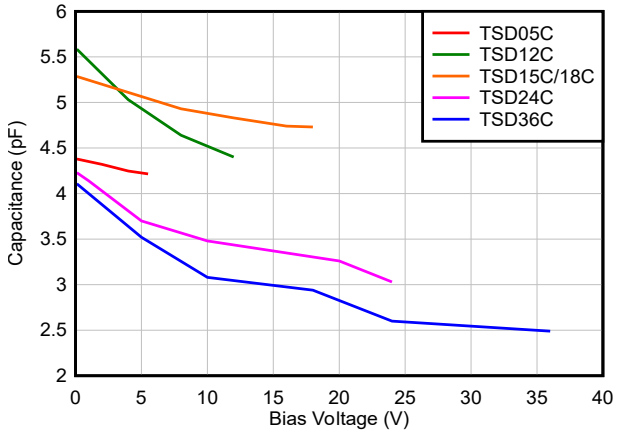


图 5-8. 电容与偏置电压之间的关系

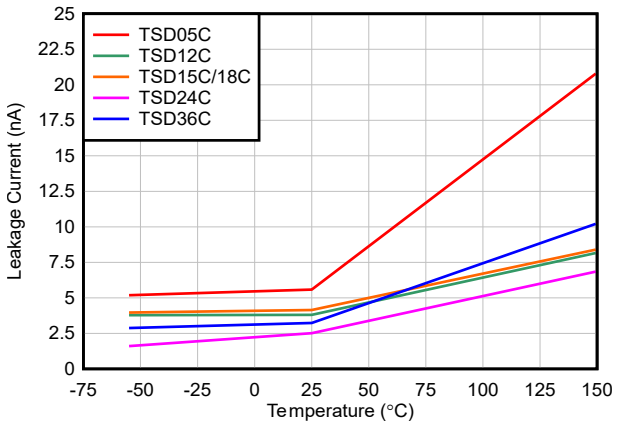


图 5-9. 漏电流与温度间的关系

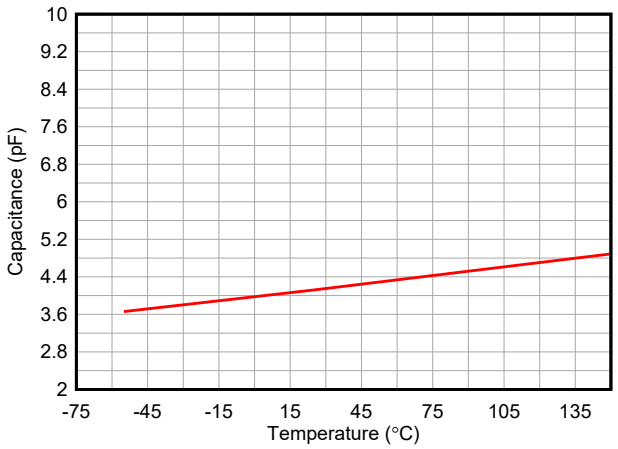


图 5-10. 电容与温度间的关系 - TSD05C

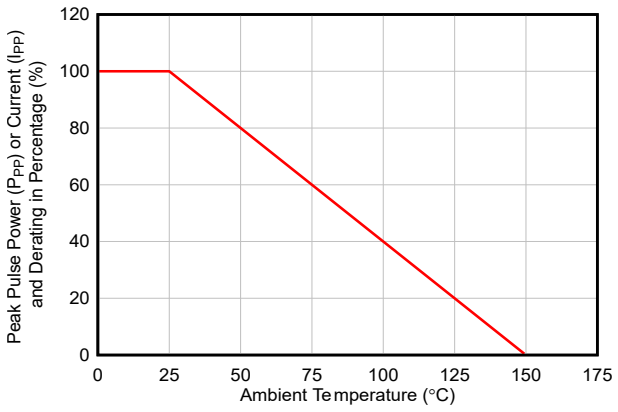


图 5-11. 峰值脉冲功率降额曲线

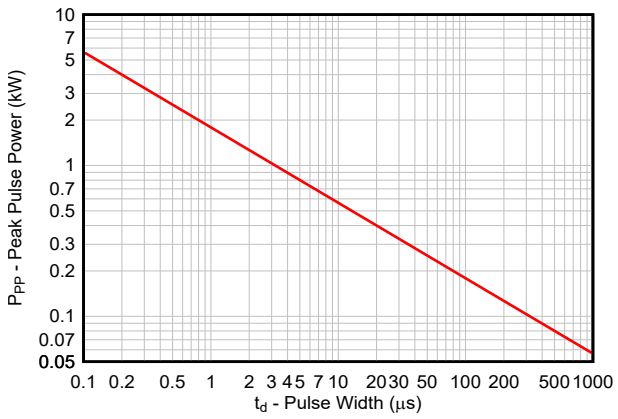


图 5-12. 脉冲额定功率曲线

Copyright © 2024 Texas Instruments Incorporated

6 应用和实现

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

6.1 应用信息

TSDxxC 是 TVS 二极管，可提供一条接地路径以用于在信号线路和电源线路上耗散瞬态电压尖峰（例如 ESD 或浪涌）。将器件并联至下游电路以实现保护。当瞬态电流流经 TVS 时，二极管上只会出现小压降。该小压降会呈现给受保护的 IC。触发的 TVS 的低 R_{DYN} 可将此电压 (V_{CLAMP}) 保持在受保护 IC 的安全水平。更多有关如何正确使用该器件的信息，请参阅 *ESD 封装和布局指南*。

7 器件和文档支持

7.1 文档支持

7.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*ESD 封装和布局指南* 应用报告
- 德州仪器 (TI)，*ESD 布局指南* 应用报告
- 德州仪器 (TI)，*通用 ESD 评估模块* 用户指南
- 德州仪器 (TI)，*阅读并了解 ESD 保护* 数据表

7.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

7.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

7.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Copyright © 2024 Texas Instruments Incorporated

Changes from Revision B (July 2024) to Revision C (October 2024) **Page**

- 向数据表添加了 TSD12C、TSD15C、TSD18C 和 TSD24C..... 1

Changes from Revision A (July 2023) to Revision B (July 2024) **Page**

- 向数据表添加了 TSD36C.....1
- 将数据表的状态从*预告信息*更改为*量产数据* 1

9 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需本数据表的浏览器版本，请查阅左侧的导航栏

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TSD05CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 125	33KF
TSD05CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	33KF
TSD12CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3JMF
TSD12CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	See TSD12CDYFR	3JMF
TSD15CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3MLF
TSD15CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	See TSD15CDYFR	3MLF
TSD18CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3JQF
TSD18CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	See TSD18CDYFR	3JQF
TSD24CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3GWF
TSD24CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	See TSD24CDYFR	3GWF
TSD36CDYFR	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3GNF
TSD36CDYFR.B	Active	Production	SOT (DYF) | 2	3000 | LARGE T&R	Yes	SN	Level-3-260C-168 HR	-55 to 150	3GNF

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TSD12C, TSD15C, TSD18C, TSD24C, TSD36C :

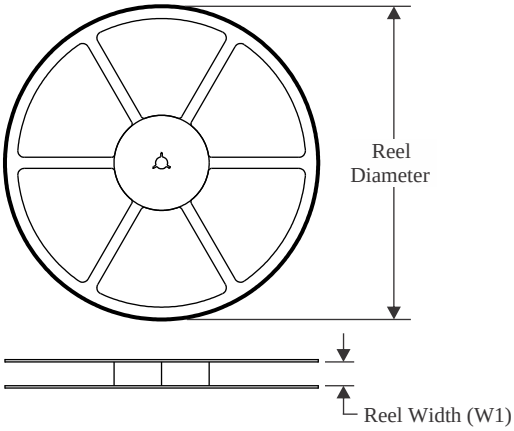
- Automotive : TSD12C-Q1, TSD15C-Q1, TSD18C-Q1, TSD24C-Q1, TSD36C-Q1

NOTE: Qualified Version Definitions:

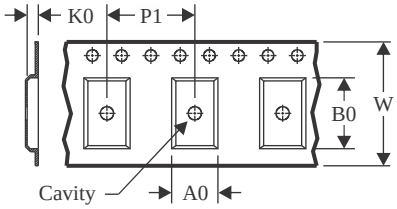
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

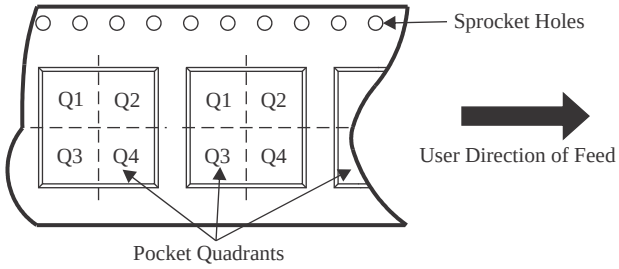


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

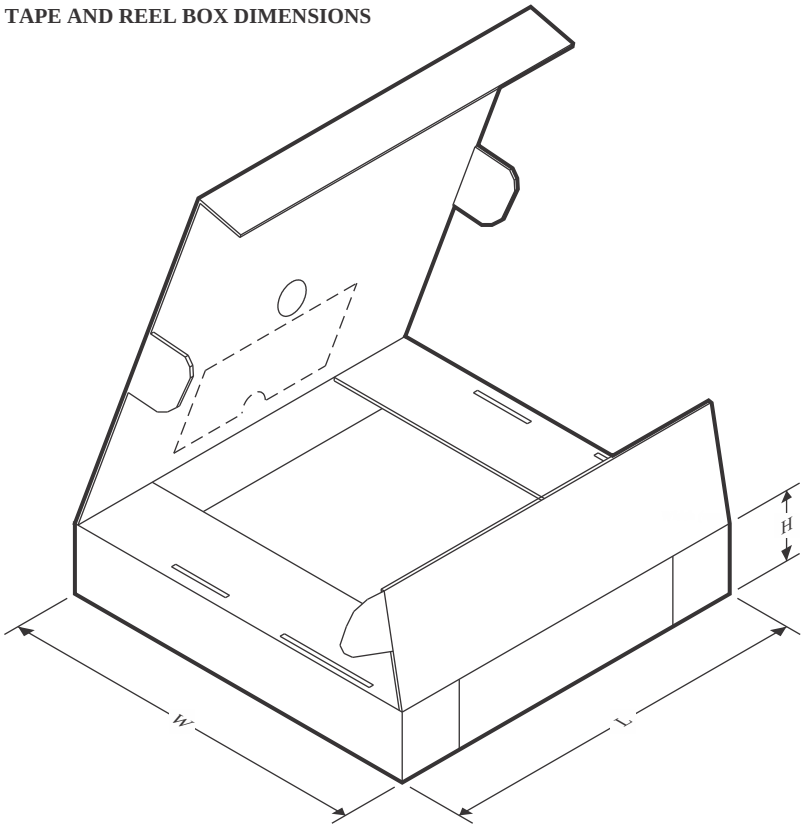
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TSD05CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
TSD12CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
TSD15CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
TSD18CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
TSD24CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
TSD36CDYFR	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

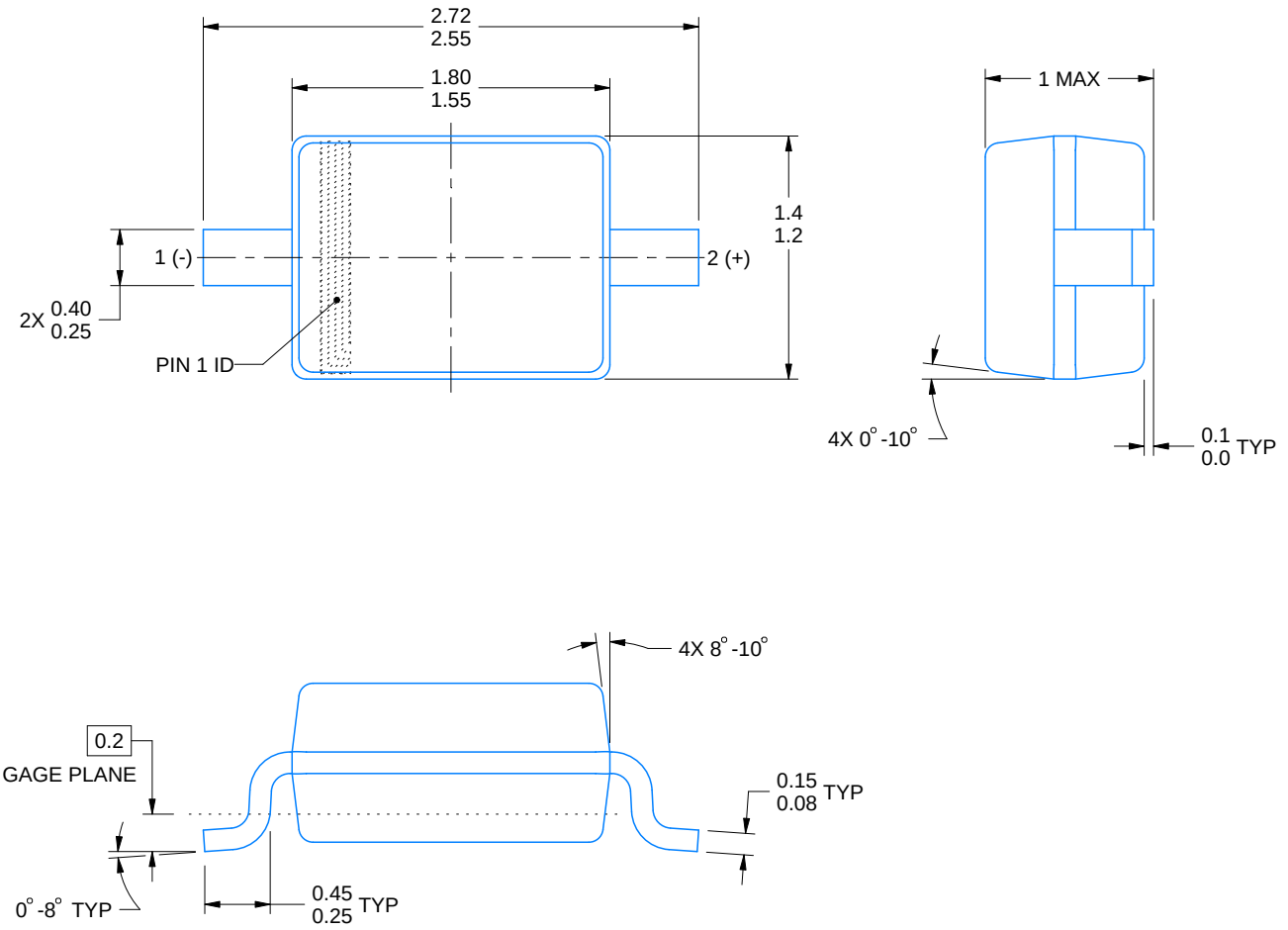
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TSD05CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0
TSD12CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0
TSD15CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0
TSD18CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0
TSD24CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0
TSD36CDYFR	SOT	DYF	2	3000	210.0	200.0	42.0

PACKAGE OUTLINE

DYF0002A

SOT(SOD-323) - 1 mm max height

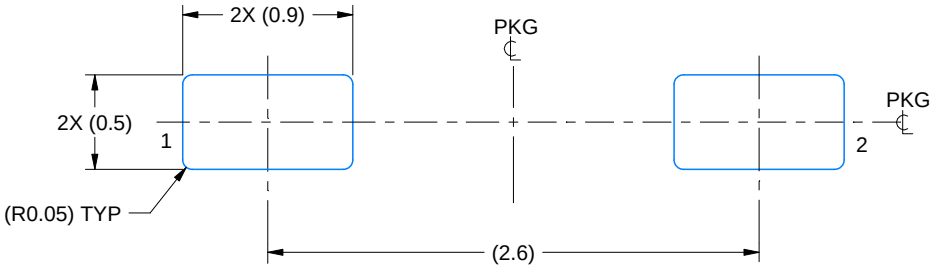
SMALL OUTLINE TRANSISTOR



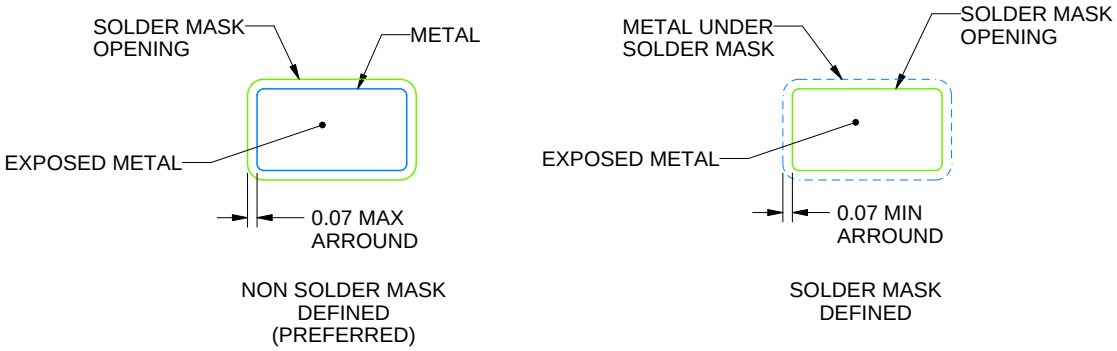
4228484/D 09/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X



SOLDER MASK DETAILS

4228484/D 09/2026

NOTES: (continued)

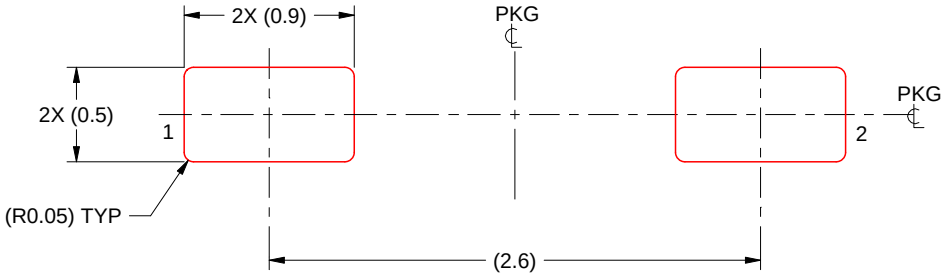
3. Publication IPC-7351 may have alternate designs.
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DYF0002A

SOT(SOD-323) - 1 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:25X

4228484/D 09/2026

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
6. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月