OPAx365 50MHz、零交叉、低失真、高 CMRR、RRI/O、单电源运算放大器

1 特性

- 增益带宽：50MHz
- 零交叉失真拓扑：
  - 出色的 THD+N：0.0004%
  - CMRR：100 dB（最小值）
  - 轨至轨输入和输出
    - 输入超出电源轨 100mV
- 低噪声：100 kHz 时为 4.5nV/ √Hz
- 压摆率：25 V/µs
- 快速稳定：0.3 µ s 至 0.01%
- 精度:
  - 低偏移：100µV
  - 低输入偏置电流：0.2pA
- 2.2V 至 5.5V 的工作电压

2 应用

- 信号调节
- 数据采集
- 过程控制
- 有源滤波器
- 测试设备
- 音频
- 宽带放大器

3 说明

OPA365 和 OPA2365 (OPAx365) 零交叉系列轨到轨高性能 CMOS 运算放大器针对超低电压单电源应用进行了优化。轨至轨输入或输出、低噪声 (4.5nV/ √Hz) 和高速运行（50MHz 增益带宽）使得这些器件成为驱动采样模数转换器 (ADC) 的理想选择。应用包括音频、信号调节和传感器放大。

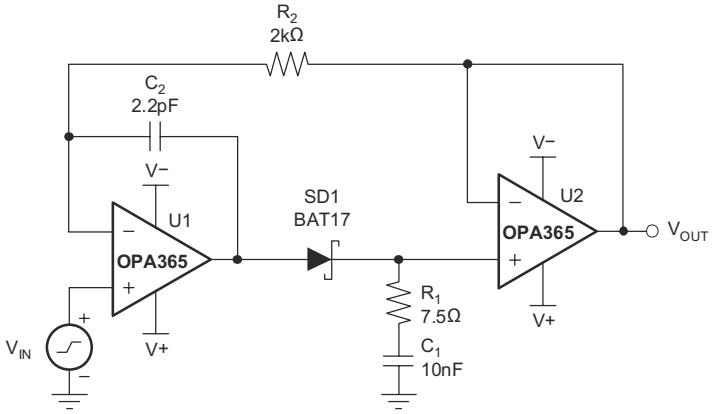
特殊功能包括出色的共模抑制比 (CMRR)、无输入级交叉失真、高输入阻抗和轨到轨输入和输出摆幅。输入共模范围同时包括正负电源。电源轨的输出电压摆幅在 10mV 以内。

OPA365（单通道版本）采用微型 SOT23-5 (SOT-5) 和 SOIC-8 封装。OPA2365（双通道版本）采用 SOIC-8 封装。所有版本的额定工作温度范围均为 –40°C 至 +125°C。单通道和双通道版本具有完全相同的规范，可尽可能提高设计灵活性。

器件信息

器件型号	通道数	封装(1)
OPA365	单通道	D (SOIC, 8)
		DBV（SOT-23，5)
OPA2365	双通道	D（SOIC，8）

(1) 要了解所有可用封装，请见数据表末尾的可订购产品附录。



Copyright © 2016, Texas Instruments Incorporated

快速趋稳峰值检测器

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 修订历史记录.....2
5 器件比较表.....3
6 引脚配置和功能.....4
7 规格.....5
7.1 绝对最大额定值.....5
7.2 ESD 等级.....5
7.3 建议的工作条件.....5
7.4 热性能信息：OPA365.....5
7.5 热性能信息：OPA2365.....6
7.6 电气特性.....6
7.7 典型特性.....8
8 详细说明.....12
8.1 概述.....12
8.2 功能方框图.....12
8.3 特性说明.....13
8.4 器件功能模式.....16
9 应用和实现.....17
9.1 应用信息.....17
9.2 典型应用.....18
9.3 系统示例.....19
9.4 电源相关建议.....21
9.5 布局.....21
10 器件和文档支持.....23
10.1 器件支持.....23
10.2 文档支持.....23
10.3 接收文档更新通知.....24
10.4 支持资源.....24
10.5 商标.....24
10.6 静电放电警告.....24
10.7 术语表.....24
11 机械、封装和可订购信息.....24

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (April 2020) to Revision G (May 2023)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 在*器件比较表*中为 TLVx365 添加了新行	3

Changes from Revision E (August 2016) to Revision F (April 2020)	Page
• 添加了*器件比较表*	3

Changes from Revision D (June 2009) to Revision E (August 2016)	Page
• 添加了 *ESD 等级*表、*特性说明*部分、*器件功能模式*、*应用和实施*部分、*电源相关建议*部分、*布局*部分、*器件和文档支持*部分以及*机械、封装和可订购信息*部分。	1
• 向*说明*部分的最后一段添加了当前封装标识符	1

Copyright © 2023 Texas Instruments Incorporated

5 器件比较表

器件	输入类型	温漂，典型值 (µV/°C)	最小稳定增益	I_Q/通道，典型值 (mA)	增益带宽 (MHz)	压摆率 (V/µs)	电压噪声 (nV/√Hz)
OPAx365	CMOS	1	1 V/V	4.6	50	25	4.5
TLVx365	CMOS	0.4	1 V/V	4.6	50	27	4.5
OPAx607	CMOS	0.3	6 V/V	0.9	50	24	3.8
OPAx837	双极	0.4	1 V/V	0.6	50	105	4.7

Copyright © 2023 Texas Instruments Incorporated

6 引脚配置和功能

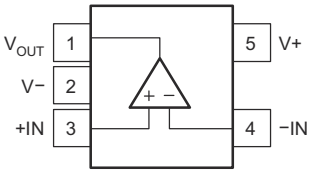
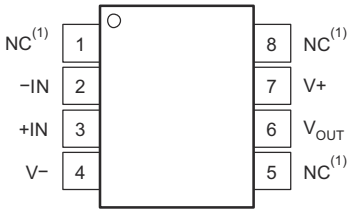


图 6-1. OPA365：DBV 封装，5 引脚 SOT-23（顶视图）



(1) NC 表示无内部连接。

图 6-2. OPA365：D 封装，8 引脚 SOIC（顶视图）

引脚功能：OPA365

引脚			类型	说明
名称	SOIC	SOT		
–IN	2	4	输入	负（反相）输入
+IN	3	3	输入	正（同相）输入
NC	1、5、8	—	—	未进行内部电路连接（可以悬空）
V –	4	2	—	负电源（最低）
V+	7	5	—	正（最高）电源
V_{OUT}	6	1	输出	输出

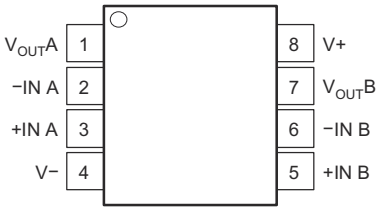


图 6-3. OPA2365：D 封装，8 引脚 SOIC（顶视图）

引脚功能：OPA2365

引脚		类型	说明
名称	编号		
–IN A	2	输入	负（反相）输入信号，通道 A
+IN A	3	输入	正（同相）输入信号，通道 A
–IN B	6	输入	负（反相）输入信号，通道 B
+IN B	5	输入	正（同相）输入信号，通道 B
V –	4	—	负电源（最低）
V+	8	—	正（最高）电源
V_{OUT}A	1	输出	输出，通道 A
V_{OUT}B	7	输出	输出，通道 B

Copyright © 2023 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）。(1)

		最小值	最大值	单位
电压	电源电压		5.5	V
	信号输入端子，电压(2)	-0.5	0.5	V
电流	信号输入端子，电流(2)	-10	10	mA
	输出短路(3)	持续		
温度	工作温度，T_A	-40	150	°C
	结温，T_J		150	°C
	贮存温度，T_{stg}	-65	150	°C

(1) 应力超出*绝对最大额定值*下所列的值可能会对器件造成损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间在最大绝对额定条件下运行会影响器件可靠性。
(2) 输入端子被二极管钳制至电源轨。摆幅超过电源轨 0.5V 的输入信号的电流应该被限制在 10mA 或者更少。
(3) 对地短路，每个封装对应一个放大器。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±4000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	
		机器模型	±400	

(1) JEDEC 文档 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

7.3 建议的工作条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	标称值	最大值	单位
电源电压，(V+) – (V–)	2.2		5.5	V
额定温度	−40		+125	°C
工作温度	−40		+150	°C

7.4 热性能信息：OPA365

热指标(1)		OPA365		单位
		DBV (SOT-23)	D (SOIC)	
		5 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	206.9	140.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	69.4	89.8	°C/W
$R_{\theta JB}$	结至电路板热阻	34.2	80.6	°C/W
ψ_{JT}	结至顶部特征参数	1.8	28.7	°C/W
ψ_{JB}	结至电路板特征参数	33.9	80.1	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2023 Texas Instruments Incorporated

7.5 热性能信息：OPA2365

热指标(1)		OPA2365 D (SOIC) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	115.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	60.1	°C/W
$R_{\theta JB}$	结至电路板热阻	56.9	°C/W
ψ_{JT}	结至顶部特征参数	9.5	°C/W
ψ_{JB}	结至电路板特征参数	56.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

7.6 电气特性

T_A = 25°C，R_L = 10kΩ（连接至 V_S/2），V_{CM} = V_S/2，V_{OUT} = V_S/2（除非另有说明）

参数			测试条件	最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压				100	200	μV
dV_{OS}/dT	输入失调电压与漂移间的关系		T_A = -40°C 至 +125°C 时		1		μV/°C
PSRR	输入失调电压与电源间的关系		V_S = 2.2V 至 5.5V， T_A = -40°C 至 +125°C 时		10		μV/V
	通道分离，直流				0.2		μV/V
输入偏置电流							
I_B	输入偏置电流				±0.2	±10	pA
		在温度范围内	T_A = -40°C 至 +125°C 时		请参阅 *节 7.7*		
I_{OS}	输入失调电流				±0.2	±10	pA
噪声							
e_n	输入电压噪声		f = 0.1Hz 至 10Hz		5		μV_{PP}
e_n	输入电压噪声密度		f = 100kHz		4.5		nV/√Hz
i_n	输入电流噪声密度		f=10kHz		4		fA/√Hz
输入电压范围							
V_{CM}	共模电压范围			(V－) － 0.1		(V+)+0.1	V
CMRR	共模抑制比		(V-) - 0.1V ≤ V_{CM} ≤ (V+) + 0.1V， T_A = -40°C 至 +125°C 时	100	120		dB
输入电容							
	差分				6		pF
	共模				2		pF
开环增益							
A_{OL}	开环电压增益		R_L = 10kΩ， 100mV < V_O < (V+) － 100mV， T_A = −40°C 至 +125°C 时	100	120		dB
			R_L = 600Ω，200mV < V_O < (V+) － 200mV	100	120		
			R_L = 600Ω， 200mV < V_O < (V+) － 200mV， T_A = −40°C 至 +125°C 时	94			

Copyright © 2023 Texas Instruments Incorporated

7.6 电气特性 (continued)

T_A = 25°C，R_L = 10kΩ（连接至 V_S/2），V_{CM} = V_S/2，V_{OUT} = V_S/2（除非另有说明）

参数			测试条件	最小值	典型值	最大值	单位
频率响应							
GBW	增益带宽积		V_S = 5V		50		MHz
SR	压摆率		V_S = 5V，G = 1		25		V/μs
t_S	建立时间	0.1%	V_S = 5V，4V 阶跃，G = +1		200		ns
		0.01%	V_S = 5V，4V 阶跃，G = +1		300		
	过载恢复时间		V_S = 5V，V_{IN} × 增益 > V_S		< 0.1		μs
THD+N	总谐波失真 + 噪声(1)		V_S = 5V，R_L = 600Ω，V_O = 4V_{PP}，G = 1，f = 1kHz		0.0004%		
输出							
	相对于电源轨的电压输出摆幅		R_L = 10kΩ，V_S = 5.5V，T_A = −40°C 至 +125°C 时		10	20	mV
I_{SC}	短路电流				±65		mA
C_L	容性负载驱动				请参阅 节 7.7		
	开环输出阻抗		f = 1MHz，I_O = 0mA		30		Ω
电源							
V_S	额定电压范围			2.2		5.5	V
I_Q	每个放大器的静态电流		I_O=0mA		4.6	5	mA
		在温度范围内	T_A = −40°C 至 +125°C 时			5	

(1) 三阶滤波器；带宽 80kHz (−3dB)。

Copyright © 2023 Texas Instruments Incorporated

7.7 典型特性

T_A = 25°C，V_S = 5V，且 C_L = 0pF（除非另有说明）

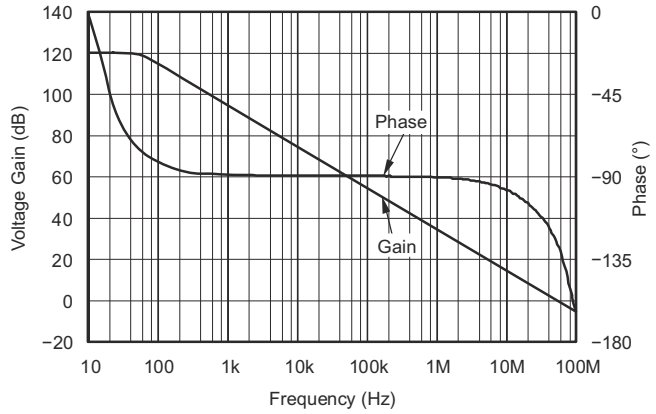


图 7-1. 开环增益和相位与频率间的关系

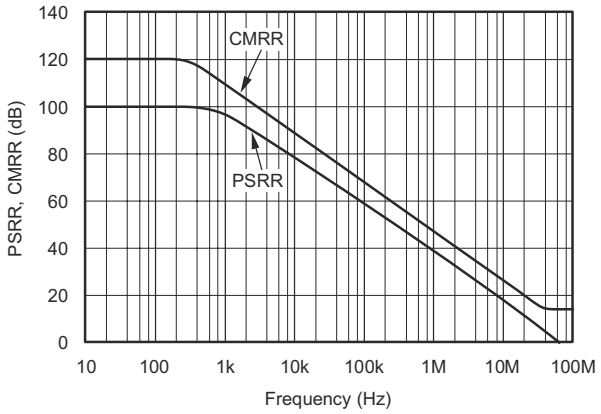


图 7-2. 电源和共模抑制比与频率间的关系

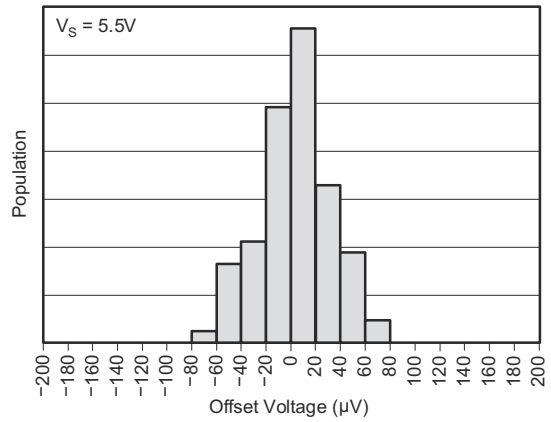


图 7-3. 失调电压生产分配

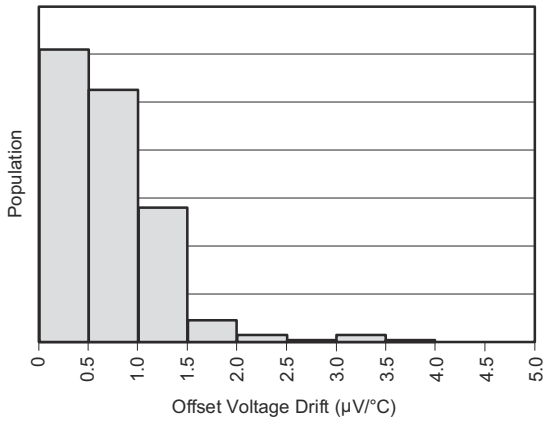


图 7-4. 失调电压温漂产生分布

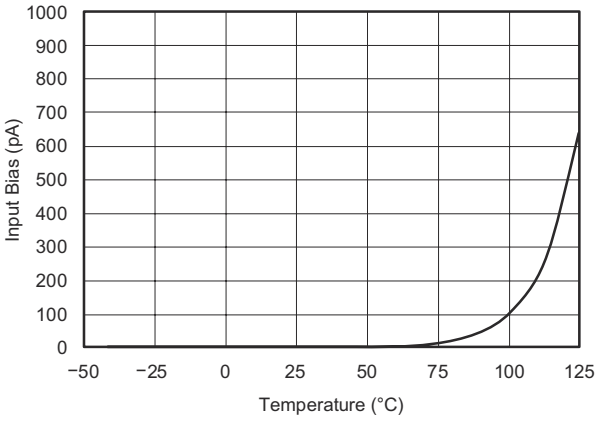


图 7-5. 输入偏置电流与温度间的关系

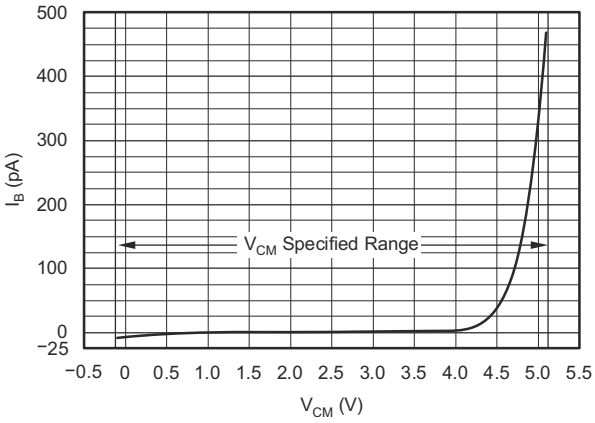


图 7-6. 输入偏置电流与共模电压间的关系

Copyright © 2023 Texas Instruments Incorporated

7.7 典型特性 (continued)

T_A = 25°C，V_S = 5V，且 C_L = 0pF（除非另有说明）

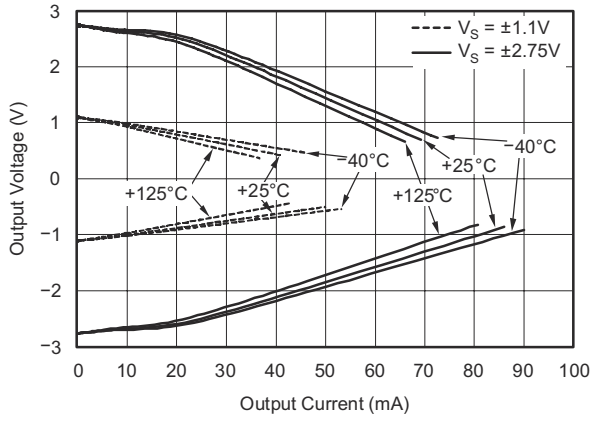


图 7-7. OPA365 输出电压与输出电流间的关系

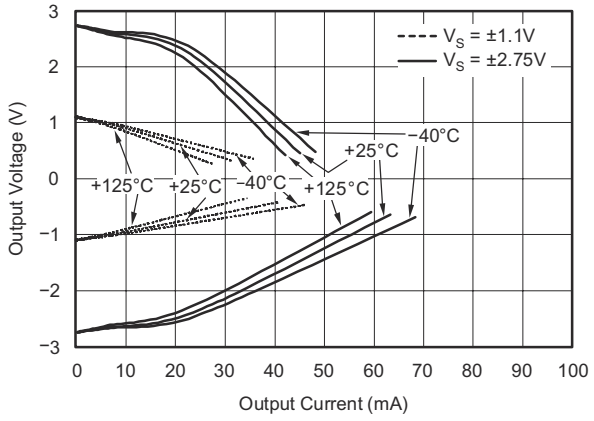


图 7-8. OPA2365 输出电压与输出电流间的关系

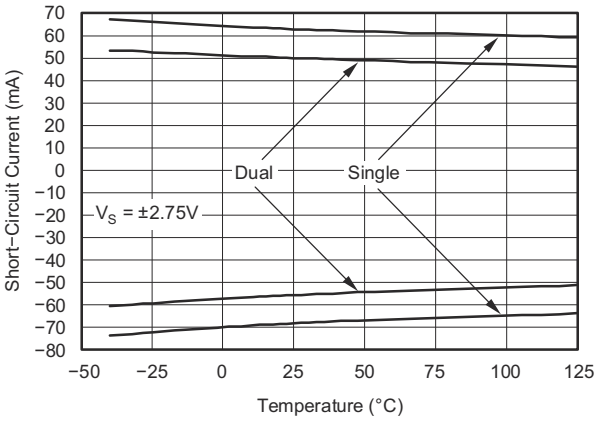


图 7-9. 短路电流与温度间的关系

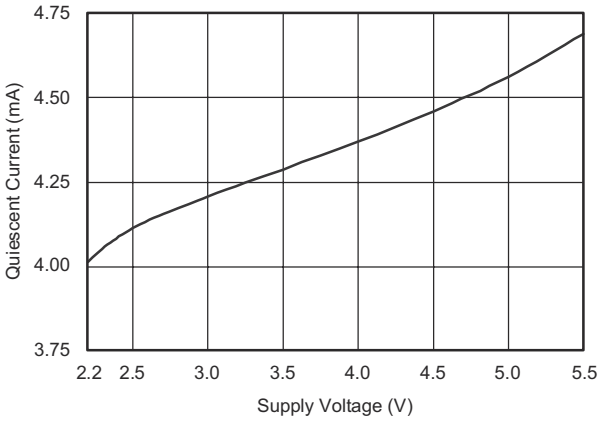


图 7-10. 静态电流与电源电压间的关系

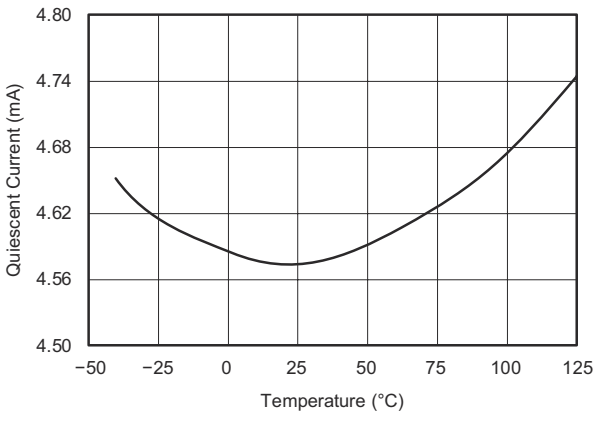


图 7-11. 静态电流与温度间的关系

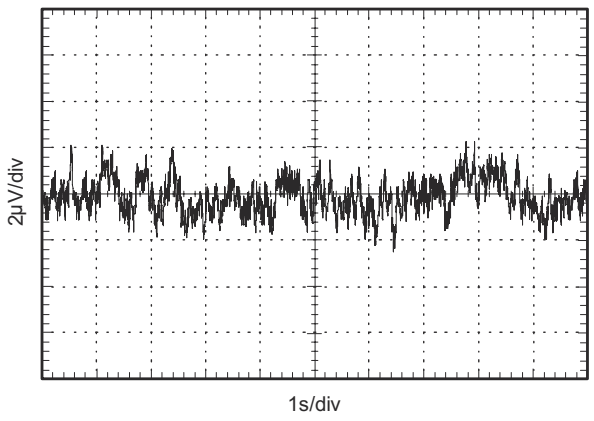


图 7-12. 0.1Hz 至 10Hz 输入电压噪声

Copyright © 2023 Texas Instruments Incorporated

7.7 典型特性 (continued)

T_A = 25°C，V_S = 5V，且 C_L = 0pF（除非另有说明）

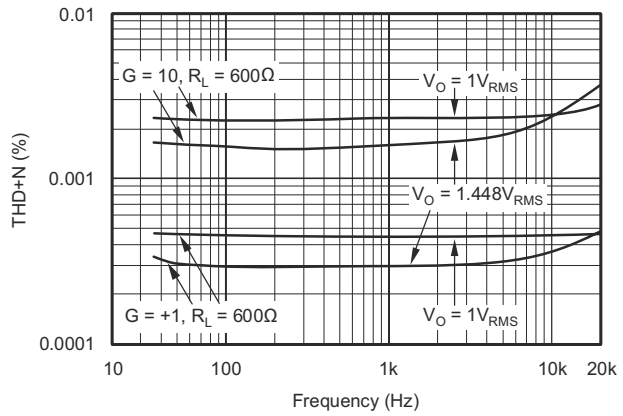


图 7-13. 总谐波失真 + 噪声与频率间的关系

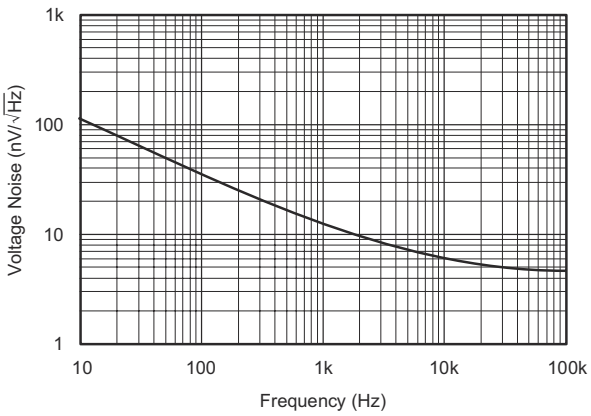


图 7-14. 输入电压噪声频谱密度

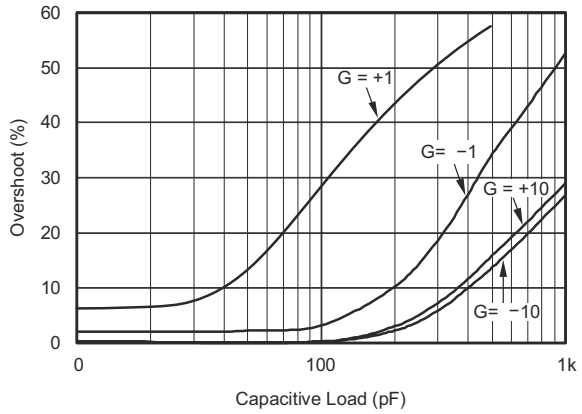


图 7-15. 过冲与容性负载间的关系

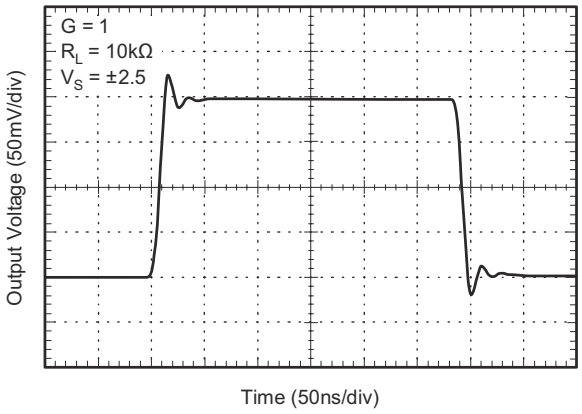


图 7-16. 小信号阶跃响应

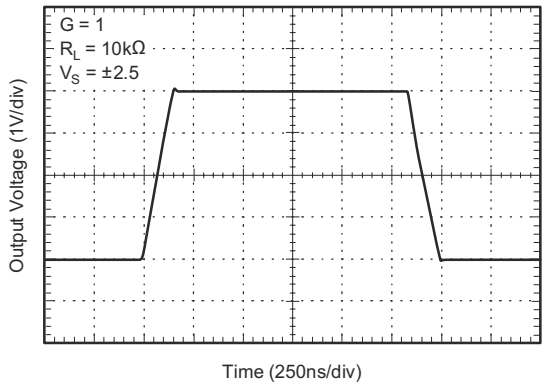


图 7-17. 大信号阶跃响应

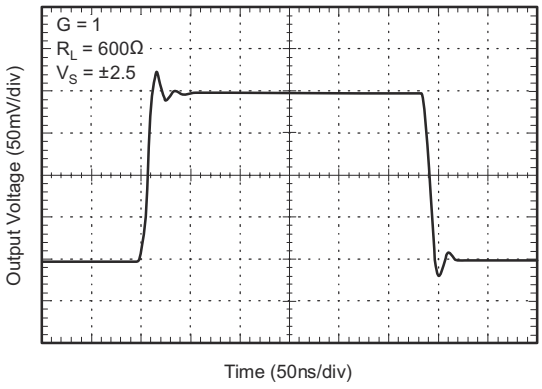


图 7-18. 小信号阶跃响应

Copyright © 2023 Texas Instruments Incorporated

7.7 典型特性 (continued)

T_A = 25°C，V_S = 5V，且 C_L = 0pF（除非另有说明）

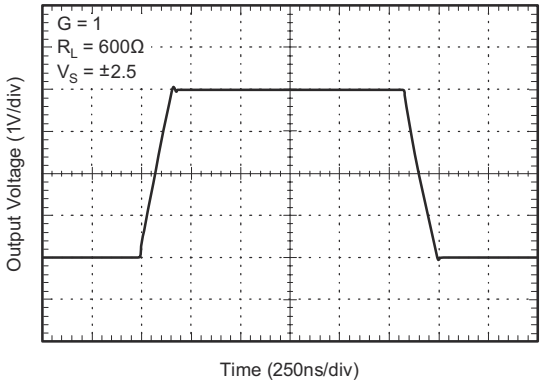


图 7-19. 大信号阶跃响应

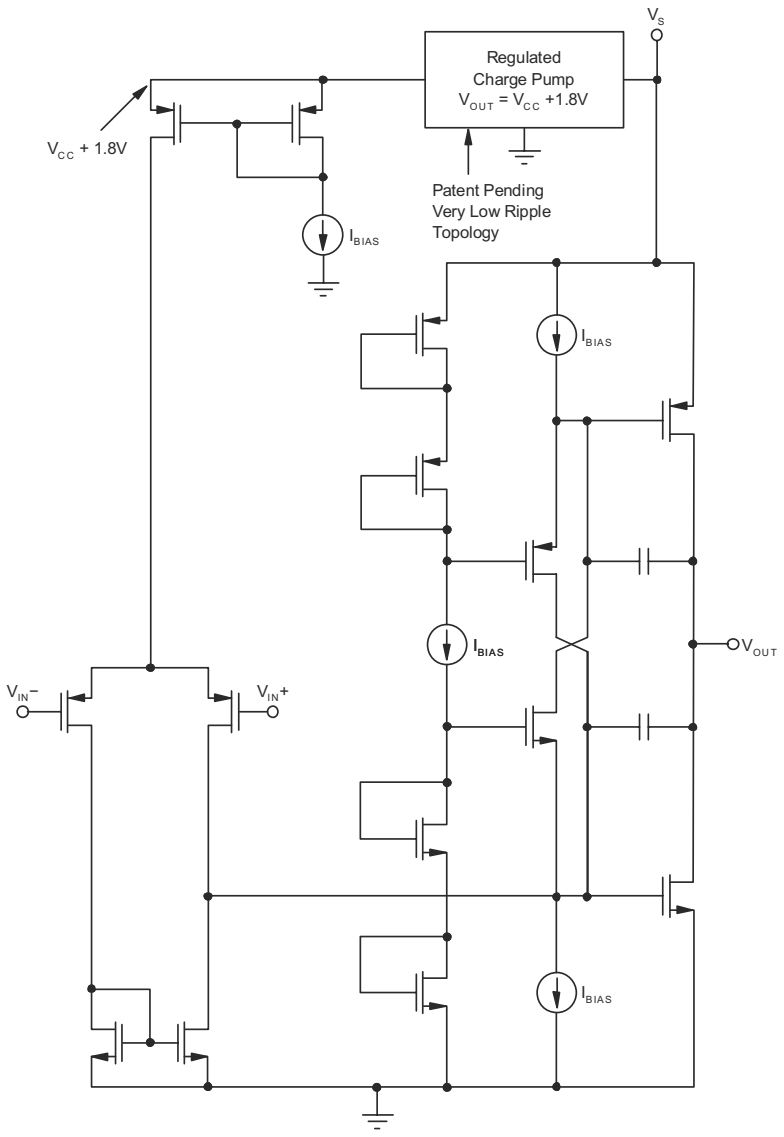
8 详细说明

8.1 概述

OPAx365 系列高性能轨到轨运算放大器是驱动 ADC 的理想选择。其他典型应用包括信号调节、手机功率放大器控制环路、音频和传感器放大。OPAx365 是可通过单电源或双电源提供工作电源的宽带放大器。

而且，OPA365 放大器参数的完全额定工作电压范围为 2.2V 至 5.5V。多种技术规格适用于 –40°C 至 +125°C 的温度范围。*节 7.7* 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

8.2 功能方框图



Copyright © 2016, Texas Instruments Incorporated

Copyright © 2023 Texas Instruments Incorporated

8.3 特性说明

8.3.1 轨到轨输入

OPAx365 产品系列具有真正的轨到轨输入运行，电源电压低至 ±1.1V (2.2V)。独特的零交叉输入拓扑消除了许多典型的轨到轨互补级运算放大器的输入失调电压转换区域。该拓扑还使得 OPAx365 能够在整个输入范围内（扩展到超过两个电源轨 100mV）提供出色的共模性能，如图 8-1 所示。当驱动 ADC 时，OPAx365 的高线性 V_{CM} 范围确保运算放大器或 ADC 系统线性性能不会下降。

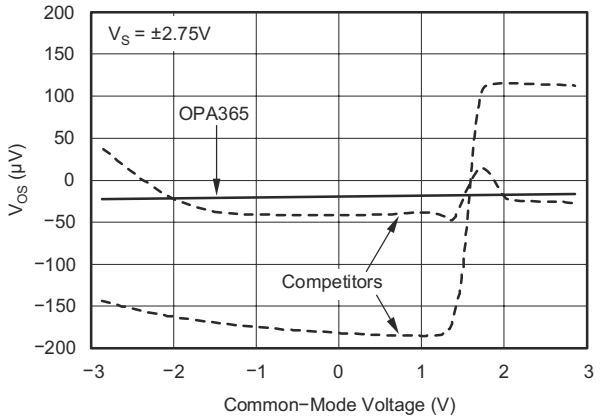


图 8-1. OPA365 在整个共模范围内的线性失调电压

有关轨到轨输入电路的简化版原理图，请参阅 *节 8.2*。

8.3.2 输入和 ESD 保护

OPAx365 器件在所有引脚上均整合了内部静电放电 (ESD) 保护电路。在输入和输出引脚的情况下，这种保护主要包括连接在输入和电源引脚之间的导流二极管。只要电流如 *节 7.1* 中所述不超过 10mA，这些 ESD 保护二极管还能提供电路内输入过驱保护。图 8-2 展示了如何通过将串联输入电阻器添加到被驱动的输入端来限制输入电流。添加的电阻器会增加放大器输入端的热噪声，在对噪声敏感的应用中，该值必须保持在最低。

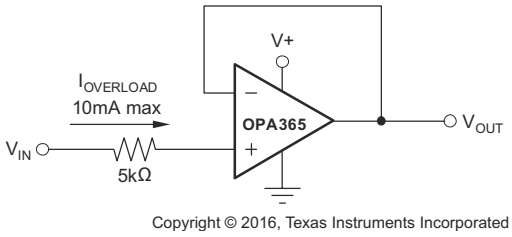


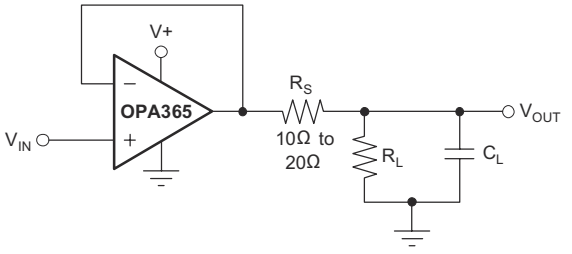
图 8-2. 输入电流保护

8.3.3 电容负载

OPAx365 可用于需要驱动容性负载的应用中。与所有运算放大器一样，在某些特定情况下，OPAx365 可能会变得不稳定，并产生振荡。在确定放大器是否将稳定运行时，需要考虑一些因素，如特定的运算放大器电路配置、布局、增益和输出负载等。与在更高噪声增益下工作的放大器相比，采用单位增益 (+1 – V/V) 缓冲器配置驱动电容负载的运算放大器更容易出现不稳定的情况。与运算放大器输出电阻结合在一起的容性负载在反馈环路内生成一个使相位裕量减小的极点。相位裕量的减小随着负载电容的增加而增加。

在单位增益配置下工作时，OPAx365 在纯容性负载达到大约 1nF 时仍然保持稳定。某些电容值很高的电容器 (C_L > 1 μF) 的等效串联电阻 (ESR) 足以改变反馈环路内的相位特性，从而使放大器保持稳定。增加放大器闭环增益使得放大器能够驱动更大的电容。如果在电压增益更高时观察放大器的过冲响应，可发现此能力的增长十分明显；另请参阅图 7-15。

图 8-3 显示了放大器在单位增益下运行时增大容性负载驱动能力的一种方法，即串行插入一个小电阻器（一般为 10Ω 到 20Ω），与输出串联。这个电阻器将大大减少与大容性负载相关的过冲和振铃。但这个方法可能会带来一个问题，即增加的串联电阻器和任何与容性负载并联的电阻器会产生一个分压器。此分压器会在输出端引入一个可减小输出摆幅的增益误差。分压器导致的误差有时不大。例如，负载电阻为 R_L = 10kΩ 和 R_S = 20Ω 时，增益误差仅为约 0.2%。但是，当 R_L 减小到 600Ω（OPAx365 可以驱动的负载）时，误差会增加到 7.5%。



Copyright © 2016, Texas Instruments Incorporated

图 8-3. 增强容性负载驱动能力

Copyright © 2023 Texas Instruments Incorporated

8.3.4 达到零伏 (0V) 输出电平

某些单电源应用要求运算放大器输出的摆幅介于 0V 至正满标量程电压之间，而且需要出色的精度。一个示例是使用运算放大器驱动一个输入范围为 0V 至 5V 的单电源 ADC。具有极轻输出负载的轨至轨输出放大器可以达到偏离 0V（或高端 $+V_S$）毫伏范围内的输出电平，但不能达到 0V。而且，需要的负载电流增加，0V 偏离也会增加。偏离增加是受到 CMOS 输出级的限制所致。

在放大器输出和负电压源之间连接一个下拉电阻器时，OPAx365 可以实现 0V 的输出电平，甚至是低于 0V 数毫伏。但在该限值以下，非线性和限制条件变得显著。图 8-4 显示了使用此方法的电路。

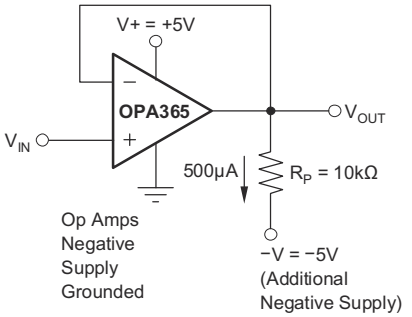
当 OPAx365 作为单位增益缓冲器连接时，需要大概 500 μA 的下拉电流。切合实际的终端电压 (V_{NEG}) 是 −5V，但也可以使用其他方便的负电压。下拉电阻器 R_L 的计算方式是 $R_L = [(V_O - V_{NEG}) / (500\ \mu A)]$。

使用 0V 最低输出电压 (V_O)，$R_L = [0V - (-5V)] / (500\ \mu A)] = 10k\ \Omega$。请记住，终端电压越低，在正输出电压偏移期间加载输出的下拉电阻越小。

备注

该方法并不适用于所有的运算放大器，只能应用于专门针对这种方式进行设计的运算放大器（如 OPAx365）。而且，在 0V 电压下运行 OPAx365 输出会更改输出级工作条件，导致开环增益和带宽在一定程度上降低。

驱动电容负载时请记住这些注意事项，因为这些条件可以影响电路瞬态响应和稳定性。



Copyright © 2016, Texas Instruments Incorporated

图 8-4. 摆动到接地

8.3.5 有源滤波

OPAx365 是需要宽带宽、快速转换率、低噪声、单电源运算放大器的有源滤波器应用的理想选择。图 8-5 显示了采用多反馈 (MFB) 拓扑的 500kHz 二阶低通滤波器。这些组件经过挑选，旨在提供最大平坦度的巴特沃斯型响应。超过截止频率时，具有每十倍频 –40dB 的下降率。巴特沃斯响应非常适合需要可预测增益特性的应用，例如在 ADC 前面使用的抗混叠滤波器。

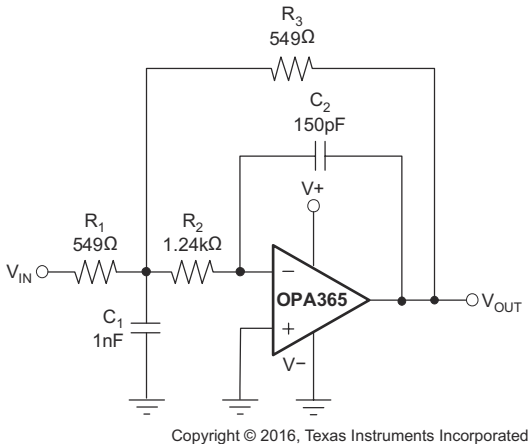


图 8-5. 二阶巴特沃斯 500kHz 低通滤波器

在考虑使用 MFB 滤波器时，一个值得注意的地方是输出相对于输入反相。如果不需要或不想反相，可以通过下面的其中一种选项实现同相输出：

- 添加反相放大器。
- 额外增加一个二阶 MFB 级。
- 使用同相滤波器拓扑，如 Sallen-Key。

图 8-6 中显示了 Sallen-Key 拓扑。

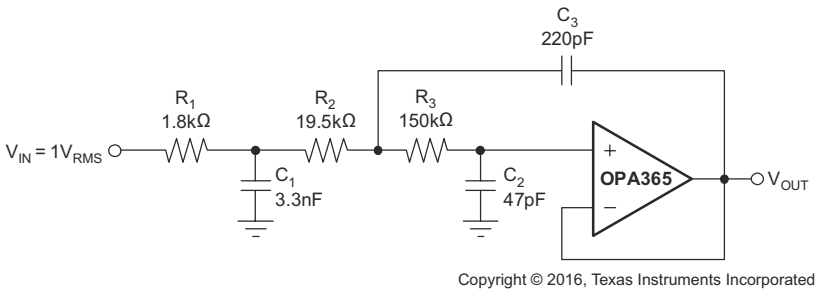


图 8-6. 配置为三级 20kHz Sallen-Key 滤波器

8.4 器件功能模式

OPA365 系列具有单功能模式，可在电源电压大于 2.2V (±1.1V) 的条件下工作。OPA365 系列的最大电源电压为 5.5V (±2.75V)。

Copyright © 2023 Texas Instruments Incorporated

9 应用和实现

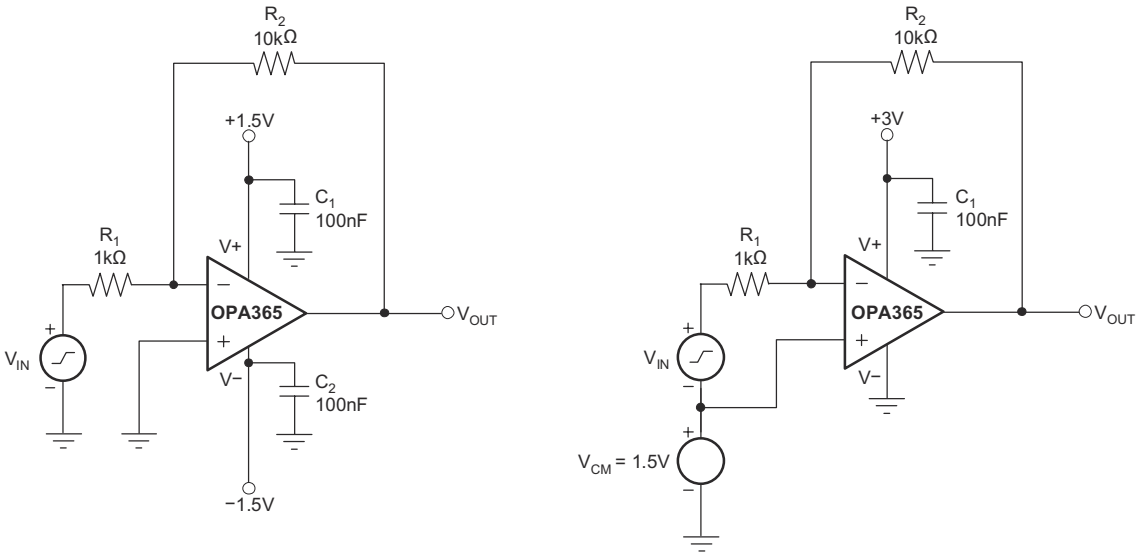
备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

9.1.1 基本放大器配置

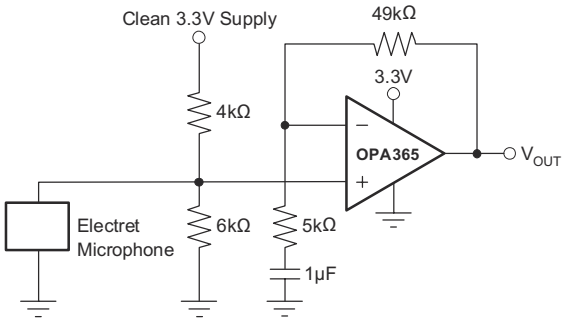
同其他单电源运算放大器一样，OPAx365 可通过单电源或双电源提供工作电源。图 9-1 显示了通过单电源连接实现的典型的双电源连接。OPAx365 配置为增益为 −10V/V 的基本反相放大器。该双电源连接具有以零为中心的输出电压，而单电源连接则具有以共模电压 V_{CM} 为中心的输出。对于所示的电路，该电压为 1.5 V，但它可以是共模输入电压范围内的任何值。OPAx365 V_{CM} 范围在电源轨基础上向外扩展了 100mV。



Copyright © 2016, Texas Instruments Incorporated

图 9-1. 基本电路连接

图 9-2 显示了由电阻分压器提供 V_{CM} 的单电源驻极体麦克风应用。分压器还为驻极体元件提供偏置电压。



Copyright © 2016, Texas Instruments Incorporated

图 9-2. 麦克风前置放大器

9.2 典型应用

低通滤波器通常用于在信号处理应用中降低噪声并防止混叠。OPAx365 器件用于构建高速、高精度的有源滤波器。图 9-3 展示了信号处理应用中常见的二阶低通滤波器。

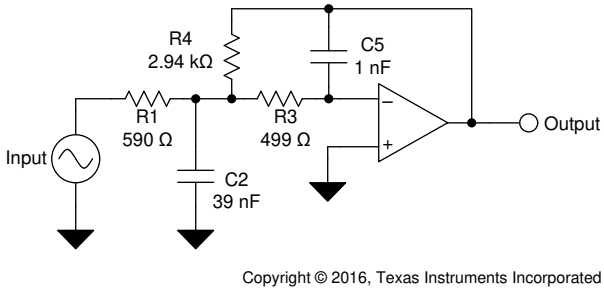


图 9-3. 二阶低通滤波器

9.2.1 设计要求

本设计示例使用以下参数：

- 增益 = 5V/V（反相增益）
- 低通截止频率 = 25kHz
- 通带中增益峰值为 3dB 的二阶切比雪夫滤波器响应

9.2.2 详细设计流程

图 9-3 展示了用于低通网络功能的无限增益多反馈电路。使用方程式 1 计算电压传递函数。

$$\frac{\text{Output}}{\text{Input}}(s) = \frac{-1/R_1R_3C_2C_5}{s^2 + (s/C_2)(1/R_1 + 1/R_3 + 1/R_4) + 1/R_3R_4C_2C_5} \tag{1}$$

该电路将产生信号反转。对于该电路，使用方程式 2 计算直流增益和低通截止频率。

$$\text{Gain} = \frac{R_4}{R_1}$$
$$f_C = \frac{1}{2\pi}\sqrt{(1/R_3R_4C_2C_5)} \tag{2}$$

可使用软件工具简化滤波器设计。滤波器设计工具是一款简单、功能强大且便于使用的有源滤波器设计程序。利用滤波设计器，用户可使用精选 TI 运算放大器和 TI 供应商合作伙伴提供的无源器件来打造理想滤波器设计方案。

Copyright © 2023 Texas Instruments Incorporated

9.2.3 应用曲线

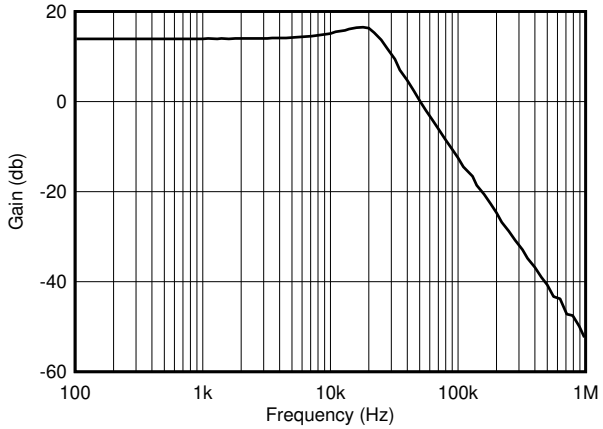


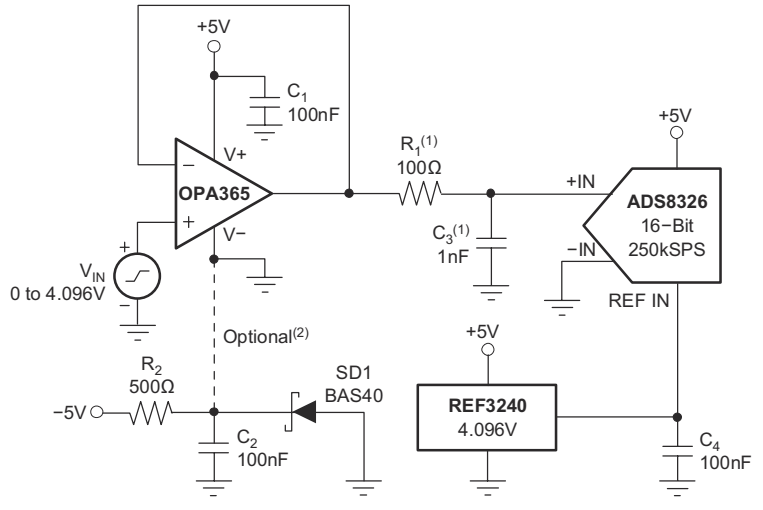
图 9-4. OPA365 二阶 25kHz 切比雪夫低通滤波器

9.3 系统示例

9.3.1 驱动模数转换器

OPAx365 具有极宽的共模输入范围、轨至轨输入和输出电压能力以及高速度，是现代 ADC 的理想驱动器。而且，由于 OPAx365 不存在一些轨至轨 CMOS 运算放大器所具有的输入失调电压转换特征，因此此类器件可在整个输入电压摆幅范围内提供低 THD 和出色的线性性能。

图 9-5 展示了驱动 ADS8326 的 OPA365，ADS8326 是一种 16 位、250kSPS 转换器。放大器作为单位增益同相缓冲器进行连接，输出摆动到 0V，因此可直接兼容 ADC 负满量程输入电平。使用由二极管正向压降建立的小负电压为 OPA365 V– 引脚供电可实现 0V 电平。小型信号切换二极管或肖特基二极管提供 –0.3V 至 –0.7V 范围内的负电源电压。电源轨至轨等于 V+ 加上小负电压。



(1) 建议值；可能需要根据具体应用进行调整。

(2) 由于运算放大器输出摆幅限制，单电源应用会在接近接地时丢失少量的 ADC 代码。如果提供负电源，这个简单电路可以产生 –0.3V 电源，使输出摆动到真正的接地电位。

图 9-5. 驱动 ADS8326

驱动无需使输出向下摆动到 0V 的 ADC 的一个方法使用小幅压缩的 ADC 满量程输入范围 (FSR)。例如，图 9-6 显示在使用 5V 电源和 2.5V V_{REF} 供电时，16 位 ADS8361 的最大 FSR 为 0V 至 5V。其目的是使 ADC 输入范围与运算放大器全线性输出摆幅范围一致；例如，输出范围为 0.1V 至 4.9V。使用电阻分压器将来自 ADS8361 ADC 的参考输出从 2.5V 分压至 2.4V。随后，ADC FSR 变为以 2.5V 共模电压为中心的 4.8V_{PP}。来自 ADS8361 参考引脚的电流限制为大概 ±10 µA。此处使用 5 µA 偏置分压器。电阻器必须精确到可以保持 ADC 增益精度。此方法的另外一个好处是无需使用负电源电压；这些器件不需要额外的电源电流。

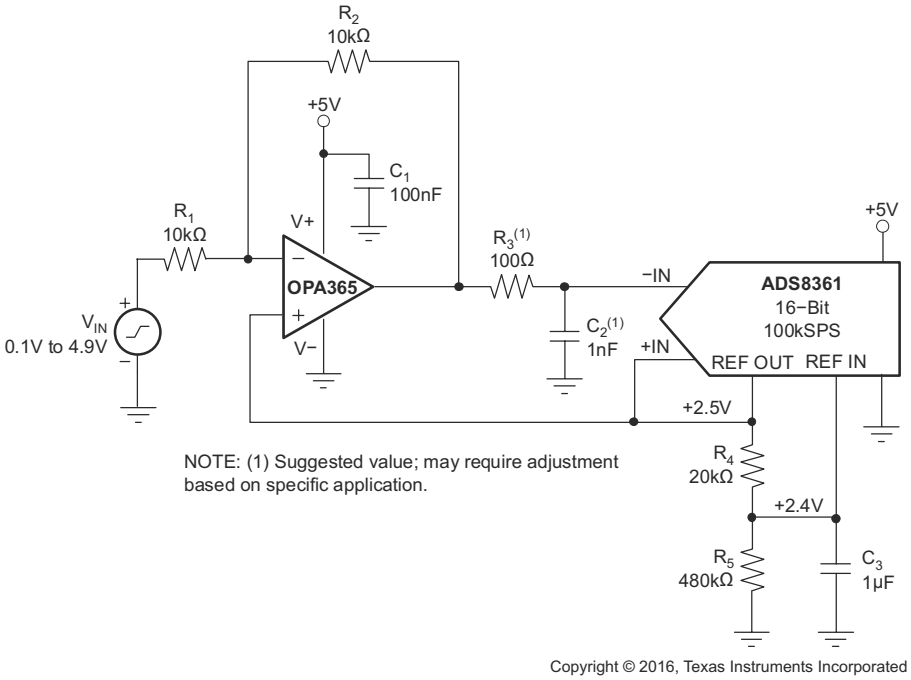


图 9-6. 驱动 ADS8361

运算放大器和 ADS8361 之间包括一个由 R_1 和 C_1 构成的电阻电容 (RC) 网络。RC 网络不仅提供高频滤波器功能，更重要的是，它作为一个电荷库使用，给转换器内部保持电容充电。该功能确保当 ADC 输入特征在整个转换周期中发生变化时，能够保持运算放大器的输出线性性能。根据特定的应用和 ADC，为了获得出色的瞬变性能，可能需要对 R_1 和 C_1 值进行一些优化。

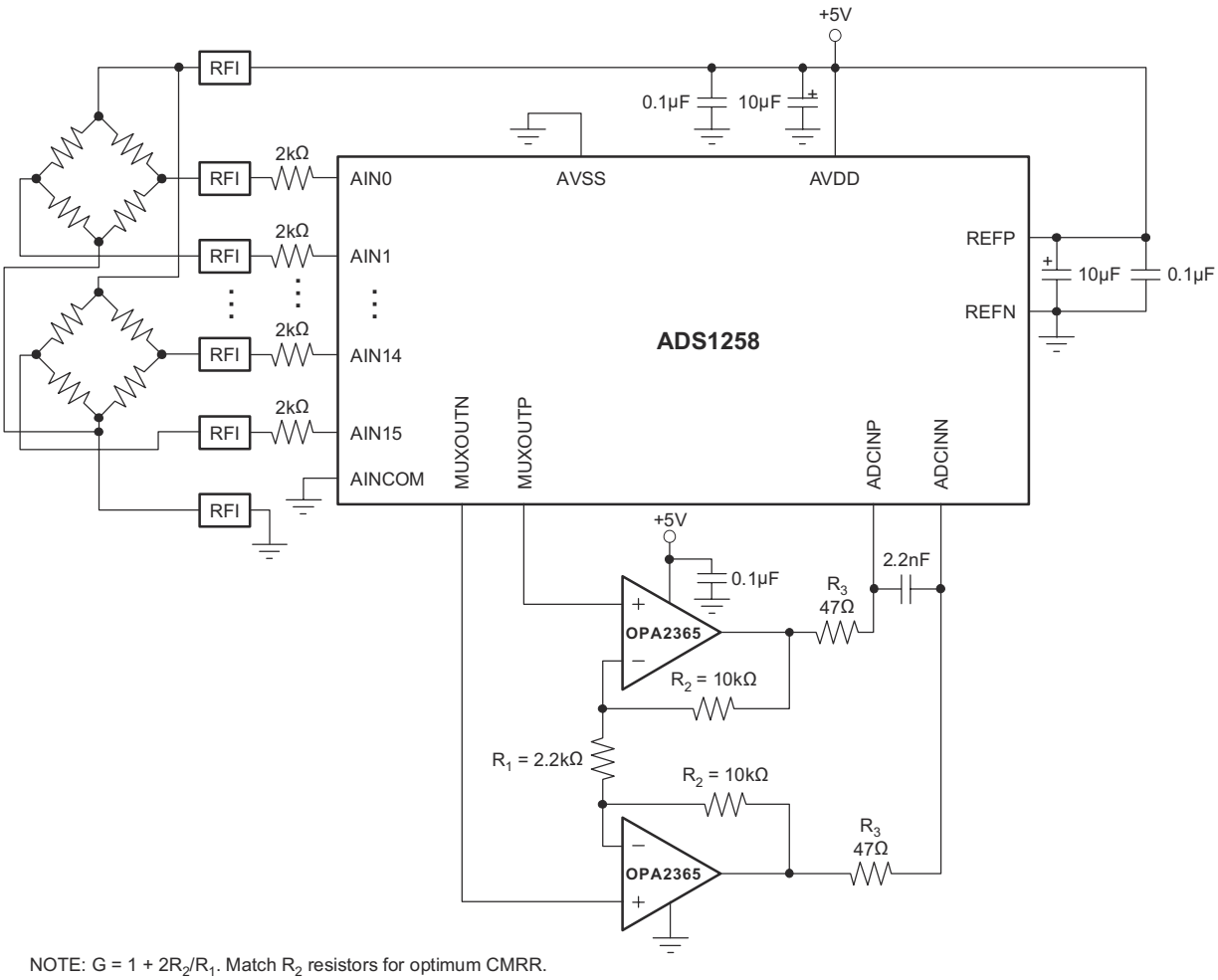
图 9-7 显示了在 ADS1258 电桥传感器电路中提供信号调节的 OPA2365 双路运算放大器。OPA2365 作为差分输入和差分输出放大器连接在 ADS1258 16:1 多路复用器之后。该级的电压增益约为 10V/V。在差分模式中（而不是在单端模式中）驱动 ADS1258 内部 ADC，可以充分发挥转换器的线性性能。为了更好地发挥共模抑制作用，两个 R_2 电阻器必须紧密匹配。

请注意，在 图 9-7 中，放大器、电桥、ADS1258 和内部参考都由相同的 5V 单电源供电。该比例式连接有助于消除励磁电压漂移影响和噪声。为了获得出色性能，5V 电源必须尽量消除噪声和瞬变。

将 ADS1258 数据速率设置为最大值并启用斩波功能时，此电路产生 12 位无噪声分辨率（50mV 满量程输入）。

斩波功能可以将 ADS1258 失调电压和温漂降低到极低的水平。在 ADC 输入处需要使用一个 2.2nF 的电容器将采样电流旁通。47Ω 电阻器将 OPA2365 输出与较大的 2.2nF 电容负载隔离。

Copyright © 2023 Texas Instruments Incorporated



NOTE: G = 1 + 2R_2/R_1. Match R_2 resistors for optimum CMRR.

Copyright © 2016, Texas Instruments Incorporated

图 9-7. 调节单电源上 ADS1258 的输入信号

9.4 电源相关建议

OPAx365 系列的额定工作电压为 2.2V 至 5.5V（±1.1V 至 ±2.75V）；多种规格适用于 –40°C 至 +125°C 的温度范围。*节 7.7* 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

9.5 布局

9.5.1 布局指南

为了实现器件的最佳工作性能，应使用良好的 PCB 布局实践，包括：

- 噪声可通过全部电路电源引脚以及运算放大器传入模拟电路。旁路电容用于通过为局部模拟电路提供低阻抗电源，以降低耦合噪声。
  - 在每个电源引脚和接地端之间接入低等效串联电阻 (ESR) 0.1µF 陶瓷旁路电容，并尽量靠近器件放置。从 V+ 到接地端之间的单个旁路电容适用于单电源应用。
  - OPAx365 支持高输出电流（超过 65mA）。具有低阻抗负载或容性负载以及快速瞬态信号的应用需要电源提供较大电流。较大的旁路电容器（如 1µF 固体钽电容器）可以提高这些应用中的动态性能。
- 将电路中的模拟部分和数字部分单独接地是最简单最有效的噪声抑制方法之一。通常将多层 PCB 中的一层或多层专门作为接地层。接地层有助于散热和减少电磁干扰 (EMI) 噪声拾取。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流的流动。
- 为了减少寄生耦合，请让输入走线尽可能远离电源或输出走线。如果这些走线不能保持分离，则敏感走线与有噪声走线垂直相交比平行更好。

- 外部元件应尽量靠近器件放置。如图 9-8 所示，使 RF 和 RG 靠近反相输入以更大限度地减小寄生电容。
- 尽可能缩短输入走线。切记：输入走线是电路中最敏感的部分。
- 考虑在关键走线周围设定驱动型低阻抗保护环。保护环可以显著减少附近走线在不同电势下产生的漏电流。
- 为获得出色性能，请在组装 PCB 板后对其进行清洁。
- 任何精密集成电路都可能因湿气渗入塑料封装中而出现性能变化。在执行任何 PCB 水清洁流程之后，将 PCB 组件烘干，以去除清洁时渗入器件封装中的湿气。大多数情形下，清洗后在 85°C 下低温烘干 30 分钟即可。

9.5.2 布局示例

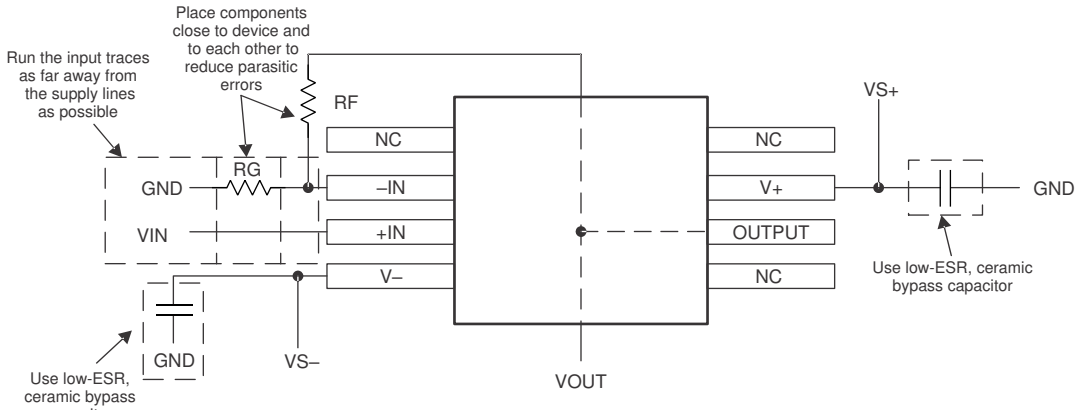


图 9-8. 布局建议

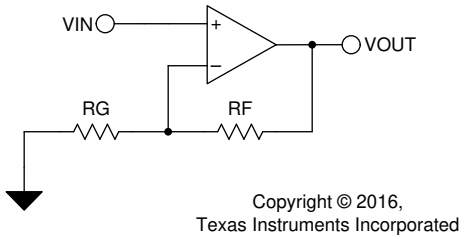


图 9-9. 原理图表示

Copyright © 2023 Texas Instruments Incorporated

10 器件和文档支持

10.1 器件支持

10.1.1 开发支持

10.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

10.1.1.2 TINA-TI™ 仿真软件（免费下载）

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从设计工具和仿真网页免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 TINA-TI™ 软件文件夹中下载免费的 TINA-TI 仿真软件。

10.1.1.3 DIP-Adapter-EVM

借助 DIP-Adapter-EVM 加快运算放大器的原型设计和测试，该 EVM 有助于快速轻松地连接小型表面贴装器件并且价格低廉。使用随附的 Samtec 端子板连接任何受支持的运算放大器，或者将这些端子板直接连接至现有电路。DIP-Adapter-EVM 套件支持以下业界通用封装：D 或 U (SOIC-8)、PW (TSSOP-8)、DGK (VSSOP-8)、DBV（SOT-23-6、SOT-23-5 和 SOT-23-3）、DCK（SC70-6 和 SC70-5）和 DRL (SOT563-6)。

10.1.1.4 DIYAMP-EVM

DIYAMP-EVM 是一款独特的评估模块 (EVM)，可提供真实的放大器电路，使用户能够快速评估设计概念并验证仿真。此 EVM 采用 3 种业界通用封装选项（SC70、SOT23 和 SOIC）并提供 12 种流行的放大器配置，包括放大器、滤波器、稳定性补偿以及同时适用于单电源和双电源的比较器配置。

10.1.1.5 TI 参考设计

TI 参考设计是由 TI 的精密模拟应用专家创建的模拟解决方案。TI 参考设计提供了许多实用电路的工作原理、组件选择、仿真、完整印刷电路板 (PCB) 电路原理图和布局布线、物料清单以及性能测量结果。TI 参考设计可在线获取，网址为 https://www.ti.com/reference-designs。

10.1.1.6 滤波器设计工具

滤波器设计工具是一款简单、功能强大且便于使用的有源滤波器设计程序。利用滤波设计器，用户可使用精选 TI 运算放大器和 TI 供应商合作伙伴提供的无源器件来打造理想滤波器设计方案。

设计工具和仿真网页以基于网络的工具形式提供滤波设计工具。用户通过该工具可在短时间内完成多级有源滤波器解决方案的设计、优化和仿真。

10.2 文档支持

10.2.1 相关文档

使用 OPAx365 时，建议参考下列相关文档。所有这些文档都可从 www.ti.com.cn 上下载（除非另有说明）。

- 德州仪器 (TI)，*FilterPro™ MFB 和 Sallen-Key 低通滤波器设计程序用户指南*
- 德州仪器 (TI)，*适用于 ADS8318 和 ADS8319 的低功耗输入和参考驱动器电路* 应用报告
- 德州仪器 (TI)，*运算放大器性能分析* 应用简报
- 德州仪器 (TI)，*运算放大器的单电源操作* 应用简报

Copyright © 2023 Texas Instruments Incorporated

- 德州仪器 (TI)，*The Best of Baker's Best – 放大器电子书*

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*订阅更新*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

10.5 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA2365AID	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA2365AID.A	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA2365AIDG4	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA2365AIDR	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA2365AIDR.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA2365AIDRG4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O2365A
OPA365AID	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A
OPA365AID.A	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A
OPA365AIDBVR	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDBVR.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDBVRG4	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDBVT	Active	Production	SOT-23 (DBV) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDBVT.A	Active	Production	SOT-23 (DBV) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDBVTG4	Active	Production	SOT-23 (DBV) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	OAVQ
OPA365AIDG4	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A
OPA365AIDR	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A
OPA365AIDR.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A
OPA365AIDRG4	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	O365A

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF OPA2365, OPA365 :

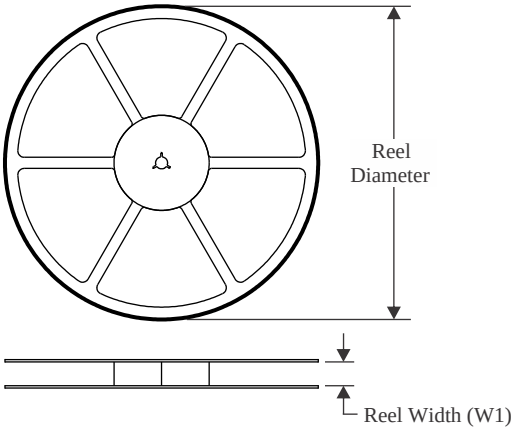
- Automotive : OPA2365-Q1, OPA365-Q1
- Enhanced Product : OPA365-EP

NOTE: Qualified Version Definitions:

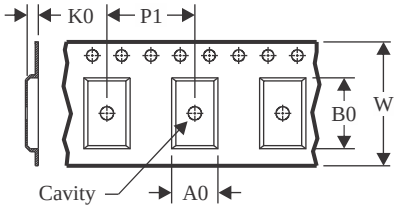
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION

REEL DIMENSIONS

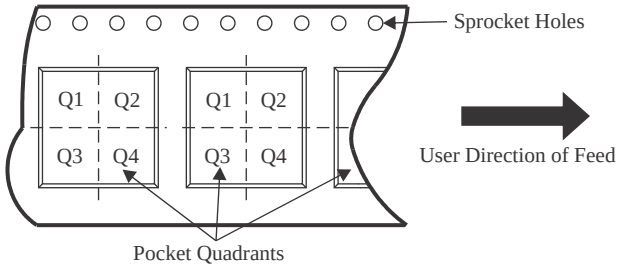


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

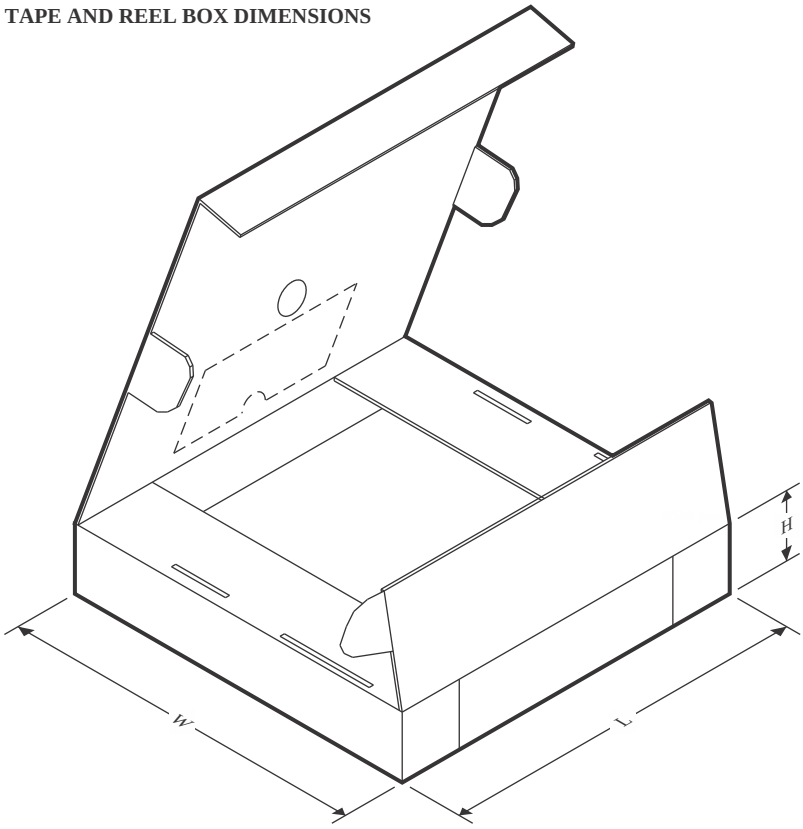
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2365AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA365AIDBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
OPA365AIDBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
OPA365AIDBVT	SOT-23	DBV	5	250	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
OPA365AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

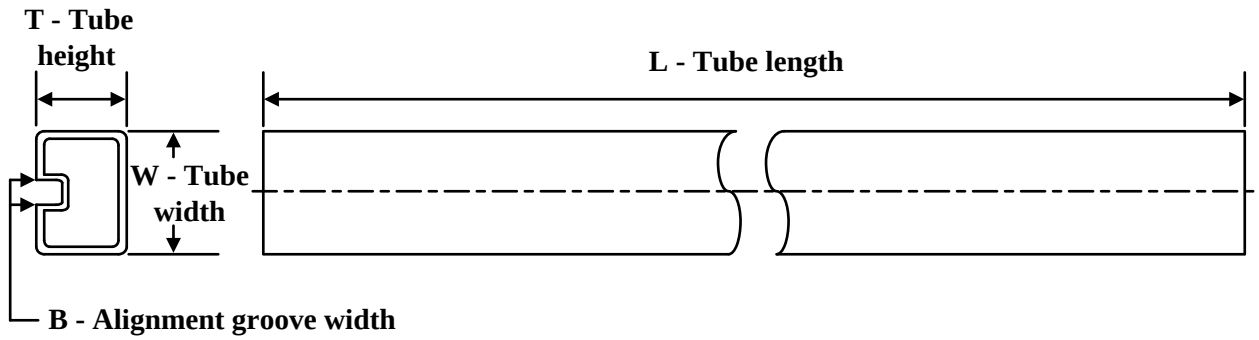
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA2365AIDR	SOIC	D	8	2500	353.0	353.0	32.0
OPA365AIDBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
OPA365AIDBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
OPA365AIDBVT	SOT-23	DBV	5	250	180.0	180.0	18.0
OPA365AIDR	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

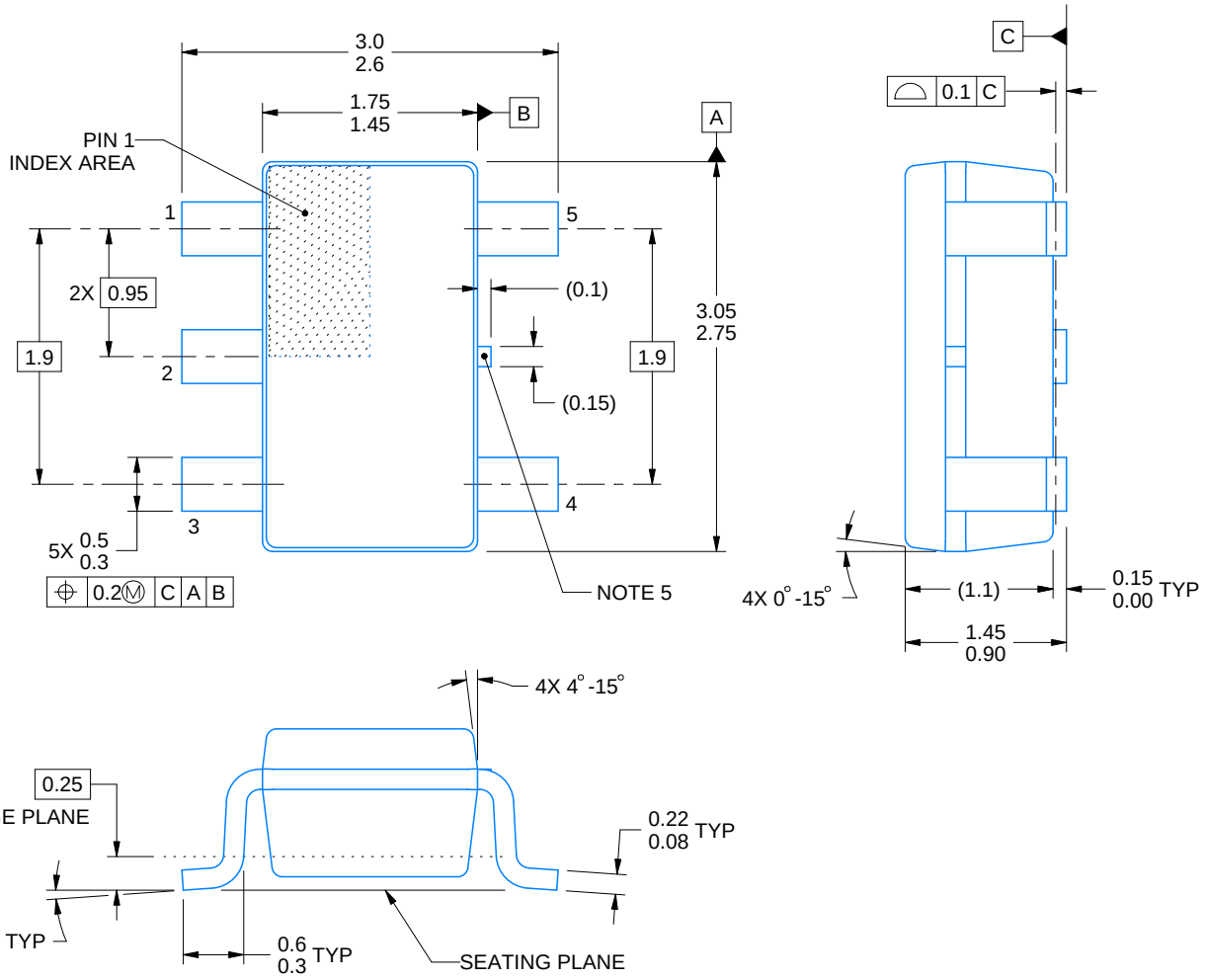
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA2365AID	D	SOIC	8	75	506.6	8	3940	4.32
OPA2365AID.A	D	SOIC	8	75	506.6	8	3940	4.32
OPA2365AIDG4	D	SOIC	8	75	506.6	8	3940	4.32
OPA365AID	D	SOIC	8	75	506.6	8	3940	4.32
OPA365AID.A	D	SOIC	8	75	506.6	8	3940	4.32
OPA365AIDG4	D	SOIC	8	75	506.6	8	3940	4.32

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

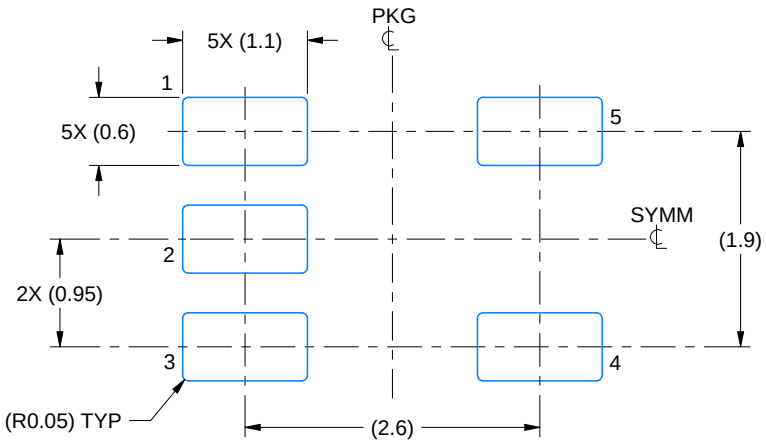
SMALL OUTLINE TRANSISTOR



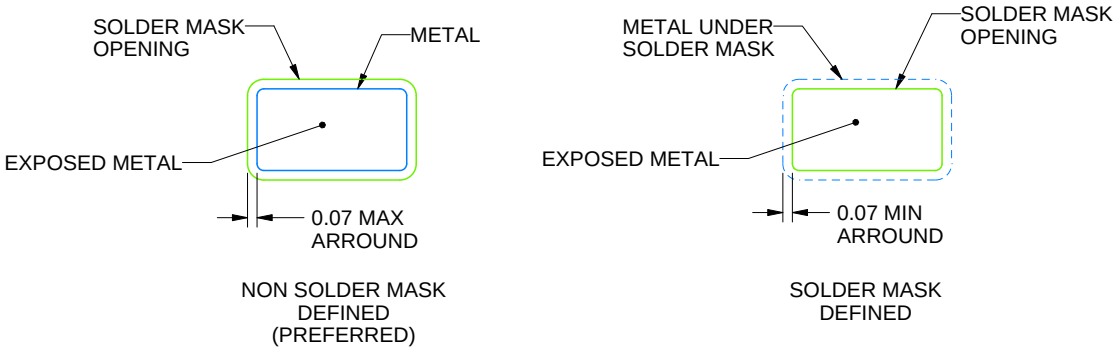
4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

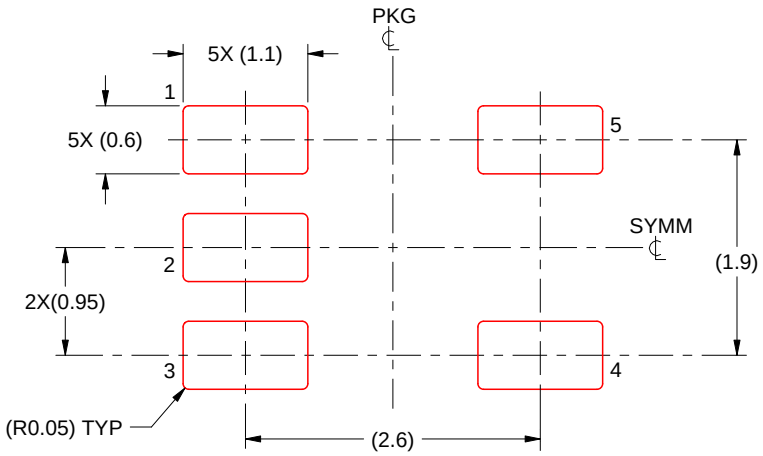


SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

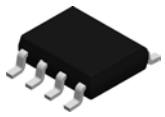


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

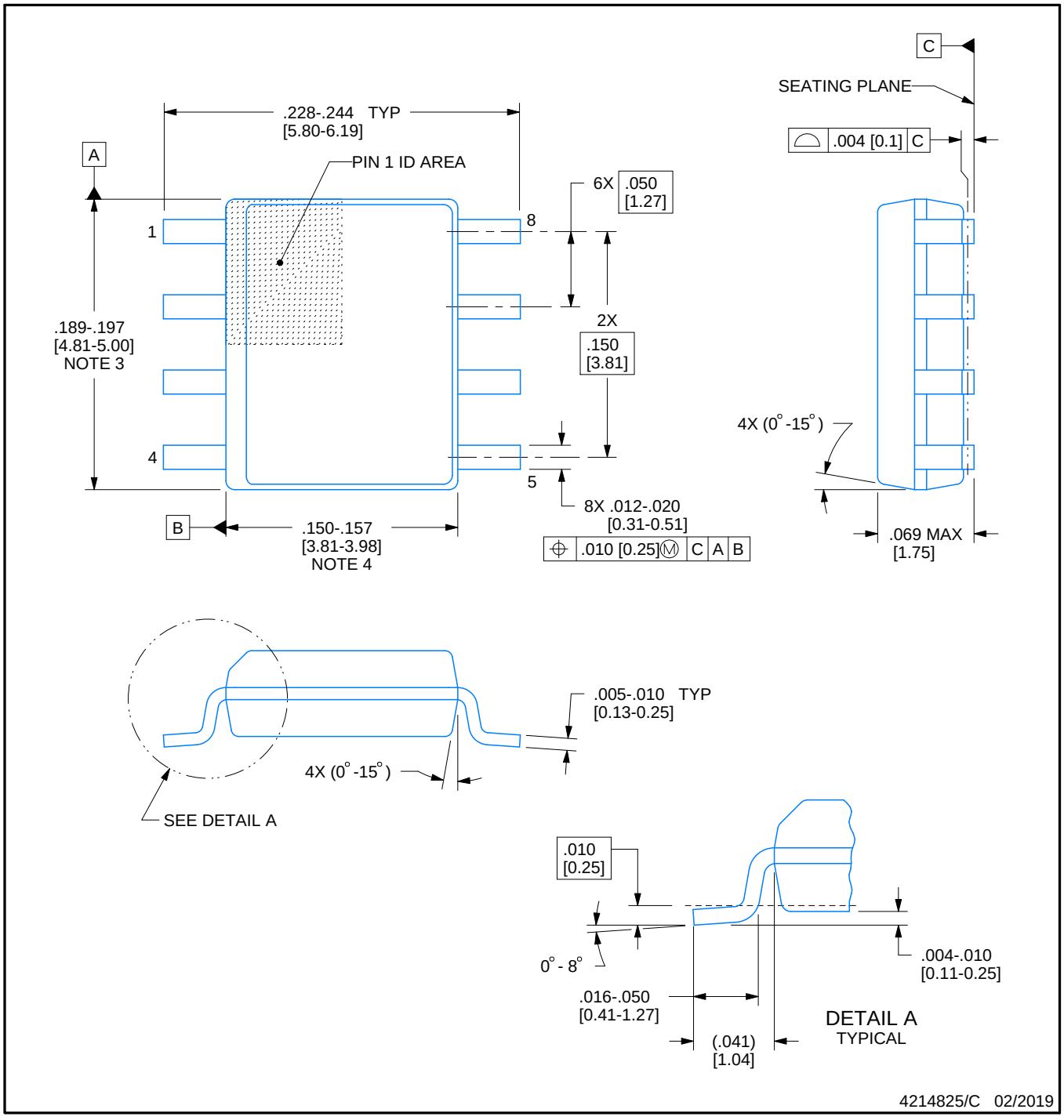


PACKAGE OUTLINE

D0008A

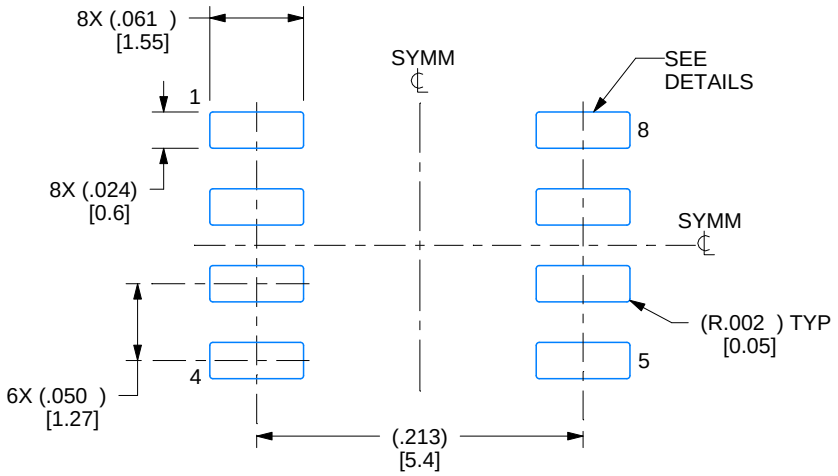
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

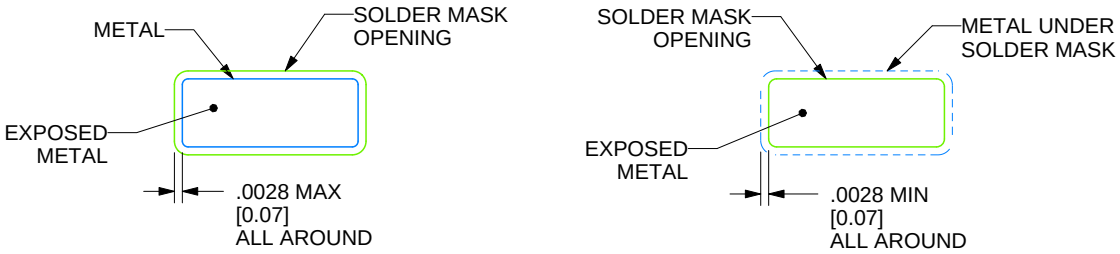


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

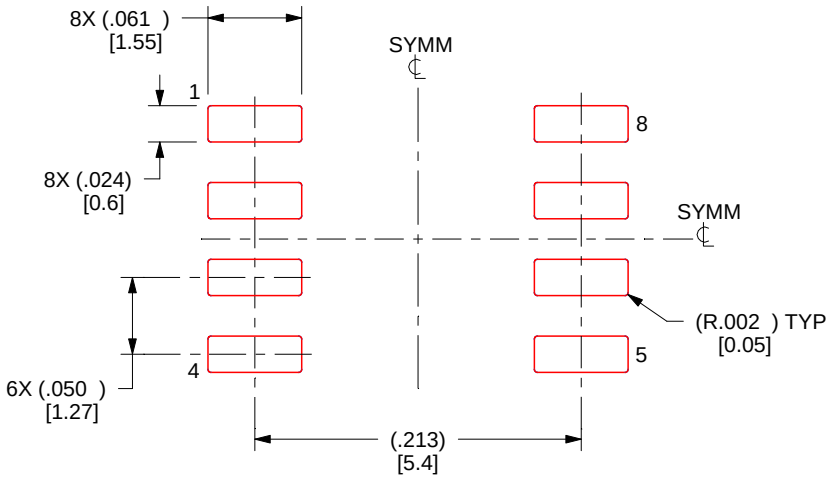
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月