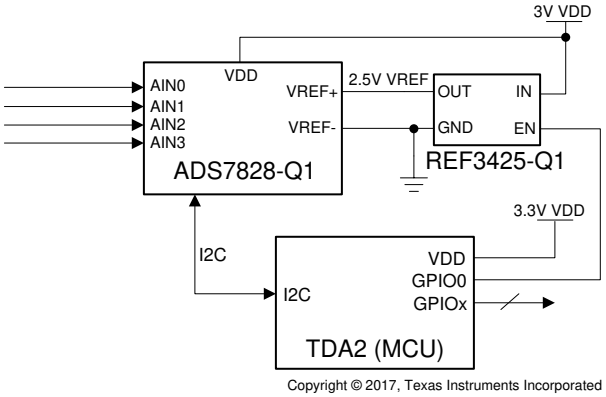
# REF34-Q1 低温漂、低功耗、小型串联电压基准

## 1 特性

- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度等级 1：–40°C 至 +125°C 环境工作温度范围
  - 器件 HBM ESD 分类等级 2
  - 器件 CDM ESD 分类等级 C6
- 初始精度：±0.05%（最大值）
- 温度系数：6 ppm/°C（最大值）
- 工作温度范围：-40°C 至 +125°C
- 输出电压选项：2.5V、3.0V、3.3V、4.096V、5.0V
- 输出电流：±10mA
- 低静态电流：95 µA（最大值）
- 关断模式电流低至：3 µA（最大值）
- 宽输入电压：12V
- 输出 1/f 噪声（0.1Hz 至 10Hz）：3.8µ$V_{PP}$/V
- 出色的长期稳定性（25ppm/1000 小时）
- 采用 6 引脚和 5 引脚 SOT-23 封装以及 8 引脚 MSOP 封装

## 2 应用

- 车身控制模块
- 车载充电器
- 牵引逆变器
- 电池管理系统
- 高级驾驶辅助系统




简化版原理图

## 3 说明

REF34-Q1 器件是低温漂 (6ppm/°C)、低功耗、高精度 CMOS 电压基准。该器件具有 ±0.05% 初始精度、低运行电流以及小于 95 µA 的功耗，还提供 3.8µ$V_{PP}$/V 的极低输出噪声，这使得器件在用于高分辨率数据转换器和噪声关键型系统时能够保持高信号完整性。

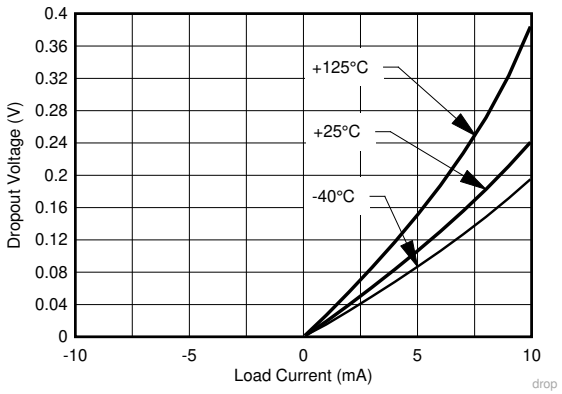
这些器件的低输出电压迟滞和低长期输出电压漂移进一步提高了稳定性和系统可靠性。此外，此类器件的小尺寸和低运行电流 (95 µA) 使其非常适合电池供电类应用。REF34-Q1 具有一个可将器件设置为关断模式的使能引脚，在该模式下，器件消耗低待机电流 (3 µA)，有助于降低待机期间的总体系统功耗。

REF34-Q1 系列具有 −40°C 至 +125°C 的宽额定温度范围。有关其他电压选项，请联系 TI 销售代表。

器件信息(1)

| 器件型号 | 封装 | 本体尺寸（标称值） |
|---|---|---|
| REF34xx-Q1 | SOT-23 (6) | 2.90mm × 1.60mm |
| REF34xxS-Q1 | SOT-23 (5) | 2.90mm × 1.60mm |
| REF34xx-Q1 | VSSOP (8) | 4.00mm × 4.00mm |

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。




不同温度条件下压降与电流负载间的关系

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

# 内容

**1 特性** ..... 1
**2 应用** ..... 1
**3 说明** ..... 1
**4 修订历史记录** ..... 2
**5 器件比较表** ..... 3
**6 引脚配置和功能** ..... 3
6.1 引脚功能 ..... 3
**7 规格** ..... 5
7.1 绝对最大额定值 ..... 5
7.2 ESD 等级 ..... 5
7.3 建议运行条件 ..... 5
7.4 热性能信息 ..... 5
7.5 电气特性 ..... 6
**8 典型特性** ..... 8
**9 参数测量信息** ..... 13
9.1 焊接热漂移 ..... 13
9.2 长期稳定性 ..... 14
9.3 热迟滞 ..... 14
9.4 功率耗散 ..... 15
9.5 噪声性能 ..... 16
**10 详细说明** ..... 17
10.1 概述 ..... 17
10.2 功能方框图 ..... 17
10.3 特性说明 ..... 17
10.4 器件功能模式 ..... 18
**11 应用和实施** ..... 19
11.1 应用信息 ..... 19
11.2 典型应用 ..... 19
**12 电源相关建议** ..... 24
**13 布局** ..... 24
13.1 布局指南 ..... 24
13.2 布局示例 ..... 24
**14 器件和文档支持** ..... 26
14.1 文档支持 ..... 26
14.2 接收文档更新通知 ..... 26
14.3 支持资源 ..... 26
14.4 商标 ..... 26
14.5 静电放电警告 ..... 26
14.6 术语表 ..... 26
**15 机械、封装和可订购信息** ..... 26

## 4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

**Changes from Revision B (August 2020) to Revision C (October 2020)** — **Page**

- 添加了 REF34-Q1 DGK 封装的信息 ..... 3
- 添加了 REF34xx-Q1 DGK 封装引脚功能的信息 ..... 3

**Changes from Revision A (September 2018) to Revision B (August 2020)** — **Page**

- 添加了 REF34xxS-Q1 的信息 ..... 3
- 添加了 REF34xxS-Q1 的信息 ..... 3

**Changes from Revision * (July 2018) to Revision A (September 2018)** — **Page**

- 将“预告信息”更改为“量产数据” ..... 1


Copyright © 2024 Texas Instruments Incorporated

## 5 器件比较表

| 产品(1) | | $V_{OUT}$ |
|---|---|---|
| REF3425-Q1 | REF3425S-Q1 | 2.5V |
| REF3430-Q1 | REF3430S-Q1 | 3.0V |
| REF3433-Q1 | REF3433S-Q1 | 3.3V |
| REF3440-Q1 | REF3440S-Q1 | 4.096V |
| REF3450-Q1 | REF3450S-Q1 | 5.0V |

(1) 有关完整的可订购器件型号，请参阅节 15。

## 6 引脚配置和功能

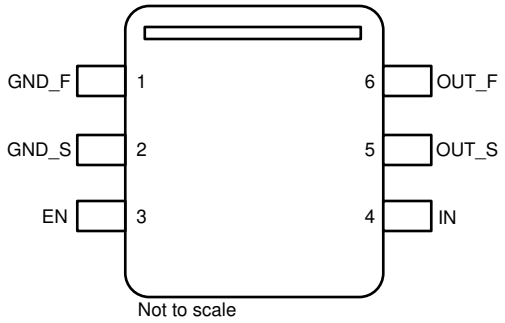



图 6-1. DBV 封装 6 引脚 SOT-23（顶视图）

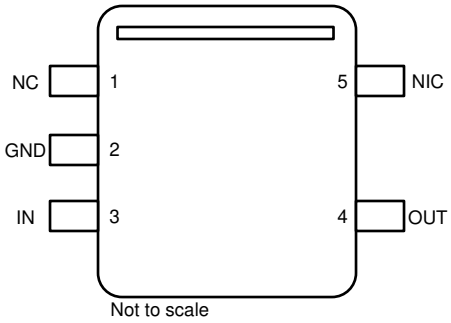



图 6-2. DBV 封装 5 引脚 SOT-23（顶视图）

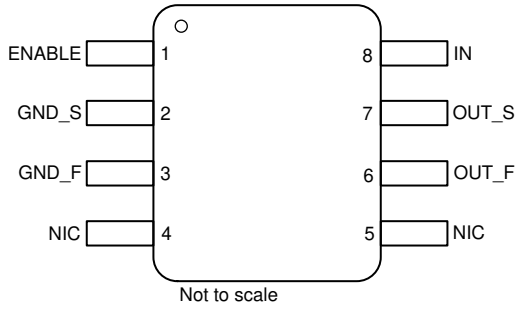



图 6-3. DGK 封装 8 引脚 VSSOP（顶视图）

### 6.1 引脚功能

| 引脚 | | | | 类型 | 说明 |
|---|---|---|---|---|---|
| 名称 | REF34xx-Q1 (DBV) | REF34xxS-Q1 (DBV) | REF34xx-Q1 (DGK) | | |
| GND_F | 1 | - | 3 | 接地 | 接地强制连接 |
| GND_S | 2 | - | 2 | 接地 | 接地检测连接 |
| GND | - | 2 | - | 接地 | 接地 |
| ENABLE | 3 | - | 1 | 输入 | 使用连接。启用或禁用器件。 |
| IN | 4 | 3 | 8 | 电源 | 输入电源电压连接 |
| OUT_S | 5 | - | 7 | 输出 | 基准电压输出检测连接 |
| OUT_F | 6 | - | 6 | 输出 | 基准电压输出强制连接 |
| OUT | - | 4 | - | 输出 | 基准电压输出连接 |
| NC | - | 1 | - | - | 测试引脚，从 0V 连接至 18V |

Copyright © 2024 Texas Instruments Incorporated

| 引脚 | | | | 类型 | 说明 |
|---|---|---|---|---|---|
| 名称 | REF34xx-Q1 (DBV) | REF34xxS-Q1 (DBV) | REF34xx-Q1 (DGK) | | |
| NIC | - | 5 | 4、5 | - | 无内部连接 |


Copyright © 2024 Texas Instruments Incorporated

# 7 规格

## 7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

| | | 最小值 | 最大值 | 单位 |
|---|---|---|---|---|
| 输入电压 | IN | -0.3 | 13 | V |
| | EN | -0.3 | IN + 0.3 | V |
| 输出电压 | $V_{OUT}$ | -0.3 | 5.5 | V |
| 输出短路电流 | | | 20 | mA |
| 工作温度范围，$T_A$ | | -55 | 150 | °C |
| 储存温度范围，$T_{stg}$ | | -65 | 170 | °C |

(1) 超过这些等级的应力可能会造成永久性损坏。长时间暴露在绝对最大条件下可能会降低器件的可靠性。这些列出的值仅仅是应力等级，并不意味着器件在这些条件或者超出指定条件的任何其他条件下能够正常运行。这些列出的值仅仅是应力等级，并不表示器件在这些条件下以及超出“电气特性表”中所规定的任何其他条件下能够正常运行。

## 7.2 ESD 等级

| | | | 值 | 单位 |
|---|---|---|---|---|
| $V_{(ESD)}$ | 静电放电 | 人体放电模型 (HBM)，符合 AEC Q100-002 标准 (1) | ±2500 | V |
| | | 充电器件模型 (CDM)，符合 AEC Q100-011 | ±1500 | |

(1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。

## 7.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

| | | 最小值 | 标称值 | 最大值 | 单位 |
|---|---|---|---|---|---|
| IN | 输入电压 | $V_{OUT}$ + $V_{DO}$ (1) | | 12 | V |
| EN | 使能电压 | 0 | | IN | V |
| $I_L$ | 输出电流 | -10 | | 10 | mA |
| $T_A$ | 工作温度 | -40 | 25 | 125 | °C |

(1) $V_{DO}$ = 压降电压

## 7.4 热性能信息

| 热指标(1) | | REF34-Q1 | | | 单位 |
|---|---|---|---|---|---|
| | | DBV | DBV | DGK | |
| | | 5 引脚 | 6 引脚 | 8 引脚 | |
| $R_{\theta JA}$ | 结至环境热阻 | 122.6 | 122.6 | 174.1 | °C/W |
| $R_{\theta JC(top)}$ | 结至外壳（顶部）热阻 | 80.2 | 80.2 | 61.3 | °C/W |
| $R_{\theta JB}$ | 结至电路板热阻 | 42 | 42 | 95.5 | °C/W |
| $\Psi_{JT}$ | 结至顶部特征参数 | 23.2 | 23.2 | 8.5 | °C/W |
| $\Psi_{JB}$ | 结至电路板特征参数 | 41.9 | 41.9 | 93.9 | °C/W |
| $R_{\theta JC(bot)}$ | 结至外壳（底部）热阻 | 不适用 | 不适用 | 不适用 | °C/W |

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2024 Texas Instruments Incorporated

## 7.5 电气特性

在 $V_{IN}$ = $V_{OUT}$ + $V_{DO}$、$C_{OUT}$ = 10μF、$C_{IN}$ = 0.1μF、$I_L$ = 0mA 条件下，最小值和最大值规格在 $T_A$ = –40℃ 至 125℃ 范围内测得；典型值规格在 $T_A$ = 25℃ 测得（除非另有说明）

| 参数 | | 测试条件 | | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| **精度和温漂** | | | | | | | |
| | 输出电压精度 | $T_A$ = 25°C | | -0.05 | | 0.05 | % |
| | 输出电压温度系数(1) | | | | 2.5 | 6 | ppm/℃ |
| **线路和负载调整率** | | | | | | | |
| $\Delta V_O/\Delta V_{IN}$ | 线路调整率 | $V_{IN}$ = $V_{OUT}$ + $V_{DO}$ (2) 至 12V | | | 2 | | ppm/V |
| | | $V_{IN}$ = $V_{OUT}$ + $V_{DO}$ (2) 至 12V | | | | 15 | |
| $\Delta V_O/\Delta I_L$ | 负载调整率 | $I_L$ = 0mA 至 10mA，$V_{IN}$ = $V_{OUT}$+ $V_{DO}$ (3) | 拉电流 | | 20 | | ppm/mA |
| | | | 拉电流 | | | 30 | |
| | | $I_L$ = 0mA 至 -10mA，$V_{IN}$ = $V_{OUT}$+ $V_{DO}$ (3) | 灌电流，REF3425-Q1 | | 40 | | |
| | | | 灌电流，REF3430-Q1 | | 43 | | |
| | | | 灌电流，REF3433-Q1 | | 48 | | |
| | | | 灌电流，REF3440-Q1 | | 60 | | |
| | | | 灌电流，REF3450-Q1 | | 70 | | |
| | | | 灌电流，REF3425-Q1 | | | 70 | |
| | | | 灌电流，REF3430-Q1 | | | 75 | |
| | | | 灌电流，REF3433-Q1 | | | 84 | |
| | | | 灌电流，REF3440-Q1 | | | 98 | |
| | | | 灌电流，REF3450-Q1 | | | 140 | |
| **噪声** | | | | | | | |
| $e_{np-p}$ | 低频噪声(4) | 0.1Hz ≤ f ≤ 10Hz | | | 5 | | μV p – p/V |
| | | 0.1Hz ≤ f ≤ 10Hz（REF3440 – Q1 和 REF3450 – Q1） | | | 3.8 | | |
| $e_n$ | 集成宽带噪声 | 10Hz ≤ f ≤ 10kHz | | | 24 | | μVrms |
| $e_n$ | 输出电压噪声密度 | f = 1kHz | | | 0.25 | | ppm/ √Hz |
| | | f = 1kHz（REF3440 – Q1 和 REF3450 – Q1） | | | 0.2 | | |
| **长期稳定性和迟滞** | | | | | | | |
| | 长期稳定性 (5) | DBV 封装 | 35℃ 时为 0h 至 1000h | | 25 | | ppm |
| | | | 35℃ 时为 1000h 至 2000h | | 10 | | |
| | 长期稳定性 (5) | DGK 封装 | 35℃ 时为 0h 至 1000h | | 17 | | |
| | 输出电压热迟滞(6) | DBV 封装 | 25°C、–40°C、125°C、25°C 周期 1 | | 30 | | ppm |
| | | | 25°C、–40°C、125°C、25°C 周期 2 | | 10 | | |
| | | DGK 封装 | 25°C、–40°C、125°C、25°C 周期 1 | | 20 | | |
| | | | 25°C、–40°C、125°C、25°C 周期 2 | | 10 | | |
| **导通时间** | | | | | | | |
| $t_{ON}$ | 导通时间 | 0.1% 的输出电压稳定，$C_L$ = 10μF，REF3425 – Q1 | | | 2.5 | | ms |
| **容性负载** | | | | | | | |
| $C_L$ | 稳定的输出电容器范围 | | | 0.1 | | 10 | μF |


Copyright © 2024 Texas Instruments Incorporated

在 $V_{IN}$ = $V_{OUT}$ + $V_{DO}$、$C_{OUT}$ = 10μF、$C_{IN}$ = 0.1μF、$I_L$ = 0mA 条件下，最小值和最大值规格在 $T_A$ = –40℃ 至 125℃ 范围内测得；典型值规格在 $T_A$ = 25℃ 测得（除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| **输出电压** | | | | | | |
| $V_{OUT}$ | 输出电压 | REF3425Q1 | | 2.5 | | V |
| | | REF3430Q1 | | 3.0 | | |
| | | REF3433Q1 | | 3.3 | | |
| | | REF3440Q1 | | 4.096 | | |
| | | REF3450Q1 | | 5.0 | | |
| **电源** | | | | | | |
| $V_{IN}$ | 输入电压 | | $V_{OUT}$ + $V_{DO}$ | | 12 | V |
| $I_L$ | 输出电流能力 | $V_{IN}$ = $V_{OUT}$ + $V_{DO}$ 至 12V | -10 | | 10 | mA |
| $I_Q$ | 静态电流 | 工作模式 | | 72 | 95 | μA |
| | | 关断模式(7) | | 2.5 | 3 | |
| $V_{DO}$ | 压降电压 | $I_L$ = 0mA | | 50 | | mV |
| | | $I_L$ = 0mA | | | 100 | |
| | | $I_L$ = 10mA | | | 500 | |
| $V_{EN}$ | 使能引脚电压(7) | 工作模式下的电压基准 (EN = 1) | 1.6 | | | V |
| | | 关断模式下的电压基准 (EN = 0) | | | 0.5 | |
| $I_{EN}$ | 使能引脚漏电流(7) | $V_{EN}$ = $V_{IN}$ = 12V | | 1 | 2 | μA |
| $I_{SC}$ | 短路电流 | $T_A$ = 25°C 时 $V_{OUT}$ = 0V | | 18 | 22 | mA |

(1) 温漂通过箱形法指定。有关更多详细信息，请参阅“低温漂”部分。
(2) 线路调整率测试的 $V_{DO}$ 为 50mV。
(3) 负载调整率测试的 $V_{DO}$ 为 500mV。
(4) 有关峰峰值噪声测量的更详细信息，请参阅“噪声性能”部分。
(5) 有关长期稳定性测量过程的更详细信息，请参阅“长期稳定性”部分。
(6) 有关热迟滞测量过程的更详细信息，请参阅“热迟滞”部分。
(7) 不适用于 REF34S 器件（DBV - 5 引脚封装）

Copyright © 2024 Texas Instruments Incorporated

# 8 典型特性

在 $T_A$ = 25°C、$V_{IN}$ = $V_{EN}$ = 12V、$I_L$ = 0mA、$C_L$ = 10 µ F、$C_{IN}$ = 0.1 µ F 的条件下测得（除非另有说明）

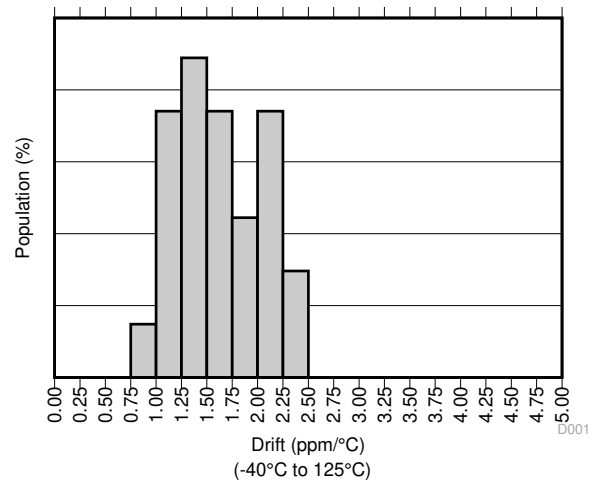



图 8-1. 温漂

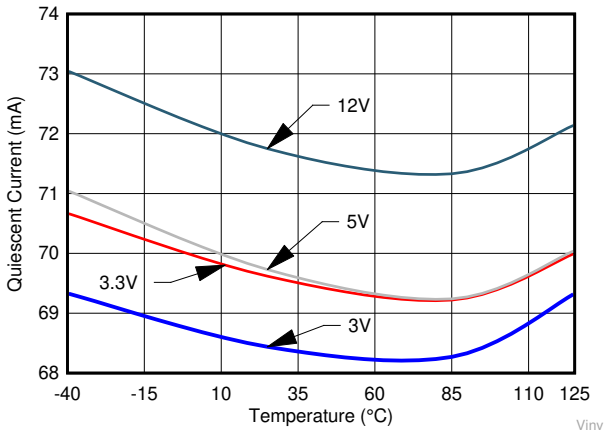



图 8-2. 不同温度下 $V_{IN}$ 与 $I_Q$ 间的关系

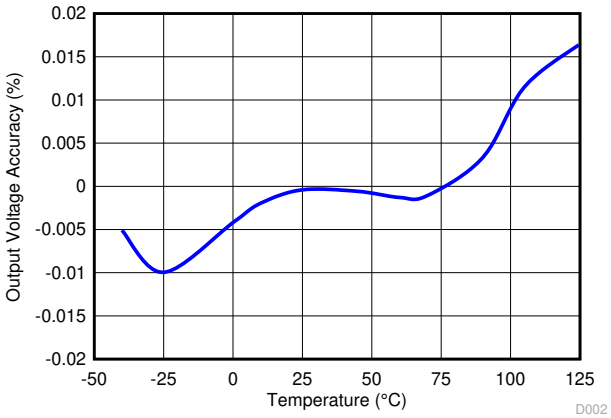



图 8-3. 输出电压精度与温度间的关系

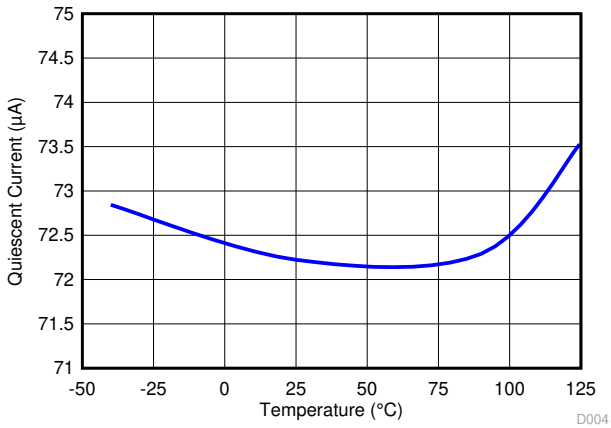



图 8-4. 静态电流与温度间的关系

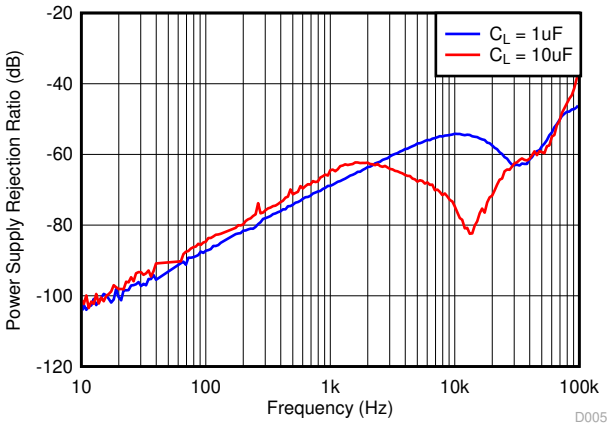



图 8-5. 电源抑制比与频率间的关系

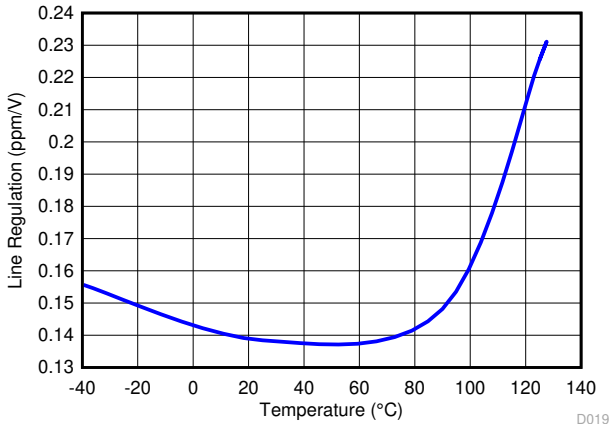



图 8-6. 线路调整率


Copyright © 2024 Texas Instruments Incorporated

## 8 典型特性（续）

在 $T_A$ = 25°C、$V_{IN}$ = $V_{EN}$ = 12V、$I_L$ = 0mA、$C_L$ = 10 µF、$C_{IN}$ = 0.1 µF 的条件下测得（除非另有说明）

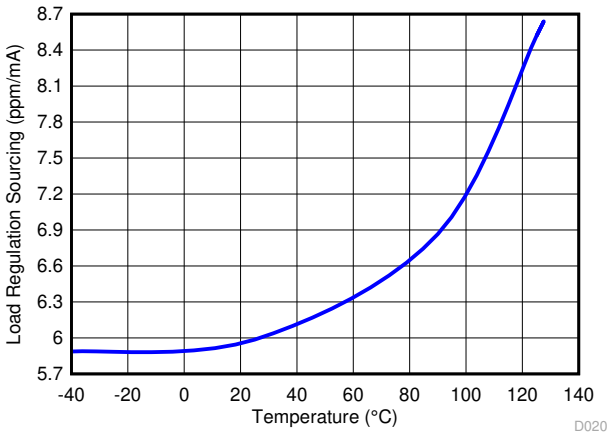



图 8-7. 负载调整拉电流

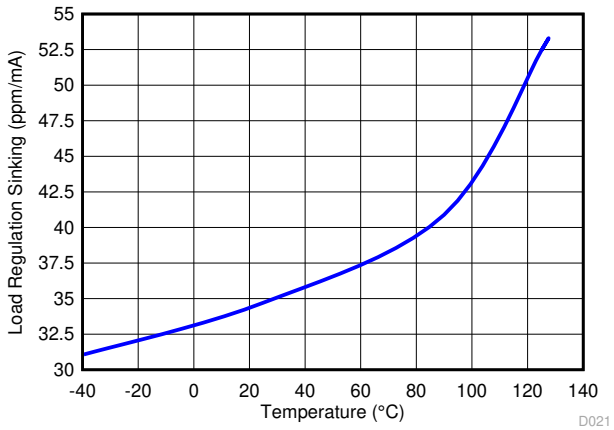



图 8-8. 负载调整灌电流

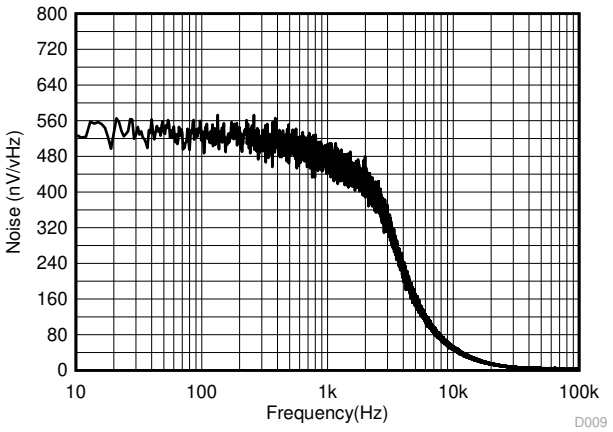



图 8-9. 噪声性能 10Hz 至 10kHz

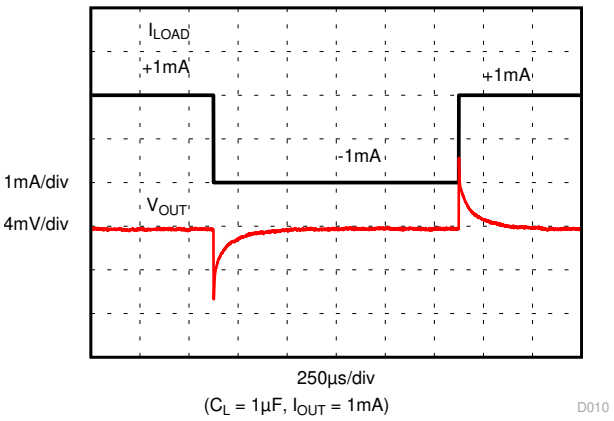



图 8-10. 负载瞬态

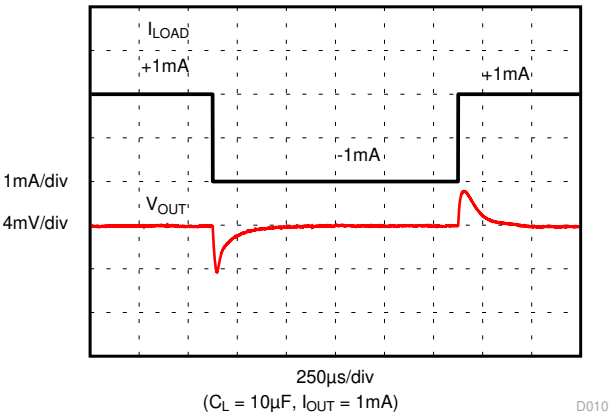



图 8-11. 负载瞬态

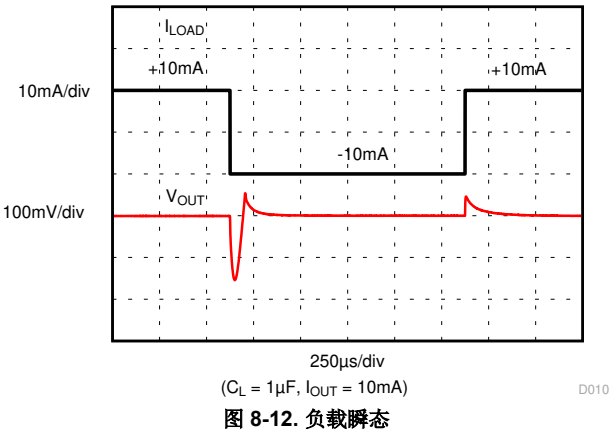



图 8-12. 负载瞬态

Copyright © 2024 Texas Instruments Incorporated

## 8 典型特性（续）

在 $T_A$ = 25°C、$V_{IN}$ = $V_{EN}$ = 12V、$I_L$ = 0mA、$C_L$ = 10 µ F、$C_{IN}$ = 0.1 µ F 的条件下测得（除非另有说明）

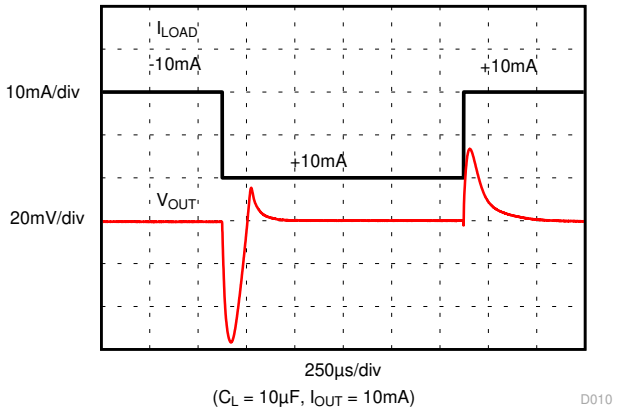



图 8-13. 负载瞬态

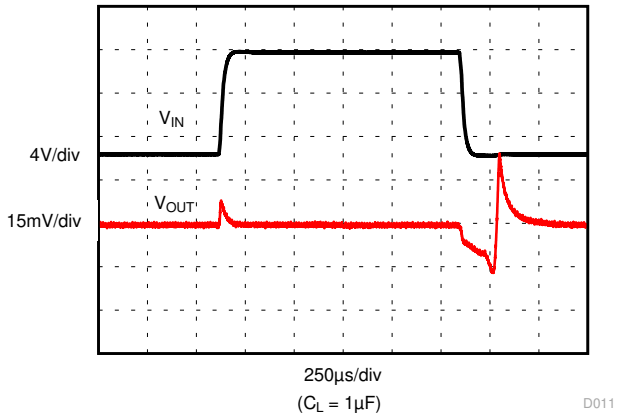



图 8-14. 线路瞬态

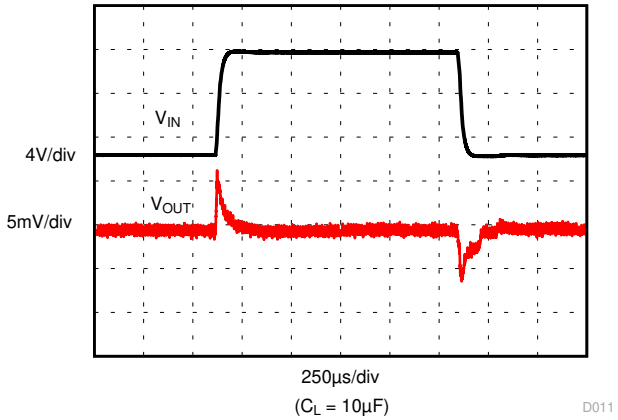



图 8-15. 线路瞬态

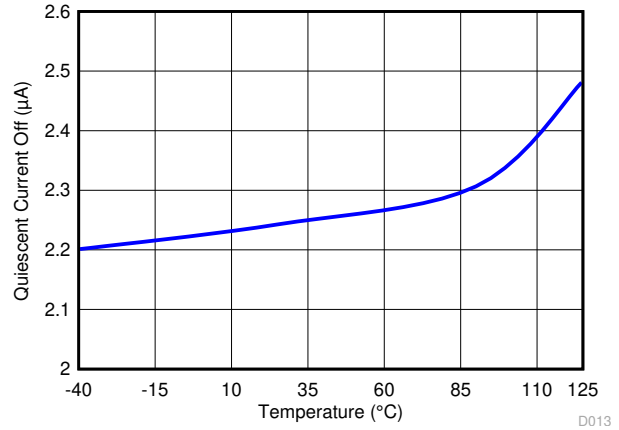



图 8-16. 关断模式下的静态电流

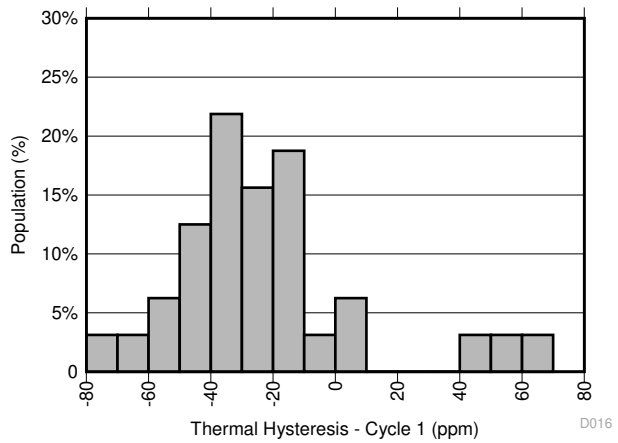



图 8-17. 热迟滞分布（周期 1）- DBV 封装

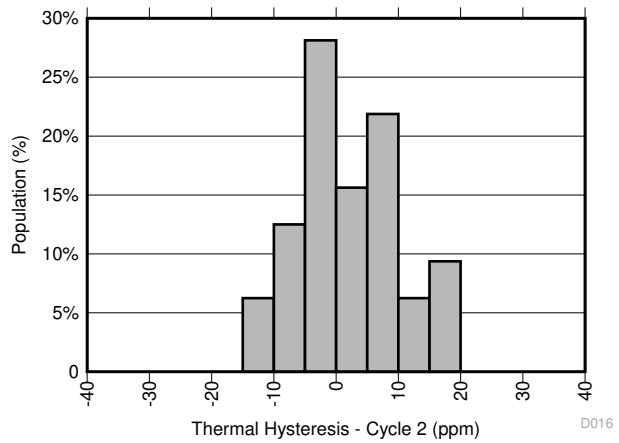



图 8-18. 热迟滞分布（周期 2）- DBV 封装


Copyright © 2024 Texas Instruments Incorporated

## 8 典型特性（续）

在 $T_A$ = 25°C、$V_{IN}$ = $V_{EN}$ = 12V、$I_L$ = 0mA、$C_L$ = 10 µF、$C_{IN}$ = 0.1 µF 的条件下测得（除非另有说明）

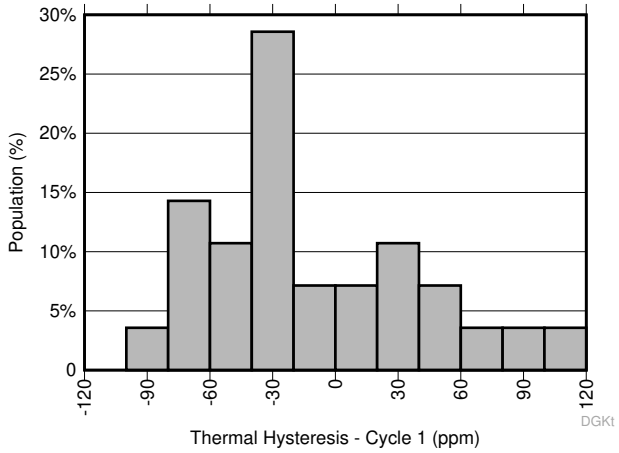



**图 8-19. 热迟滞分布（周期 1）- DGK 封装**

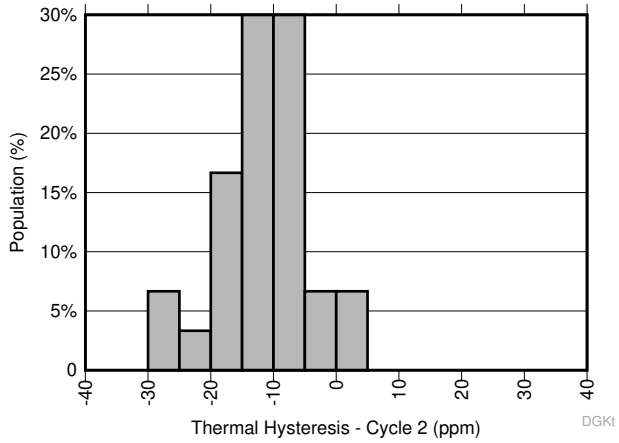
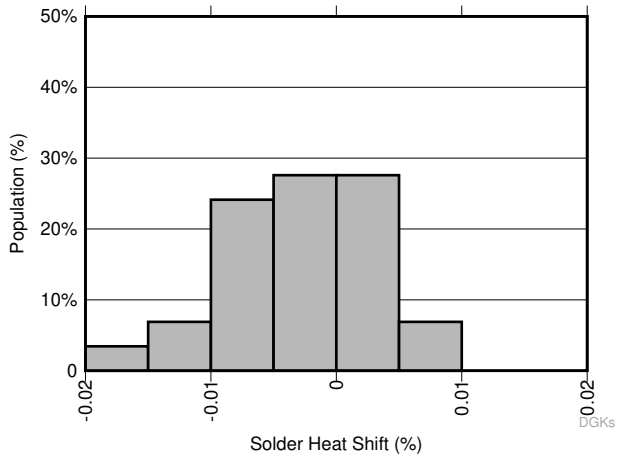



**图 8-20. 热迟滞分布（周期 2）- DGK 封装**




更多信息，请参阅 节 9.1

**图 8-21. 焊接热漂移分布 - DBV 封装**




更多信息，请参阅 节 9.1

**图 8-22. 焊接热漂移分布 - DGK 封装**

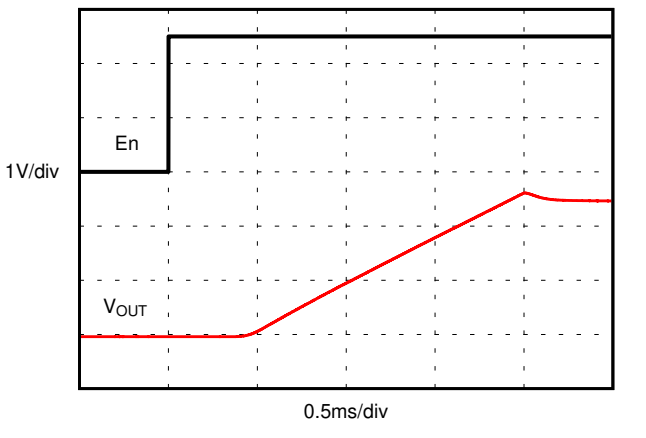



**图 8-23. 导通时间（启用）**

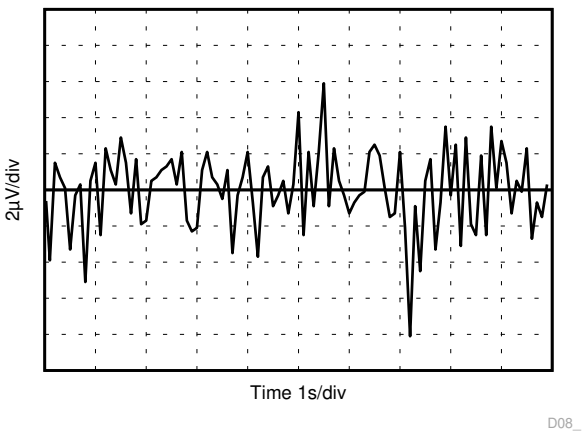



**图 8-24. 0.1Hz 至 10Hz 噪声 ($V_{REF}$)**

Copyright © 2024 Texas Instruments Incorporated

## 8 典型特性（续）

在 $T_A$ = 25°C、$V_{IN}$ = $V_{EN}$ = 12V、$I_L$ = 0mA、$C_L$ = 10 µF、$C_{IN}$ = 0.1 µF 的条件下测得（除非另有说明）

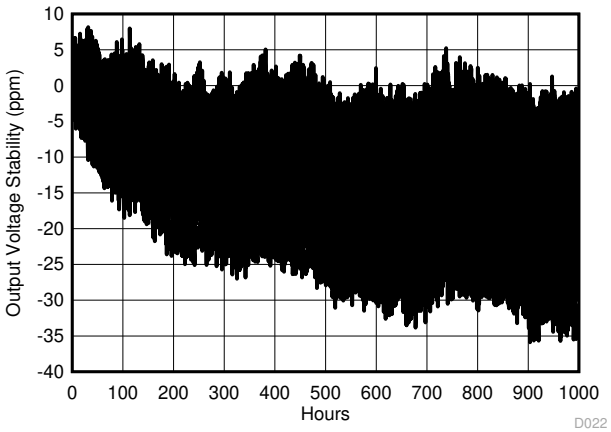



**图 8-25. 长期稳定性 – 1000 小时 ($V_{REF}$) - DBV 封装**

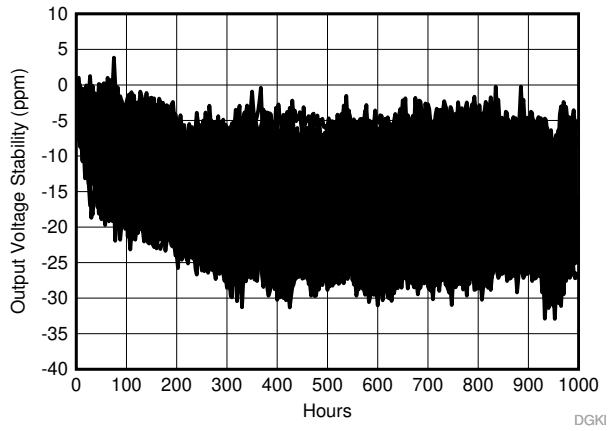



**图 8-26. 长期稳定性 – 1000 小时 ($V_{REF}$) - DGK 封装**


Copyright © 2024 Texas Instruments Incorporated

# 9 参数测量信息

## 9.1 焊接热漂移

REF34-Q1 制造中所用的材料具有不同的热胀系数，因此在加热器件时，会在器件芯片上产生应力。器件裸片上的机械应力和热应力会导致输出电压漂移，从而降低产品的初始精度规格。回流焊是造成这种误差的常见原因。

为了说明这种影响，使用无铅焊锡膏和焊膏制造商建议的回流焊曲线，将总共 32 个器件焊接在四个印刷电路板上[每个印刷电路板 (PCB) 上 16 个器件]。回流焊曲线如图 9-1 中所示。印刷电路板使用 FR4 材料制成。电路板厚度为 1.65mm，面积为 114mm × 152mm。所有测量都是在 150°C 下烘烤后进行的。

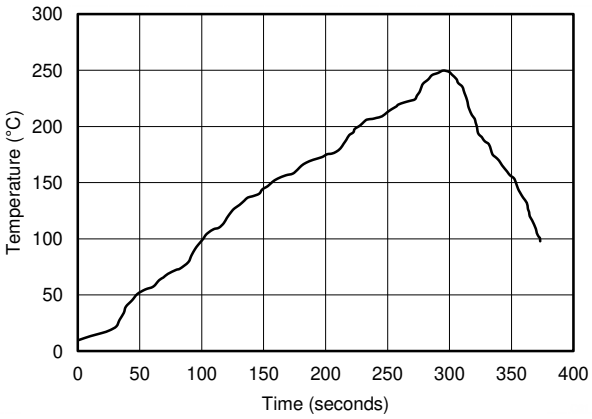



**图 9-1. 回流焊曲线**

在回流焊过程之前和之后测量基准输出电压；典型漂移如图 9-2 所示。尽管所有测试单元都表现出很低的漂移 (< 0.01%)，但也可能产生更高的漂移，具体取决于印刷电路板的大小、厚度和材料。必须注意的是，直方图显示暴露于单个回流焊曲线的典型漂移。在两侧都有表面贴装元件的 PCB 经常会暴露于多个回流焊，这会导致输出偏置电压出现额外漂移。如果 PCB 暴露于多个回流焊，则必须在第二道工序焊接器件，以更大限度地减少器件暴露于热应力的情况。

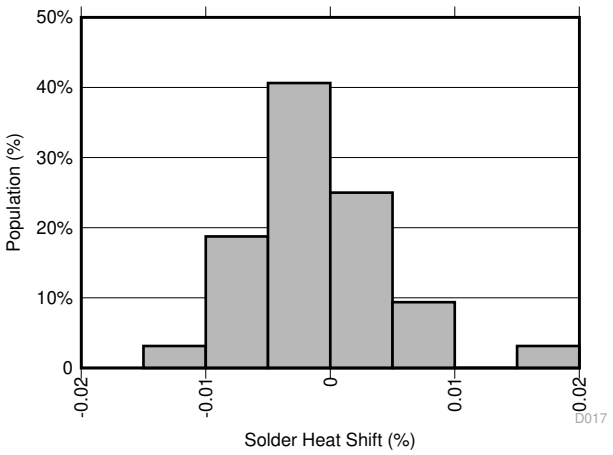



**图 9-2. 焊接热漂移分布，$V_{REF}$ (%) - DBV 封装**




**图 9-3. 焊接热漂移分布，$V_{REF}$ (%) - DGK 封装**

Copyright © 2024 Texas Instruments Incorporated

## 9.2 长期稳定性

REF34-Q1 基准的一个关键参数是长期稳定性。典型特性表示为：曲线展示了 REF34-Q1 在 0 到 1000 小时内的典型漂移值为 25ppm。此参数是通过在 1000 小时期限内定期测量 32 个器件来表征的。务必了解设计无法确保长期稳定性，器件的输出可能随时超出 25ppm 典型值规格。对于需要长时间高度稳定输出电压的系统，设计人员应考虑在使用前对器件进行老化处理，以更大程度地减小基准随时间推移出现的输出漂移量

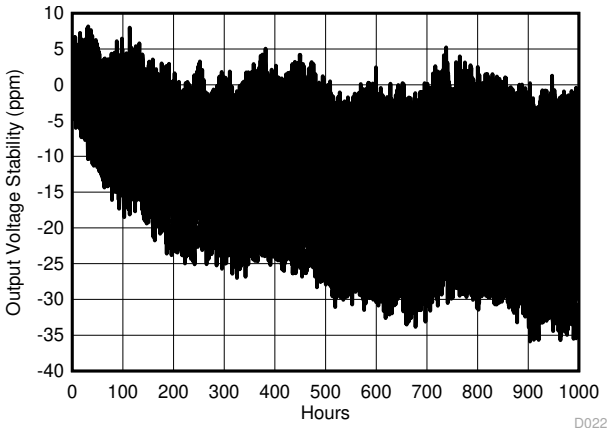



图 9-4. 长期稳定性 – 1000 小时 ($V_{REF}$) - DBV 封装

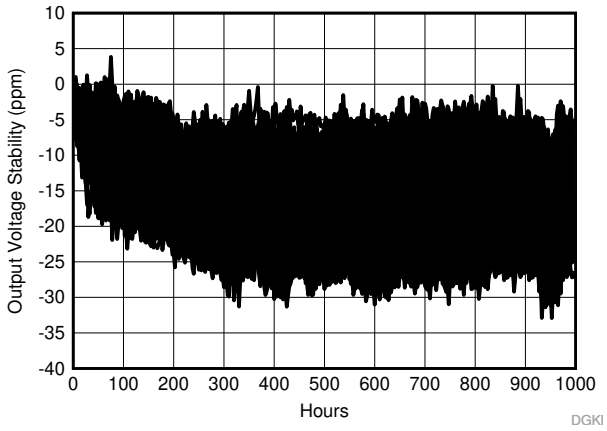



图 9-5. 长期稳定性 – 1000 小时 ($V_{REF}$) - DGK 封装

## 9.3 热迟滞

与实际应用类似，通过将 REF34-Q1 焊接到 PCB 上测量热迟滞。器件的热迟滞定义为器件在 25°C 下运行的输出电压与经过额定温度范围内所有温度后返回 25°C 时输出电压的差值。迟滞可表示为方程式 1：

$$V_{HYST} = \left( \frac{| V_{PRE} - V_{POST} |}{V_{NOM}} \right) \times 10^6 \text{ (ppm)} \quad (1)$$

其中

- $V_{HYST}$ = 热迟滞（单位为 ppm）
- $V_{NOM}$ = 指定的输出电压
- $V_{PRE}$ = 在 25°C 预热循环时测得的输出电压
- $V_{POST}$ = 器件从 25°C 开始到经过 -40°C 至 +125°C 额定温度范围内所有温度后返回 25°C 时测得的输出电压。


Copyright © 2024 Texas Instruments Incorporated

典型的热迟滞分布如图 9-6 所示。

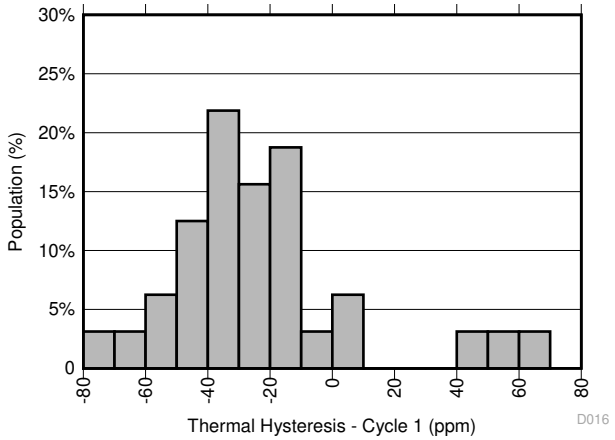



**图 9-6. 热迟滞分布 ($V_{REF}$) - DBV 封装（周期 1）**

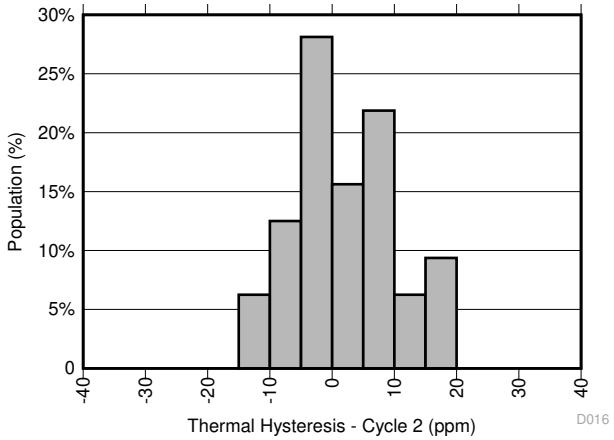



**图 9-7. 热迟滞分布 ($V_{REF}$) - DBV 封装（周期 2）**

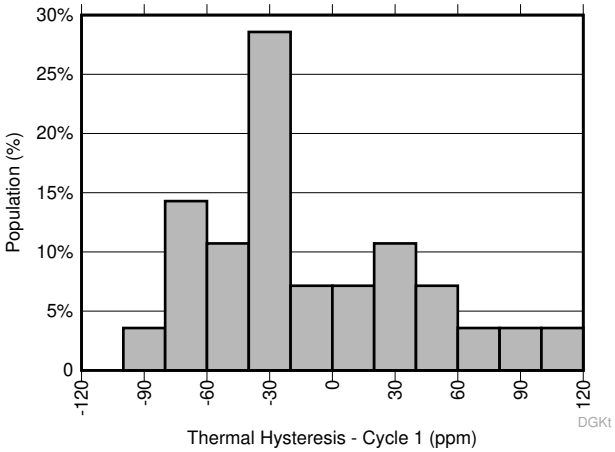



**图 9-8. 热迟滞分布 ($V_{REF}$) - DGK 封装（周期 1）**

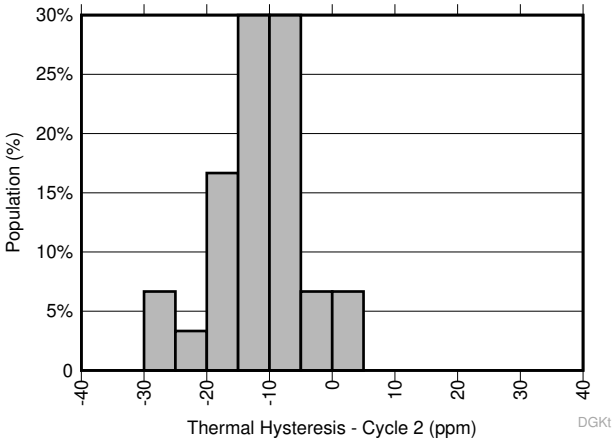



**图 9-9. 热迟滞分布 ($V_{REF}$) - DGK 封装（周期 2）**

## 9.4 功率耗散

REF34-Q1 电压基准能够在额定输入电压范围内拉出和灌入高达 10mA 的负载电流。不过，在环境温度较高的应用中使用时，必须仔细监控输入电压和负载电流，确保器件不会超过其最大功率耗散额定值。可以使用方程式 2 来计算器件的最大功率耗散：

$$T_J = T_A + P_D \times R_{\theta JA} \quad (2)$$

其中

- $P_D$ 是器件功率耗散
- $T_J$ 是器件结温
- $T_A$ 是环境温度
- $R_{\theta JA}$ 是封装（结至空气）热阻

由于这种关系，高温条件下可接受的负载电流可能小于器件的最大拉电流能力。绝不要在超出最大额定功率的情况下运行器件，因为这样做可能会导致器件过早出现故障或损坏。

Copyright © 2024 Texas Instruments Incorporated

## 9.5 噪声性能

在图 9-10 中可以看到 0.1Hz 至 10Hz 的典型电压噪声。器件噪声随输出电压和工作温度的升高而增加。虽然必须注意确保输出阻抗不会降低交流性能，但是可使用额外滤波来改进输出噪声水平。峰峰值噪声测量设置如图 9-10 所示。

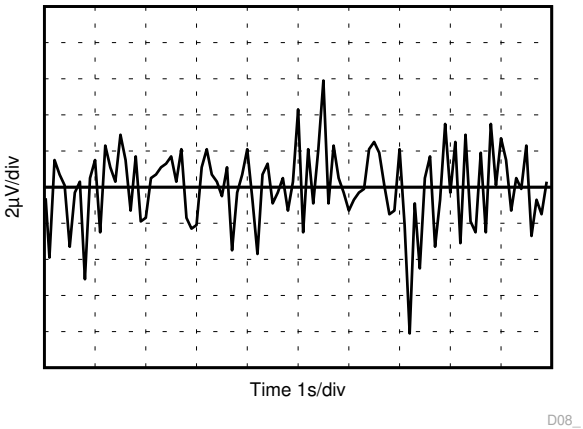



**图 9-10. 0.1Hz 至 10Hz 噪声 ($V_{REF}$)**

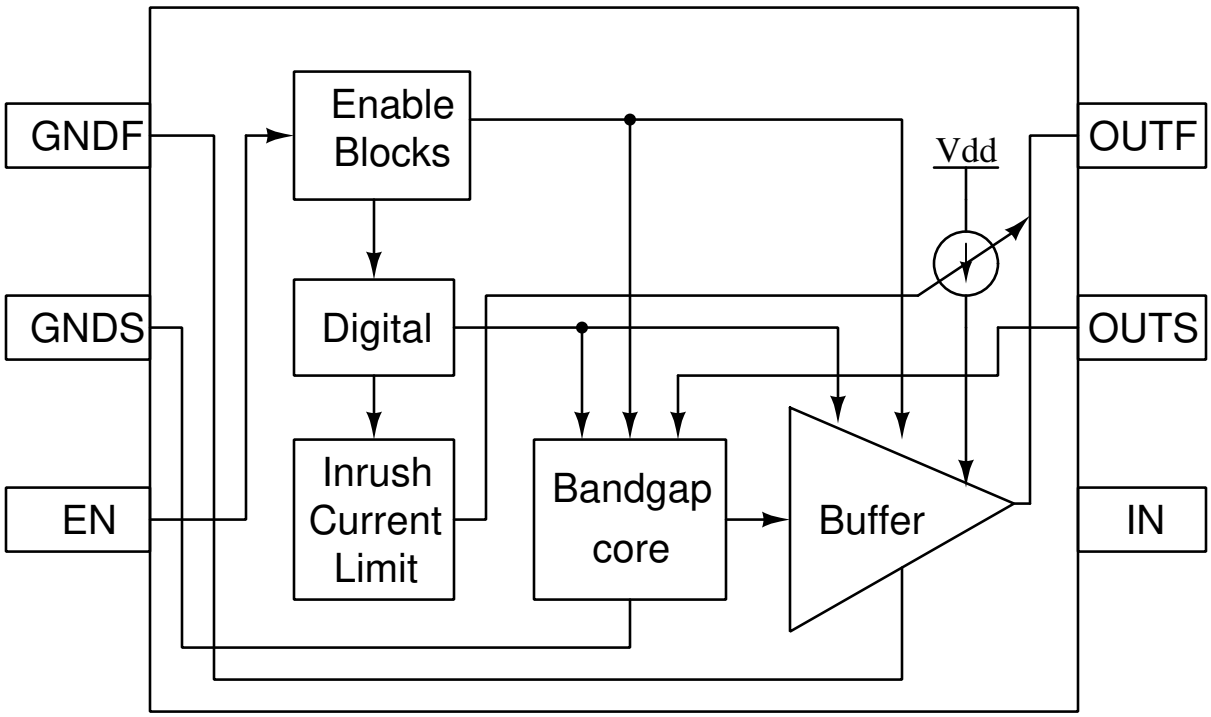

Copyright © 2024 Texas Instruments Incorporated

# 10 详细说明

## 10.1 概述

REF34-Q1 器件是低噪声精密带隙电压基准，专为实现出色的初始电压精度和漂移而设计。*节 10.2* 是 REF34-Q1 的简化方框图，展示了基本带隙拓扑。

## 10.2 功能方框图




## 10.3 特性说明

### *10.3.1 电源电压*

REF34-Q1 基准系列具有超低压降。对于负载条件，首页展示了典型压降电压与负载之间的关系。REF34-Q1 系列具有低静态电流，在温度和电压发生变化时极为稳定。室温下的典型静态电流为 72 µA，整个温度范围内的最大静态电流仅为 95 µA。低于指定电平的电源电压会导致 REF34-Q1 瞬间消耗高于典型静态电流的电流。使用具有快速上升沿和低输出阻抗的电源可轻松避免此类问题。

### *10.3.2 低温漂*

REF34-Q1 器件旨在更大程度地减小温漂误差，温漂误差定义为输出电压在温度范围内的变化。使用箱形法计算温漂，如方程式 3 所述。

$$\text{Drift} = \left( \frac{V_{REF(MAX)} - V_{REF(MIN)}}{V_{REF} \times \text{Temperature Range}} \right) \times 10^6 \quad (3)$$

Copyright © 2024 Texas Instruments Incorporated

### *10.3.3 负载电流*

REF34-Q1 系列可提供每路输出 ±10mA 的电流负载。通过将输出短路电流限制为 18mA，可使器件的 $V_{REF}$ 免受短路的影响。根据方程式 4，器件温度会升高：

$$T_J = T_A + P_D \times R_{\theta JA} \quad (4)$$

其中

- $T_J$ = 结温 (°C)，
- $T_A$ = 环境温度 (°C)，
- $P_D$ = 耗散的功率 (W)，
- $R_{\theta JA}$ = 结至环境热阻 (°C/W)

REF34-Q1 最高结温不得超过 150°C 的绝对最大额定温度。

## 10.4 器件功能模式

### *10.4.1 EN 引脚*

当 REF34-Q1 的 EN 引脚被拉高时，器件处于工作模式。器件必须处于工作模式才能正常运行。将使能引脚拉至低电平可将 REF34-Q1 置于低功耗模式。在关断模式下，器件的输出变为高阻抗并且器件的静态电流降至 2μA。EN 引脚不得拉至高于 VIN 电源电压。请参阅“热性能信息”，了解有关逻辑高电压电平和逻辑低电压电平的信息。


Copyright © 2024 Texas Instruments Incorporated

# 11 应用和实施

**备注**

以下应用部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

## 11.1 应用信息

REF34-Q1 器件具有很多应用和设置，因此许多情况都无法在本数据表中进行详述。基本应用包括正/负电压基准和数据采集系统。

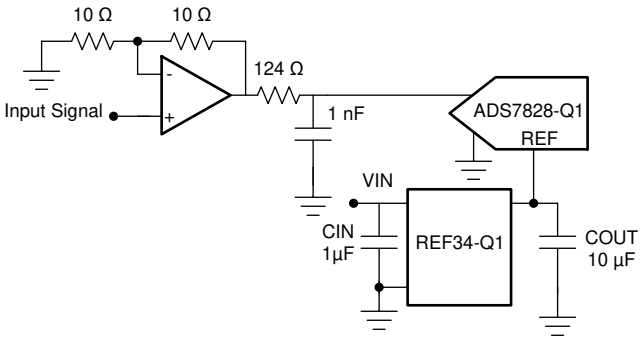
**表 11-1. 典型应用和配套 ADC/DAC**

| 应用 | ADC/DAC/控制器 |
|---|---|
| ADAS | ADS7828-Q1 |
| 混合动力汽车/电动汽车 | ADS7951-Q1、ADS1120-Q1、ADS1258、BQ76PL455A-Q1 |

## 11.2 典型应用

### *11.2.1 基本基准电压连接*

图 11-1 中的电路展示了 REF34-Q1 基准的基本配置。按照 *节 11.2.1.2.1* 中的指导原则连接旁路电容器。




Copyright © 2017, Texas Instruments Incorporated

**图 11-1. 基本基准连接**

#### 11.2.1.1 设计要求

基于设计示例给出了详细的设计步骤。本设计示例使用表 11-2 中所列的参数作为输入参数。

**表 11-2. 设计示例参数**

| 设计参数 | 值 |
|---|---|
| 输入电压 $V_{IN}$ | 12V |
| 输出电压 $V_{OUT}$ | 5V |
| REF3450-Q1 输入电容器 | 1μF |
| REF3450-Q1 输出电容器 | 10μF |

#### 11.2.1.2 详细设计过程

##### *11.2.1.2.1 输入和输出电容器*

1 μ F 至 10 μ F 的电解或陶瓷电容器可连接到输入端，以便改善在电源电压可能波动的应用中的瞬态响应。并联另一个 0.1 μ F 陶瓷电容可降低高频电源噪声。

输出端必须连接一个至少为 0.1 μ F 的陶瓷电容器，以提高稳定性并帮助滤除高频噪声。可以并联一个附加的 1 μ F 到 10 μ F 电解或陶瓷电容器，以改善应对负载电流突然变化的瞬态性能；但请记住，这样会增加器件的导通时间。

使用低 ESR、低电感陶瓷芯片型输出电容器（X5R、X7R 或类似产品）可实现卓越性能和稳定性。如果在输出端使用电解电容器，则并联一个 0.1 μ F 陶瓷电容器以降低输出端的总 ESR。

##### *11.2.1.2.2 4 线开尔文连接*

流经 PCB 布线的电流会产生 IR 压降，对于较长的布线，该压降可能会达到几毫伏或更高，从而在基准输出电压中引入相当大的误差。1 英寸长、5 毫米宽的 1 盎司铜布线在室温下的电阻约为 100m Ω ；在 10mA 的负载电流下，这可能会引入 1 毫伏的误差。在理想的电路板布局布线中，必须将基准安装在尽可能靠近负载的位置，以更大程度地缩短输出布线的长度，从而减小由压降引入的误差。但是，在无法或不方便做到这一点的应用中，提供强制和检测连接（有时称为开尔文检测连接）作为更大限度地减小 IR 压降和提高精度的一种方式。

开尔文连接的工作原理是为输出节点和接地节点提供一组高阻抗电压检测线路。由于流过这些连接的电流非常小，因此其布线上的 IR 压降可以忽略不计，输出和接地也是如此。

尽可能使用开尔文连接总是有利的。但是，在 IR 压降可以忽略不计，或无法对负载额外布线的应用中，$V_{OUT}$ 和 GND 的强制引脚和检测引脚可以简单地连接在一起，器件的使用方式与普通 3 端子基准相同（如图 9-6 所示）。

##### *11.2.1.2.3 $V_{IN}$ 压摆率注意事项*

在输入电压信号缓慢上升的应用中，基准的输出端会出现过冲或其他瞬态异常。在关断期间，由于内部电路断电，也会出现这些现象。

为了避免出现此类情况，请确保输入电压波形的上升压摆率和下降压摆率都接近 6V/ms。


Copyright © 2024 Texas Instruments Incorporated

#### *11.2.1.2.4 关断/使能特性*

当使能引脚输入 0.5V 或更低的电压时，REF34-Q1 基准可切换到低功耗关断模式。同样，对于 1.6V 或更高的使能电压，基准可正常运行。关断期间，电源电流降至 2 μA 以下，这在对功耗敏感的应用中非常有用。

如果使用关断特性，请确保使能引脚电压不会下降到 0.5V 和 1.6V 之间，因为这会导致器件的电源电流大幅增加，并可能会阻止基准正常启动。但是，如果不使用关断特性，只需将使能引脚连接到 IN 引脚，基准就会连续正常运行。

### 11.2.1.3 应用曲线

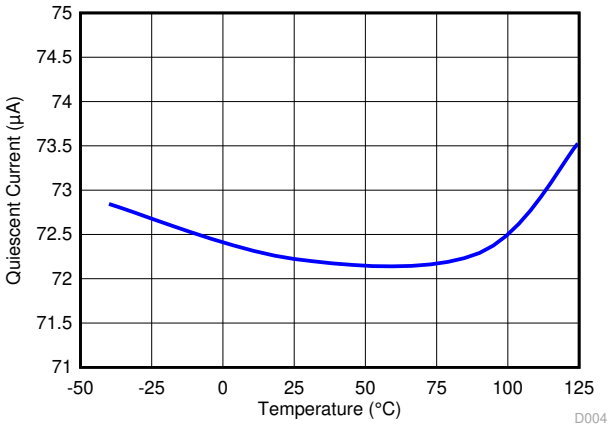



图 11-2. 静态电流与温度间的关系

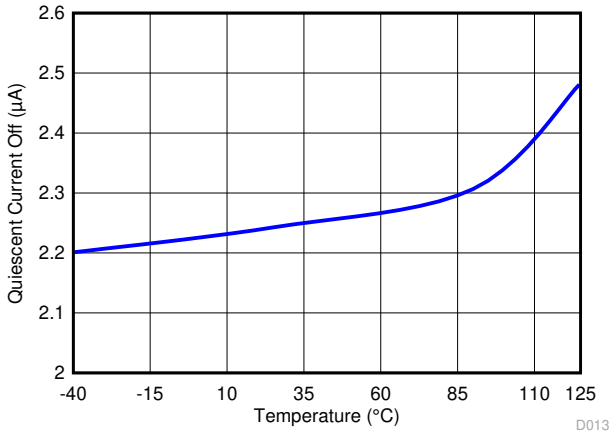



图 11-3. 关断模式下的静态电流

### *11.2.2 高级驾驶辅助系统 (ADAS) 微处理器连接*

#### 11.2.2.1 基本基准电压连接

图 11-4 中的电路展示了 REF34-Q1 基准的基本配置。

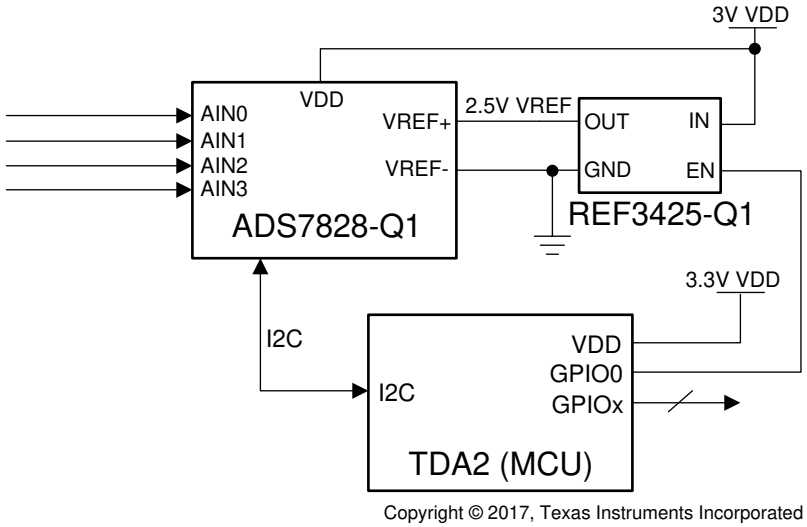



**图 11-4. ADAS 微控制器应用**

#### 11.2.2.2 设计要求

在 ADAS 应用中，通常使用带有 MCU 的 ADC 来监控 MCU/DSP/FPGA 的电压轨。在图 图 11-4 中，汽车级 TI Jacinto™ TDA2 MCU 使用 ADS7828-Q1 监控多个模拟输入信号，而在 ADAS 中，这些信号将用作系统电源轨。监控这些电源轨非常重要，因为更严格的电源轨要求可以进一步改善系统监控和优化。在此应用中，REF3425-Q1 用于提供精确的电压基准信号。在这些系统中，通常不会进行校准，因此需要更精确的低功耗电压基准，从而在关键电源轨上测量实现低至 1% 的精度。

本设计示例使用表 11-3 中所列的参数作为输入参数和所需输出参数。

**表 11-3. 典型的内核电压轨监控**

| 规格 | 要求 |
|---|---|
| 输入电压 $V_{IN}$ | 3V |
| 输出电压 | 2.5V |
| 电压电源轨 | 1V |
| 电压电源轨上的最大误差 | 1% |
| 温度范围 | -40°C 至 125°C |

#### 11.2.2.3 详细设计过程

务必要跟踪该系统中的误差裕度，以确保基准电压和 ADC 的总误差小于允许的最大 1% 误差。要计算基准电压的总 RSS 误差，请使用方程式 5。

$$\text{Error}_{\text{VREF}}\big|_{\text{Total}} = \sqrt{(\text{Accuracy})^2 + (\text{TempCo})^2 + (\text{TempHyst})^2 + (\text{LongTerm Drift})^2 + (1/f\ \text{Noise})^2} \quad (5)$$

得到基准电压的 RSS 误差后，还需要使用 RSS 法计算 ADC 误差，如方程式 6 中所示。然后使用方程式 7 对这两个误差求和。务必确保仅使用与测量信号相关的适用电压基准误差。


Copyright © 2024 Texas Instruments Incorporated

$$\text{Total Unadjusted Error} = \text{Error}_{\text{ADC}}\big|_{\text{Total}} = \sqrt{(\text{Gain Error})^2 + (\text{Offset Error})^2 + (\text{INL Error})^2 + (\text{DNL Error})^2} \quad (6)$$

$$\text{Error}_{\text{VREF+ADC}}\big|_{\text{Total}} = \sqrt{\left(\text{Error}_{\text{VREF@AIN}}\big|_{\text{Total}}\right)^2 + \left(\text{Error}_{\text{ADC}}\big|_{\text{Total}}\right)^2} \quad (7)$$

#### 11.2.2.4 ADAS 中的使能特性

在 ADAS 应用中，当汽车应用不需要使用 ADAS 系统时，具有低静态电流非常重要。这就需要具有较低待机功耗，以便节省电池电量，同时也需要系统仍然能够以极小的延迟随时启动。在这种情况下，MCU 和其他系统将进入待机模式，以确保将功耗降低到绝对最小值。REF3425-Q1 提供了一个可由 MCU 控制的使能引脚，可激活关断模式，从而使 REF3425-Q1 进入待机状态并消耗 3 μA（最大值），进而延长电池寿命。

Copyright © 2024 Texas Instruments Incorporated

# 12 电源相关建议

REF34-Q1 基准系列具有超低压降电压。可使用仅高于输出电压 50mV 的电源来运行这些基准。TI 建议使用 0.1 µ F 至 10 µ F 的电源旁路电容器。

# 13 布局

## 13.1 布局指南

图 13-1 展示了使用 REF34-Q1 的数据采集系统的 PCB 布局示例。一些重要注意事项有：

- 在 REF34-Q1 的 $V_{IN}$、$V_{REF}$ 下连接低 ESR、0.1 µ F 陶瓷旁路电容器。
- 按照器件规格对系统中的其他工作器件进行解耦。
- 使用实心接地层有助于散热和降低电磁干扰 (EMI) 噪声拾取。
- 外部元件应尽量靠近器件放置。该配置可防止产生寄生误差（如塞贝克效应）。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字布线与模拟布线交叉，仅在绝对必要时可垂直交叉布线。

## 13.2 布局示例

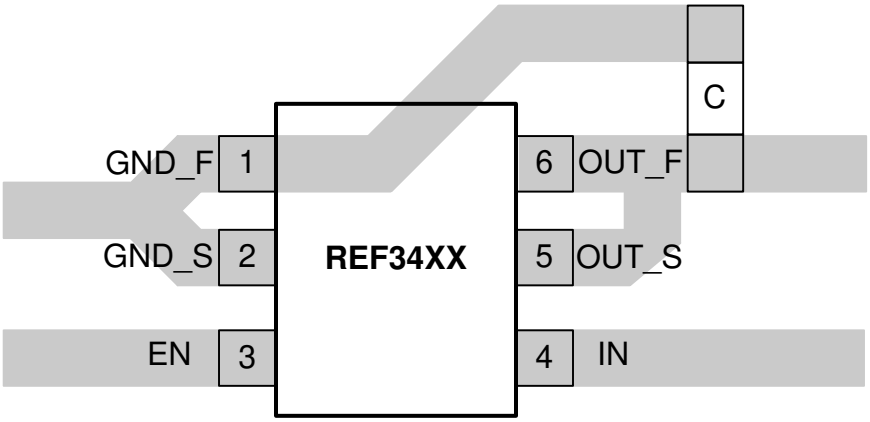



**图 13-1. 布局示例（REF34xx-Q1 DBV 封装）**

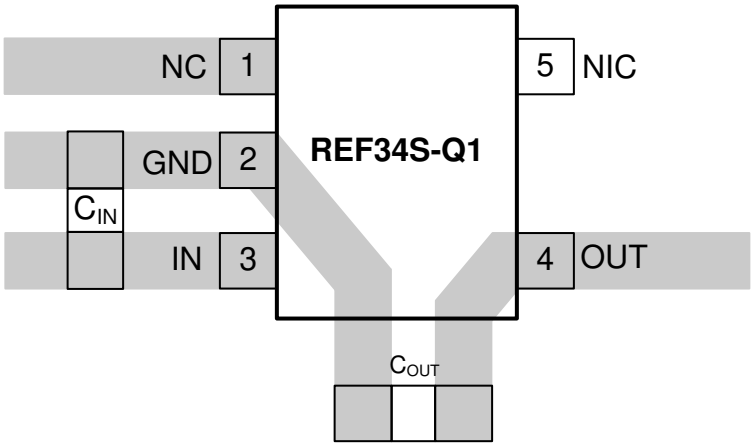



**图 13-2. 布局示例（REF34xxS-Q1 DBV 封装）**


Copyright © 2024 Texas Instruments Incorporated

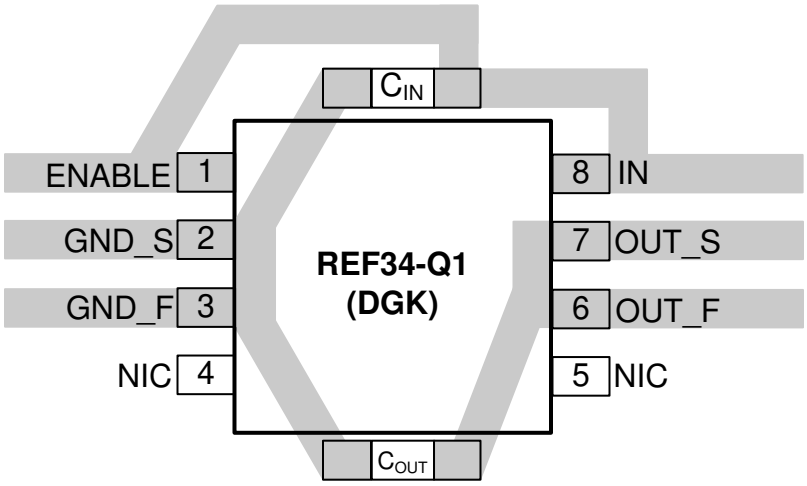



**图 13-3. 布局示例（REF34xx-Q1 DGK 封装）**

# 14 器件和文档支持

## 14.1 文档支持

### *14.1.1 相关文档*

请参阅以下相关文档：

- *INA21x 电压输出、低侧或高侧测量、双向、零漂移系列分流监控器*
- *低漂移双向单电源低侧电流检测参考设计*

## 14.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

## 14.3 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

## 14.4 商标

Jacinto™ is a trademark of Texas Instruments.
TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

## 14.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

## 14.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

# 15 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。 这些信息是指定器件的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。


Copyright © 2024 Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| REF3425QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OLC |
| REF3425QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OLC |
| REF3425QDGKRQ1 | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2E93 |
| REF3425QDGKRQ1.B | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2E93 |
| REF3425SQDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D6C |
| REF3425SQDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D6C |
| REF3430QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OMC |
| REF3430QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OMC |
| REF3430QDGKRQ1 | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FW3 |
| REF3430QDGKRQ1.B | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FW3 |
| REF3430SQDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D7C |
| REF3430SQDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D7C |
| REF3433QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1ONC |
| REF3433QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1ONC |
| REF3433QDGKRQ1 | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FV3 |
| REF3433QDGKRQ1.B | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FV3 |
| REF3433SQDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D8C |
| REF3433SQDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D8C |
| REF3440QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OOC |
| REF3440QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OOC |
| REF3440QDGKRQ1 | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FQ3 |
| REF3440QDGKRQ1.B | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FQ3 |
| REF3440SQDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D9C |
| REF3440SQDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2D9C |
| REF3450QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OPC |
| REF3450QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 1OPC |
| REF3450QDGKRQ1 | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FX3 |
| REF3450QDGKRQ1.B | Active | Production | VSSOP (DGK) \| 8 | 2500 \| LARGE T&R | Yes | NIPDAUAG | Level-2-260C-1 YEAR | -40 to 125 | 2FX3 |
| REF3450SQDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2DAC |

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| REF3450SQDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 2DAC |

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

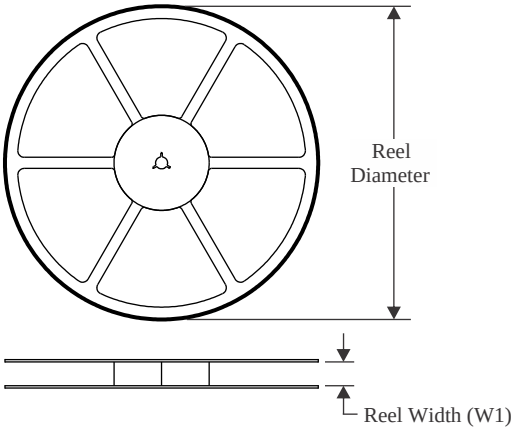
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

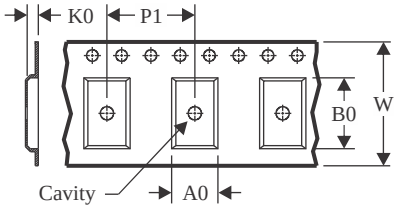
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

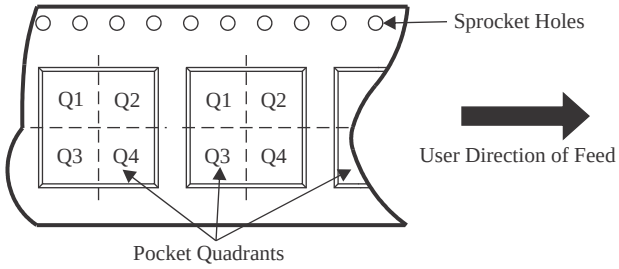



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

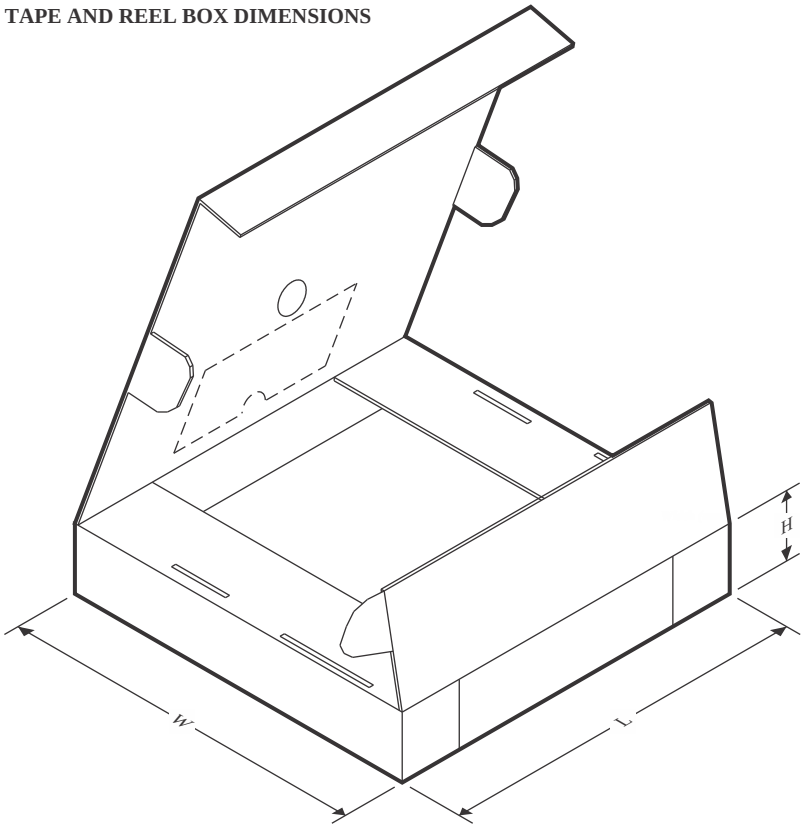
**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| REF3425QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3425QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 330.0 | 12.4 | 5.3 | 3.4 | 1.4 | 8.0 | 12.0 | Q1 |
| REF3425SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3430QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3430QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 330.0 | 12.4 | 5.3 | 3.4 | 1.4 | 8.0 | 12.0 | Q1 |
| REF3430SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3433QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3433QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 330.0 | 12.4 | 5.3 | 3.4 | 1.4 | 8.0 | 12.0 | Q1 |
| REF3433SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3440QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3440QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 330.0 | 12.4 | 5.3 | 3.4 | 1.4 | 8.0 | 12.0 | Q1 |
| REF3440SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3450QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| REF3450QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 330.0 | 12.4 | 5.3 | 3.4 | 1.4 | 8.0 | 12.0 | Q1 |
| REF3450SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |

TAPE AND REEL BOX DIMENSIONS




*All dimensions are nominal

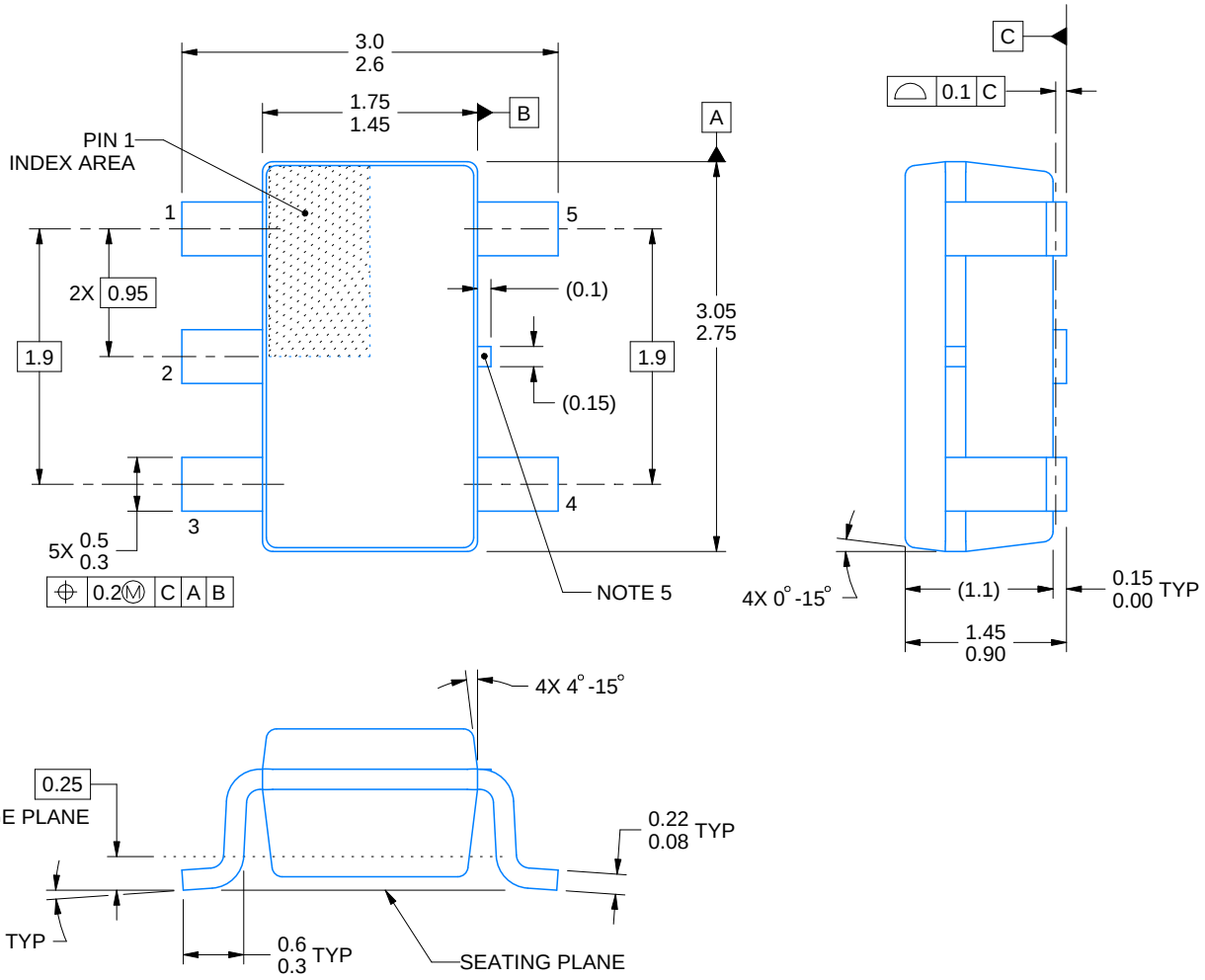
| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| REF3425QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3425QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 366.0 | 364.0 | 50.0 |
| REF3425SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3430QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3430QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 366.0 | 364.0 | 50.0 |
| REF3430SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3433QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3433QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 366.0 | 364.0 | 50.0 |
| REF3433SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3440QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3440QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 366.0 | 364.0 | 50.0 |
| REF3440SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3450QDBVRQ1 | SOT-23 | DBV | 6 | 3000 | 213.0 | 191.0 | 35.0 |
| REF3450QDGKRQ1 | VSSOP | DGK | 8 | 2500 | 366.0 | 364.0 | 50.0 |
| REF3450SQDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 213.0 | 191.0 | 35.0 |

# PACKAGE OUTLINE

## DBV0005A

## SOT-23 - 1.45 mm max height

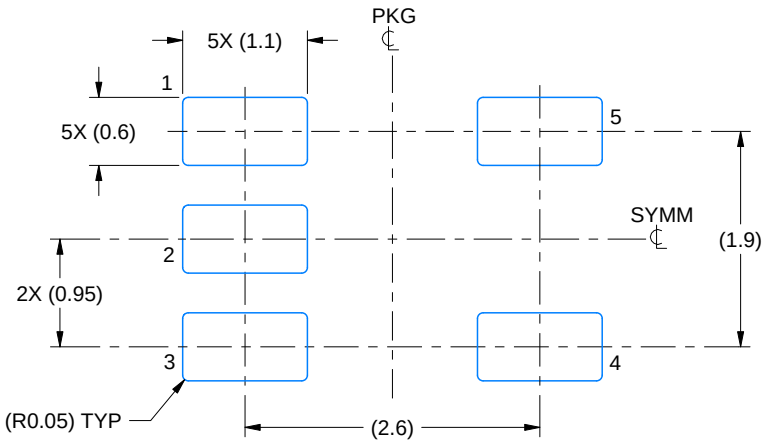
SMALL OUTLINE TRANSISTOR



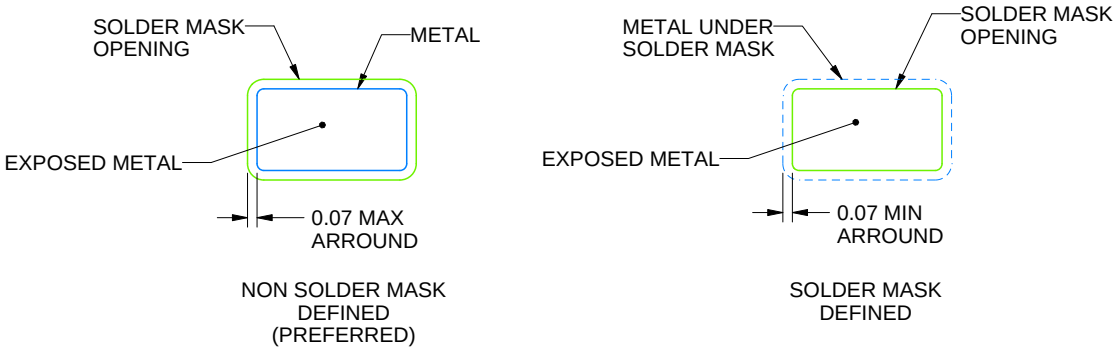

4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

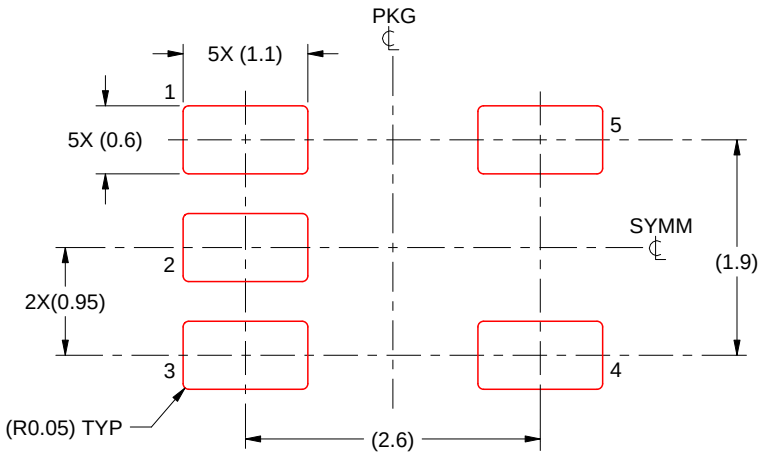



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

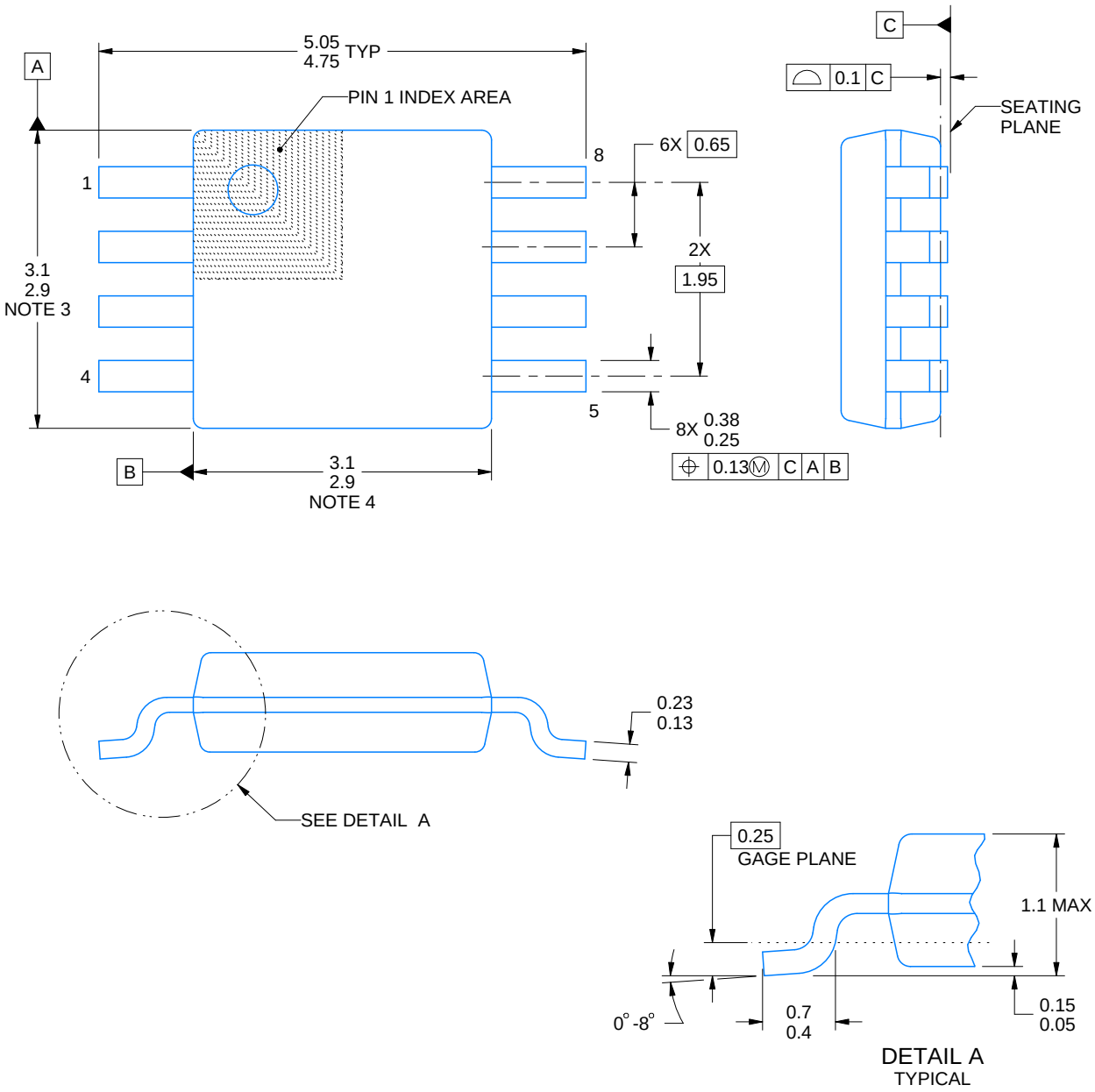
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

# PACKAGE OUTLINE

## DGK0008A

## VSSOP - 1.1 mm max height

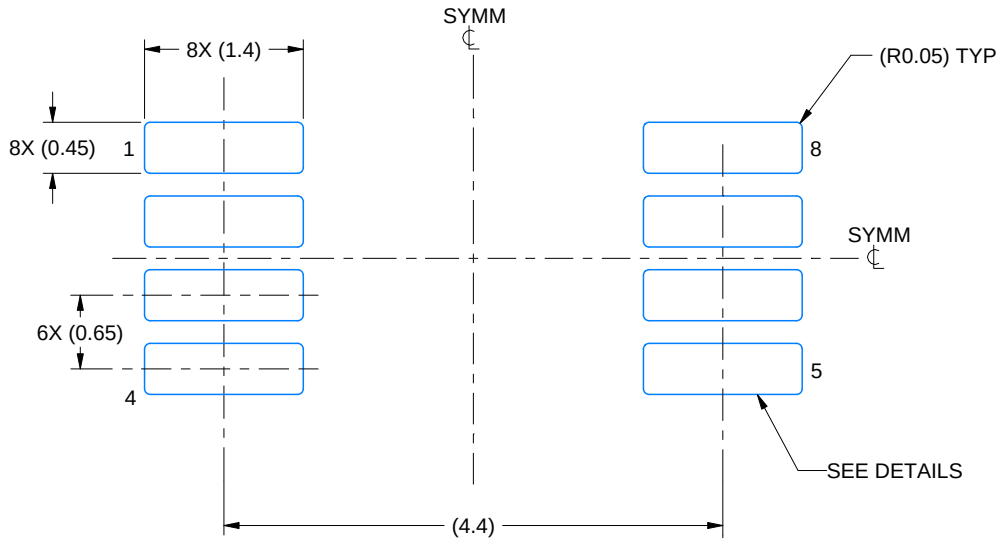
SMALL OUTLINE PACKAGE



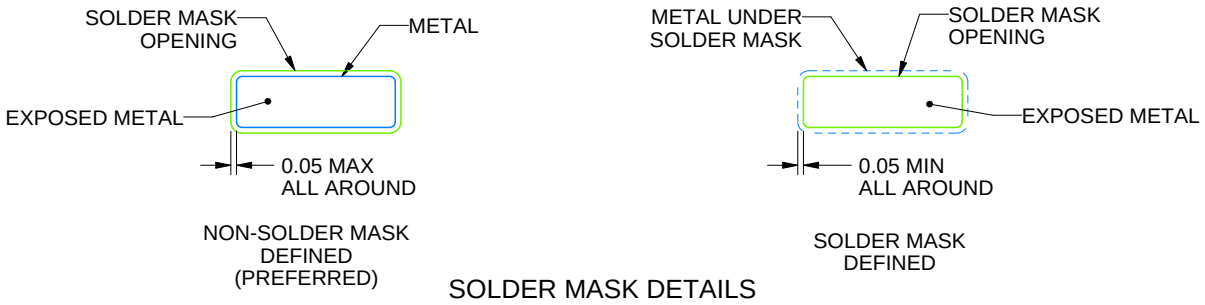

PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X

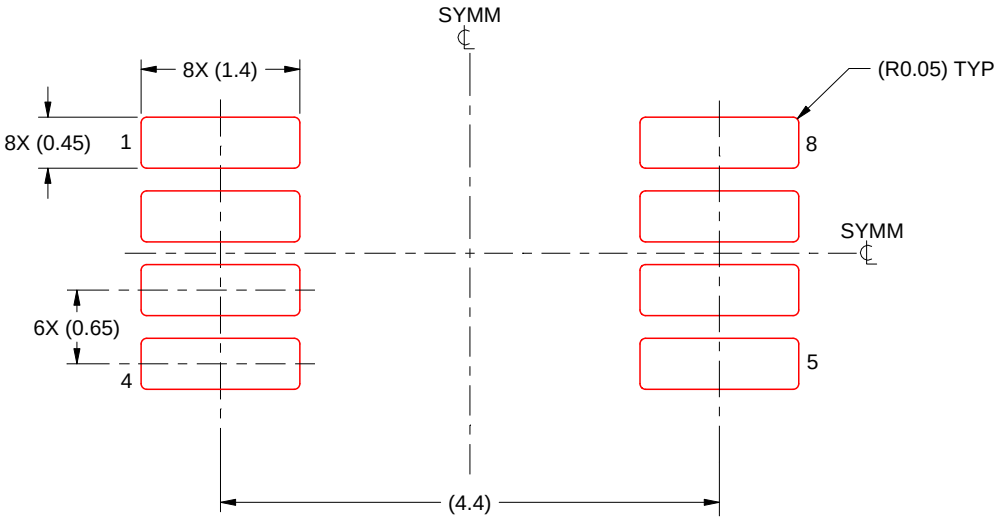



SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.




SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

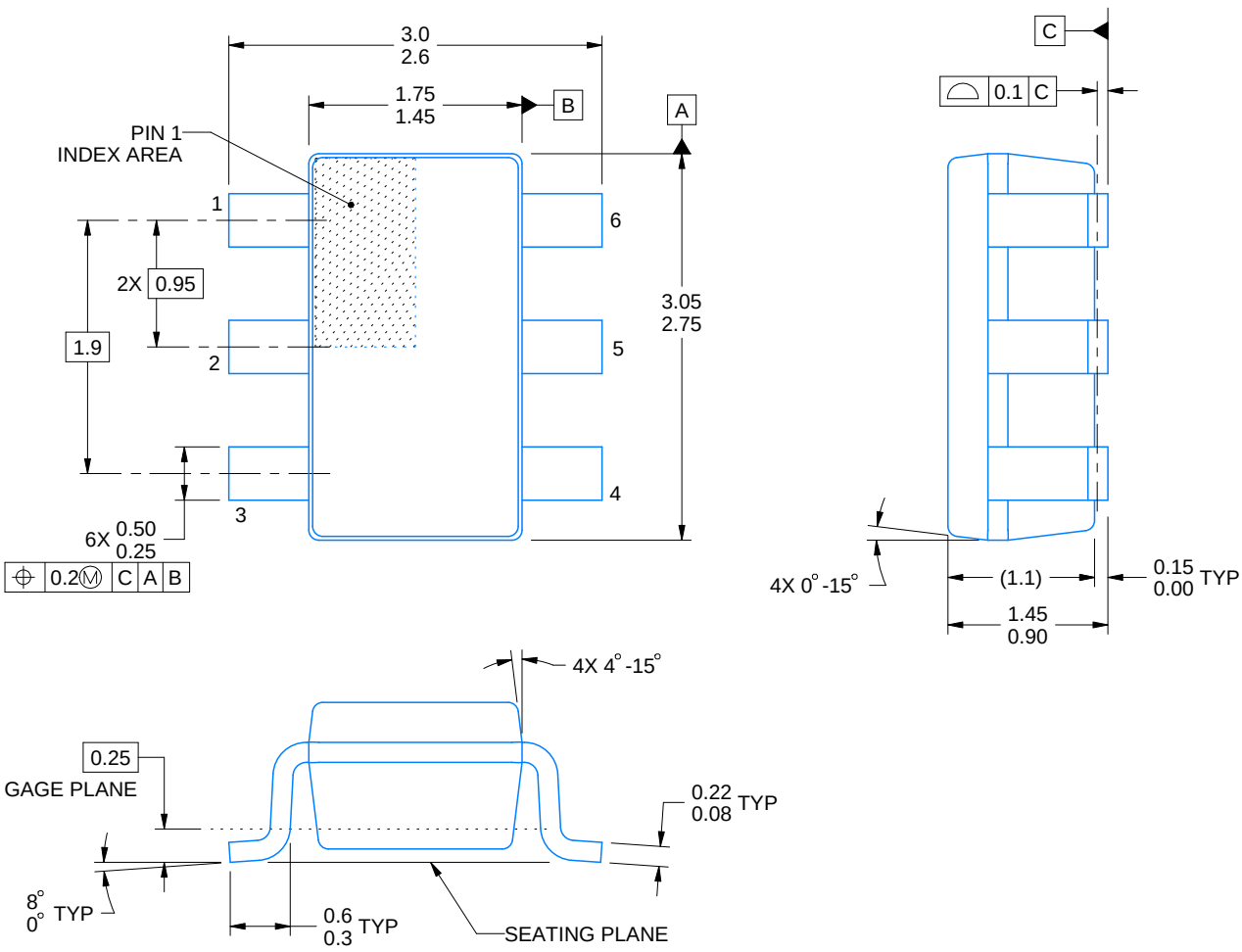
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

# PACKAGE OUTLINE

## DBV0006A

## SOT-23 - 1.45 mm max height

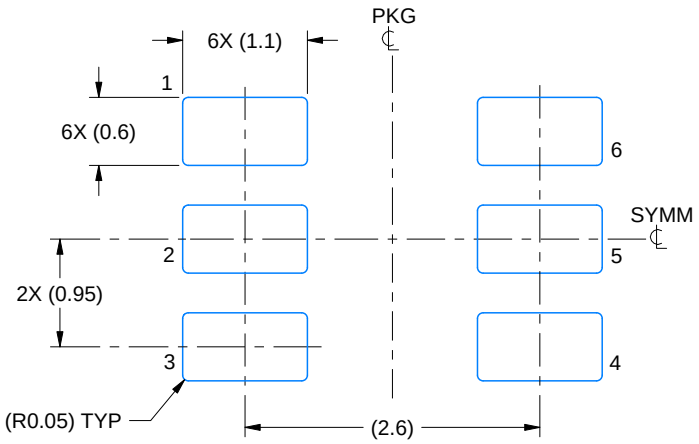
SMALL OUTLINE TRANSISTOR



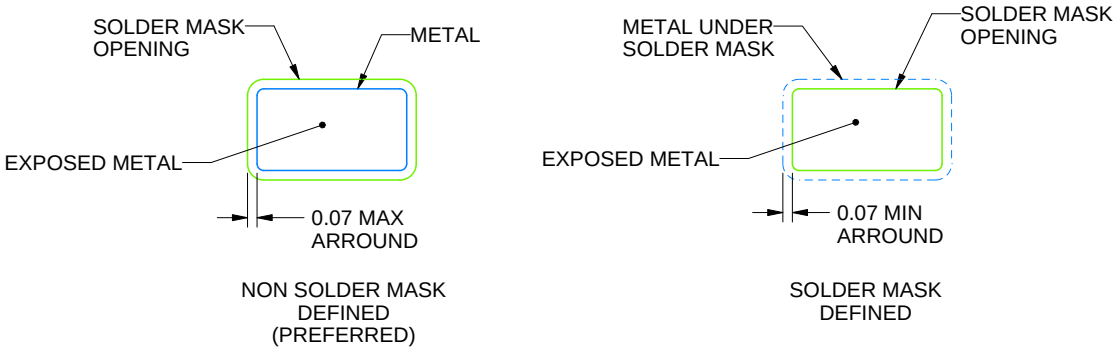

4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

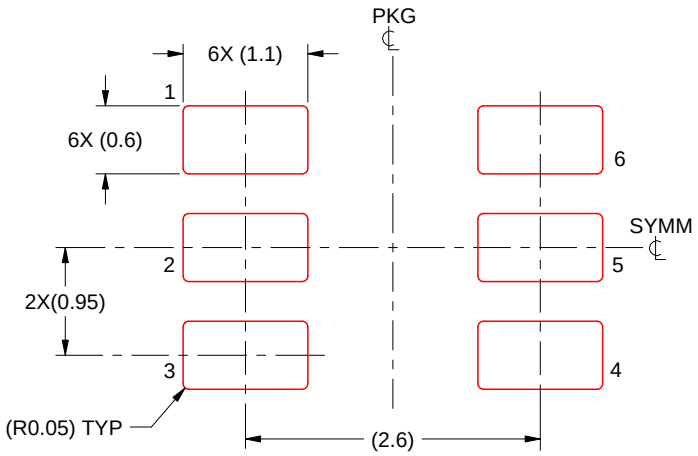



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

# 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月