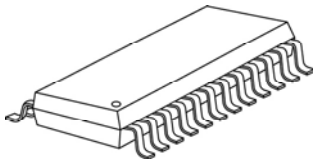
16 位恒流 LED 驱动器

特色

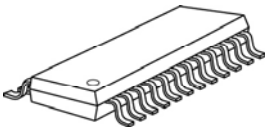
- 16 个恒流输出通道
- 恒流输出值不受输出端负载电压影响恒流范围值，
  3~45mA@V_{DD}=5V；
  3~30mA@V_{DD}=3.3V
- 极为精确的电流输出值
  通道间差异值：<±1.5%(一般值); <±2.5%(最大值)；
  芯片间差异值：<±1.5%(一般值); <±3.0%(最大值)。
- 利用一个外接电阻，可设定电流输出值
- 快速的输出电流响应，$\overline{OE}$ ：70ns(保持输出一致性的条件下)
- 高达 25MHz 时钟频率
- 具 Schmitt trigger 输入装置
- 操作电压：3.3/ 5.0 伏特
- 封装湿度敏感等级：3

Small Outline Package



GF: SOP24L-300-1.00

Shrink SOP



GP: SSOP24L-150-0.64

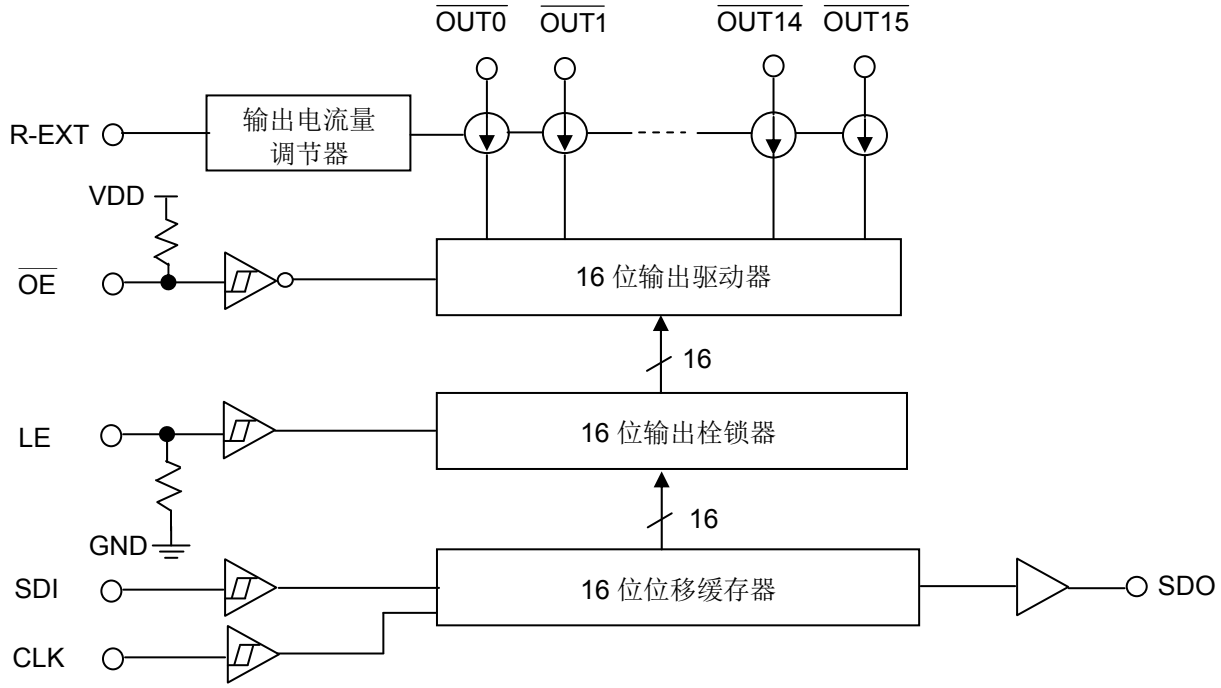
产品说明

JXI5020 是利用最新 PrecisionDrive™技术，专为 LED 显示面板设计的驱动芯片，它内建的 CMOS 位移缓存器与栓锁功能，可以将串行的输入数据转换成平行输出数据格式。JXI5020 的输入电压范围值为 3.3 伏特至 5 伏特，提供 16 个电流源，可以在每个输出级提供 3~45mA 定电流量以驱动 LED；且单一颗芯片内输出通道的电流差异小于±2%@I_{OUT} =25mA，±2.5%@I_{OUT} =3mA；多颗芯片间的输出电流差异小于±3%；电流随着输出端耐受电压(V_{DS})变化，被控制在每伏特 0.1%；且电流受供给电压(V_{DD})、环境温度的变化也被控制在 1%。使用者可以经由选用不同阻值的外接电阻器来调整 JXI5020 各输出级的电流大小，藉此机制，使用者可精确地控制 LED 的发光亮度。

JXI5020 的设计保证其输出级可耐压 17 伏特，因此可以在每个输出端串接多个 LED。此外，JXI5020 亦提供 25MHz 的高时钟频率以满足系统对大量数据传输上的需求。

©聚积科技 2015
台湾新竹市埔顶路 18 号 6F 之 4
电话：+886-3-579-0068 传真：+886-3-579-7534 E-mail: info@mblock.com.tw

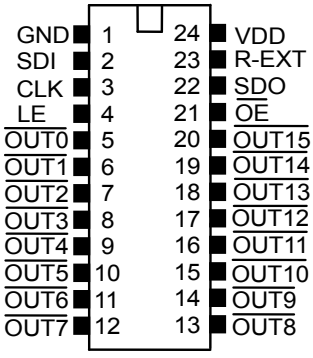
功能方块图



脚位说明

Pin 脚名称	功能
GND	控制逻辑及驱动电流之接地端。
SDI	输入至位移缓存器之串行数据输入端。
CLK	时钟讯号之输入端；资料位移会发生在时钟上升缘。
LE	数据闪控(data strobe)输入端。 当 LE 是高电位时，串行数据会被传入至输出栓锁器；当 LE 是低电位时，资料会被栓锁住。
$\overline{OUT0}$ ~ $\overline{OUT15}$	恒流输出端。
$\overline{OE}$	输出致能讯号端。 当 $\overline{OE}$ 是低电位时，即会启动 $\overline{OUT0}$ ~ $\overline{OUT15}$ 输出；当 $\overline{OE}$ 是高电位时， $\overline{OUT0}$ ~ $\overline{OUT15}$ 输出会被关闭(不驱动电流)。
SDO	串行数据输出端；可接至下一个驱动器之 SDI 端。
R-EXT	连接外接电阻之输入端；此外接电阻可设定所有输出通道之输出电流。
VDD	3.3V/5V 电源供应端。

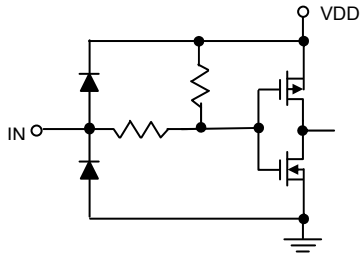
脚位图



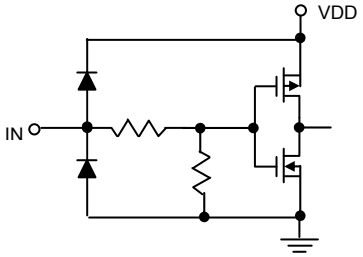
JXI5020GF/ GP

输入及输出等效电路

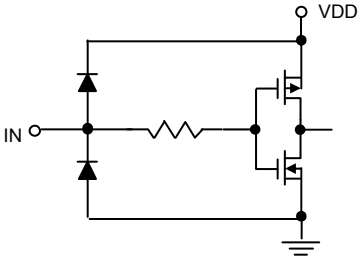
$\overline{OE}$ 输入端



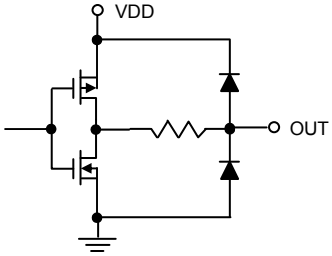
LE 输入端



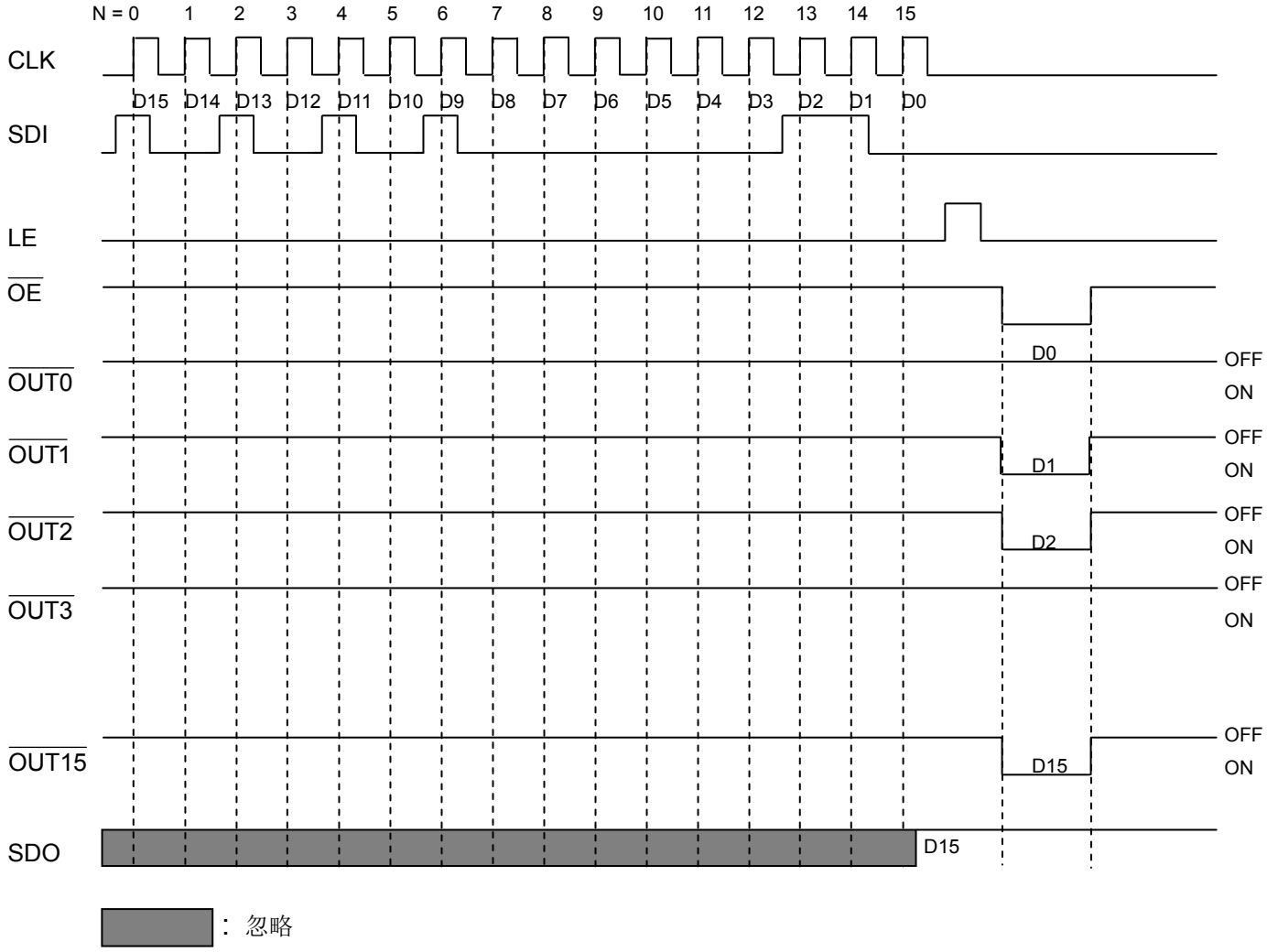
CLK, SDI 输入端



SDO 输出端



时序图



真值表

CLK	LE	$\overline{OE}$	SDI	$\overline{OUT0}$ … $\overline{OUT7}$ … $\overline{OUT15}$	SDO
↑	H	L	D_n	$\overline{D_n}$ ……. $\overline{D_{n-7}}$ ….. $\overline{D_{n-15}}$	D_{n-15}
↑	L	L	D_{n+1}	不变	D_{n-14}
↑	H	L	D_{n+2}	$\overline{D_{n+2}}$ ….. $\overline{D_{n-5}}$ …. $\overline{D_{n-13}}$	D_{n-13}
↓	X	L	D_{n+3}	$\overline{D_{n+2}}$ …. $\overline{D_{n-5}}$ …. $\overline{D_{n-13}}$	D_{n-13}
↓	X	H	D_{n+3}	使LED不亮	D_{n-13}

最大限定范围

特性		代表符号	最大限定范围	单位
电源电压		V_{DD}	0~7.0	V
输入端电压		V_{IN}	-0.4~V_{DD}+0.4	V
输出端电流		I_{OUT}	+45	mA
输出端耐受电压		V_{DS}	-0.5~+17.0	V
接地端电流		I_{GND}	720	mA
消耗功率 (在印刷电路板上，25°C 时)*	GF 封装	P_D	1.69	W
	GP 封装		1.37	
热阻值 (在印刷电路板上，25°C 时)*	GF 封装	$R_{th(j-a)}$	74	°C/ W
	GP 封装		91	
接合点温度		$T_{j,max}$	150**	°C
芯片工作时的环境温度		T_{opr}	-40~+85	°C
芯片储存时的环境温度		T_{stg}	-55~+150	°C
ESD 静电量测	HBM (MIL-STD-883H Method 3015.8, 人体静电模式)	HBM	Class 2 (3.5KV)	-
	MM (ANSI/ ESD S5.2-2009, 机器静电模式)	MM	Class M4 (400V)	-

*模拟时，PCB 尺寸为 76.2mm*114.3mm。请参考 JEDEC JESD51 规范。

说明: 散热表现与散热片尺寸、PCB 厚度与层数息息相关。实测的热阻值会与模拟值不相同，使用者可选择适当的封装与 PCB 布局，以达到理想的散热表现。

**此为最大限定范围值，并非芯片工作时温度，越接近此最大范围值操作，芯片的寿命越短、可靠度越低；超过此最大限定范围工作时，将会影响芯片运作并造成毁损，因此建议的芯片工作温度在125°C以内。

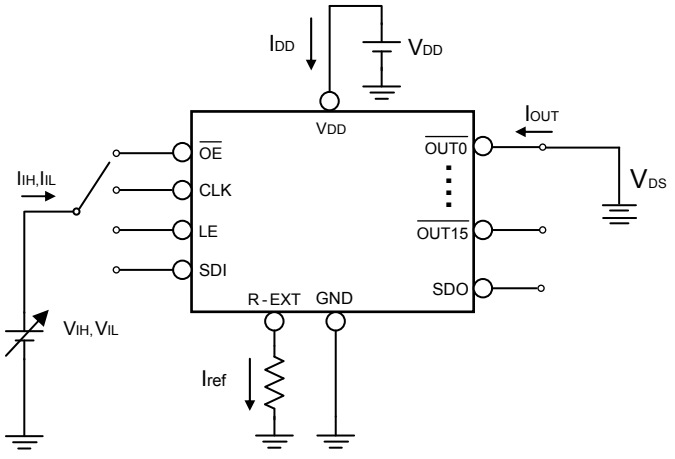
直流特性(V_{DD}= 5.0V)

特性		代表符号	量测条件		最小值	一般值	最大值	单位
电源电压		V_{DD}	-		4.5	5.0	5.5	V
输出端耐受电压		V_{DS}	$\overline{OUT0}$ ~ $\overline{OUT15}$		-	-	17	V
输出端电流		I_{OUT}	参考直流特性的测试电路		3.0	-	45	mA
		I_{OH}	SDO		-	-	-1.0	mA
		I_{OL}	SDO		-	-	1.0	mA
输入端电压	高电位位准	V_{IH}	Ta=-40~85ºC		0.7 x V_{DD}	-	V_{DD}	V
	低电位位准	V_{IL}	Ta=-40~85ºC		GND	-	0.3 x V_{DD}	V
输出端漏电流		I_{OH}	V_{DS}=17.0V		-	-	0.5	μA
输出端电压	SDO	V_{OL}	I_{OL}=+1.0mA		-	-	0.4	V
		V_{OH}	I_{OH}=-1.0mA		4.6	-	-	V
输出电流1		I_{OUT1}	V_{DS}=1.0V	R_{ext}=6000 Ω	-	3.1	-	mA
电流偏移量		dI_{OUT1}	I_{OL}=3.1mA V_{DS}=1.0V	R_{ext}=6000 Ω	-	±1.5	±2.5	%
输出电流 2		I_{OUT2}	V_{DS}=1.0V	R_{ext}=720 Ω	-	25.8	-	mA
电流偏移量		dI_{OUT2}	I_{OL}=25.8mA V_{DS}=1.0V	R_{ext}=720 Ω	-	±1.5	±3.0	%
电流偏移量 vs. 输出电压		%/dV_{DS}	输出电压=1.0~3.0V		-	±0.1	±0.3	%/V
电流偏移量 vs. 电源电压		%/dV_{DD}	电源电压=4.5~5.5V		-	-	±1.0	%/V
Pull-up电阻		R_{IN}(up)	$\overline{OE}$		125	350	490	KΩ
Pull-down电阻		R_{IN}(down)	LE		125	350	490	KΩ
电压源输出电流	“OFF”	I_{DD}(off) 1	R_{ext}=未接, $\overline{OUT0}$~$\overline{OUT15}$=Off		-	3.0	3.8	mA
		I_{DD}(off) 2	R_{ext}=720Ω, $\overline{OUT0}$~$\overline{OUT15}$=Off		-	8.0	9.0	
	“ON”	I_{DD}(on) 1	R_{ext}=720Ω, $\overline{OUT0}$~$\overline{OUT15}$=On		-	8.0	9.0	

直流特性(V_{DD}= 3.3V)

特性		代表符号	量测条件		最小值	一般值	最大值	单位
电源电压		V_{DD}	-		3.0	3.3	3.6	V
输出端耐受电压		V_{DS}	$\overline{OUT0}$ ~ $\overline{OUT15}$		-	-	17	V
输出端电流		I_{OUT}	参考直流特性的测试电路		3.0	-	30	mA
		I_{OH}	SDO		-	-	-1.0	mA
		I_{OL}	SDO		-	-	1.0	mA
输入端电压	高电位位准	V_{IH}	Ta=-40~85ºC		0.7 x V_{DD}	-	V_{DD}	V
	低电位位准	V_{IL}	Ta=-40~85ºC		GND	-	0.3 x V_{DD}	V
输出端漏电流		I_{OH}	V_{DS}=17.0V		-	-	0.5	μA
输出端电压	SDO	V_{OL}	I_{OL}=+1.0mA		-	-	0.4	V
		V_{OH}	I_{OH}=-1.0mA		2.9	-	-	V
输出电流1		I_{OUT1}	V_{DS}=1.0V	R_{ext}=6000Ω	-	3.1	-	mA
电流偏移量		dI_{OUT1}	I_{OL}=3.1mA V_{DS}=1.0V	R_{ext}=6000Ω	-	±1.5	±2.5	%
输出电流 2		I_{OUT2}	V_{DS}=1.0V	R_{ext}=720Ω	-	25.8	-	mA
电流偏移量		dI_{OUT2}	I_{OL}=25.8mA V_{DS}=1.0V	R_{ext}=720Ω	-	±1.5	±3.0	%
电流偏移量 vs. 输出电压		%/dV_{DS}	输出电压=1.0~3.0V		-	±0.1	±0.3	%/V
电流偏移量 vs. 电源电压		%/dV_{DD}	电源电压=3.0~3.6V		-	-	±1.0	%/V
Pull-up电阻		R_{IN}(up)	$\overline{OE}$		125	350	490	KΩ
Pull-down电阻		R_{IN}(down)	LE		125	350	490	KΩ
电压源输出电流	“OFF”	I_{DD}(off) 1	R_{ext}=未接, $\overline{OUT0}$~ $\overline{OUT15}$=Off		-	2.5	3.3	mA
		I_{DD}(off) 2	R_{ext}=720Ω, $\overline{OUT0}$~ $\overline{OUT15}$=Off		-	7.5	8.5	
	“ON”	I_{DD}(on) 1	R_{ext}=720Ω, $\overline{OUT0}$~ $\overline{OUT15}$=On		-	7.5	8.5	

直流特性的测试电路



动态特性(V_{DD}= 5.0V)

特性		代表符号	量测条件	最小值	一般值	最大值	单位
延迟时间 (低电位到高电位)	CLK-$\overline{OUT2n}$ *	t_{pLH1}	V_{DD}=5.0V V_{DS}=1.0V V_{IH}=V_{DD} V_{IL}=GND R_{ext}=930Ω V_L=4.0V R_L=150Ω C_L=10pF	-	37	52	ns
	CLK-$\overline{OUT2n+1}$*			-	35	50	ns
	LE-$\overline{OUT2n}$	t_{pLH2}		-	37	52	ns
	LE-$\overline{OUT2n+1}$			-	35	50	ns
	$\overline{OE}$ -$\overline{OUT2n}$	t_{pLH3}		-	37	52	ns
	$\overline{OE}$ -$\overline{OUT2n+1}$			-	35	50	ns
	CLK-SDO	t_{pLH}		-	25	35	ns
延迟时间 (高电位到低电位)	CLK-$\overline{OUT2n}$	t_{pHL1}		-	42	52	ns
	CLK-$\overline{OUT2n+1}$			-	40	50	ns
	LE-$\overline{OUT2n}$	t_{pHL2}		-	42	52	ns
	LE-$\overline{OUT2n+1}$			-	40	50	ns
	$\overline{OE}$ -$\overline{OUT2n}$	t_{pHL3}		-	42	52	ns
	$\overline{OE}$ -$\overline{OUT2n+1}$			-	40	50	ns
	CLK-SDO	t_{pHL}		-	25	35	ns
脉波宽度	CLK	$t_{w(CLK)}$		20	-	-	ns
	LE	$t_{w(L)}$		20	-	-	ns
	$\overline{OE}$ **	$t_{w(OE)}$		70	100	-	ns
LE的Hold Time		$t_{h(L)}$		30	-	-	ns
LE的Setup Time		$t_{su(L)}$		5	-	-	ns
SDI的Hold Time		$t_{h(D)}$		5	-	-	ns
SDI的Setup Time		$t_{su(D)}$		3	-	-	ns
CLK讯号的最大爬升时间		t_r		-	-	500	ns
CLK讯号的最大下降时间		t_f		-	-	500	ns
SDO的爬升时间		$t_{r,SDO}$		-	10	-	ns
SDI的下降时间		$T_{f,SDO}$		-	10	-	ns
电流输出埠的电位爬升时间		t_{or}		-	40	50	ns
电流输出埠的电位下降时间		t_{of}		-	55	60	ns

*奇数通道$\overline{OUT2n+1}$ (e.g. OUT1, OUT3, OUT5, etc.)与偶数通道$\overline{OUT2n}$ (e.g. OUT2, OUT4, OUT6, etc.)间的延迟时间为 2ns. JXI5020 内建延迟电路功能，可将奇数与偶数的输出通道在不同的时间导通来降低电源线的电流量。

**此值之条件为，输出通道保持一致响应条件下的最短$\overline{OE}$ 。

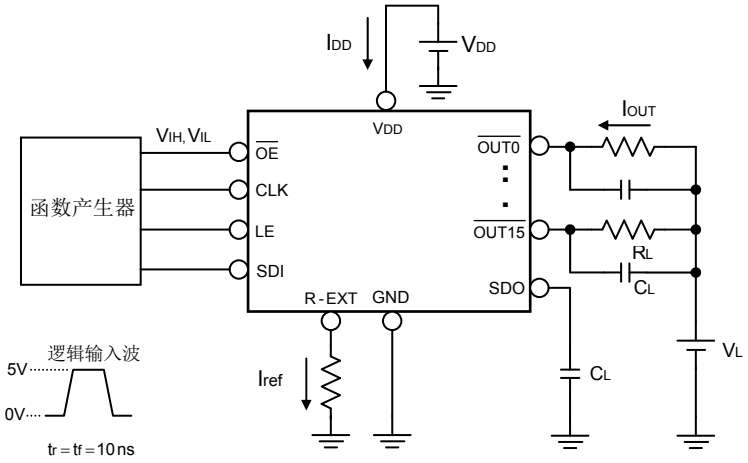
动态特性(V_{DD}= 3.3V)

特性		代表符号	量测条件	最小值	一般值	最大值	单位
延迟时间 (低电位到高电位)	CLK-$\overline{OUT2n}$ *	t_{pLH1}	V_{DD}=3.3V V_{DS}=1.0V V_{IH}=V_{DD} V_{IL}=GND R_{ext}=930Ω V_L=4.0V R_L=150Ω C_L=10 pF	-	52	72	ns
	CLK-$\overline{OUT2n+1}$*			-	50	70	ns
	LE-$\overline{OUT2n}$	t_{pLH2}		-	52	72	ns
	LE-$\overline{OUT2n+1}$			-	50	70	ns
	$\overline{OE}$ -$\overline{OUT2n}$	t_{pLH3}		-	52	72	ns
	$\overline{OE}$ -$\overline{OUT2n+1}$			-	50	70	ns
	CLK-SDO	t_{pLH}		-	35	45	ns
延迟时间 (高电位到低电位)	CLK-$\overline{OUT2n}$	t_{pHL1}		-	52	62	ns
	CLK-$\overline{OUT2n+1}$			-	50	60	ns
	LE-$\overline{OUT2n}$	t_{pHL2}		-	52	62	ns
	LE-$\overline{OUT2n+1}$			-	50	60	ns
	$\overline{OE}$ -$\overline{OUT2n}$	t_{pHL3}		-	52	62	ns
	$\overline{OE}$ -$\overline{OUT2n+1}$			-	50	60	ns
	CLK-SDO	t_{pHL}		-	35	45	ns
脉波宽度	CLK	$t_{w(CLK)}$		20	-	-	ns
	LE	$t_{w(L)}$		20	-	-	ns
	$\overline{OE}$ **	$t_{w(OE)}$		100	130	-	ns
LE的Hold Time		$t_{h(L)}$		30	-	-	ns
LE的Setup Time		$t_{su(L)}$		5	-	-	ns
SDI的Hold Time		$t_{h(D)}$		5	-	-	ns
SDI的Setup Time		$t_{su(D)}$		3	-	-	ns
CLK讯号的最大爬升时间		t_r		-	-	500	ns
CLK讯号的最大下降时间		t_f		-	-	500	ns
SDO的爬升时间		$t_{r,SDO}$		-	10	-	ns
SDI的下降时间		$T_{f,SDO}$		-	10	-	ns
电流输出埠的电位爬升时间		t_{or}		-	60	75	ns
电流输出埠的电位下降时间		t_{of}		-	60	75	ns

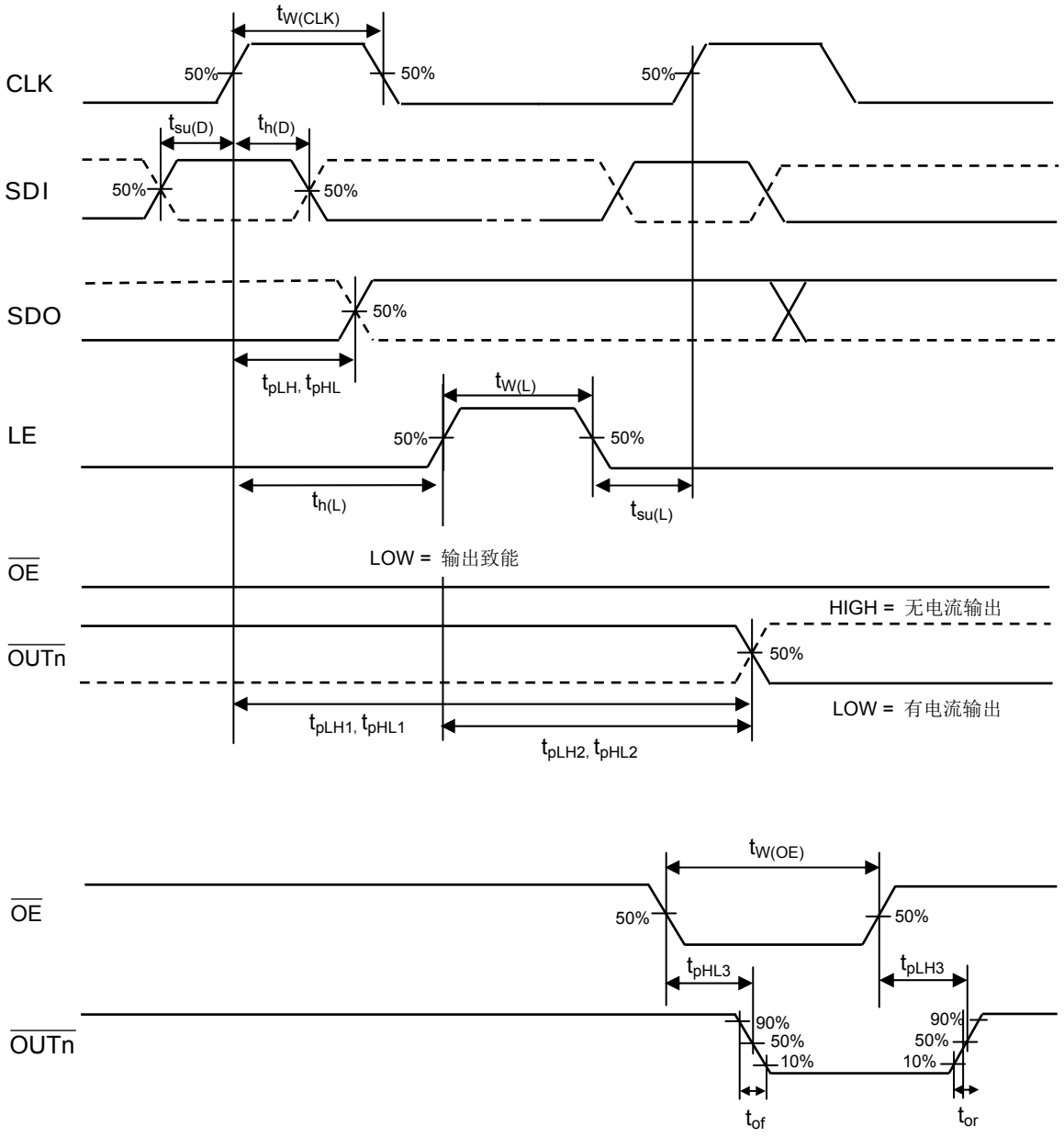
*奇数通道$\overline{OUT2n+1}$ (e.g. OUT1, OUT3, OUT5, etc.)与偶数通道$\overline{OUT2n}$ (e.g. OUT2, OUT4, OUT6, etc.)间的延迟时间为 2ns. JXI5020 内建延迟电路功能，可将奇数与偶数的输出通道在不同的时间导通来降低电源线的电流量。

**此值之条件为，输出通道保持一致响应条件下的最短$\overline{OE}$ 。

动态特性的测试电路



时序的波形图



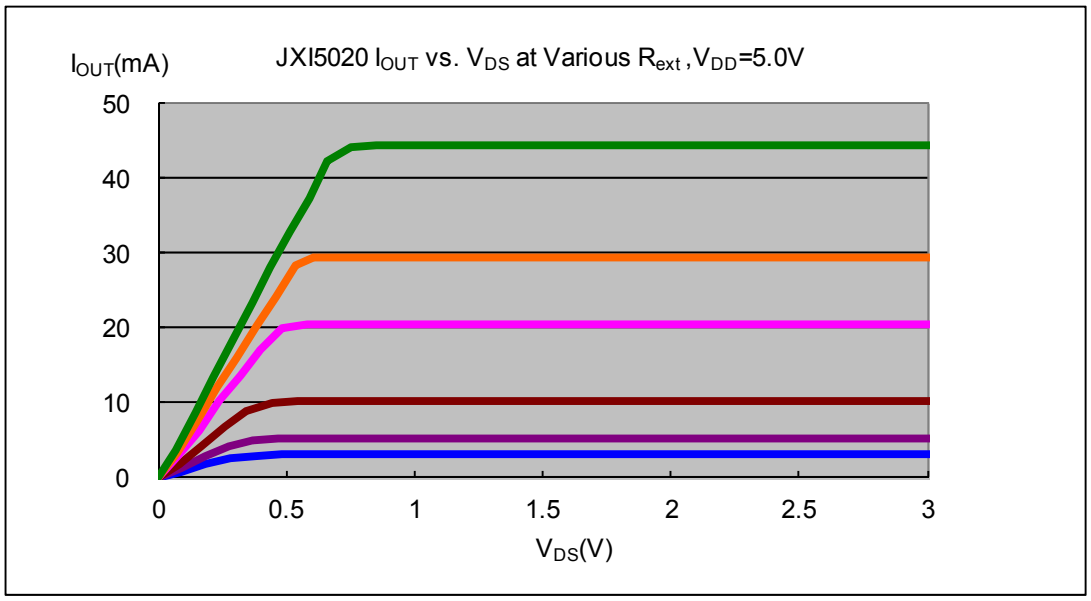
应用信息

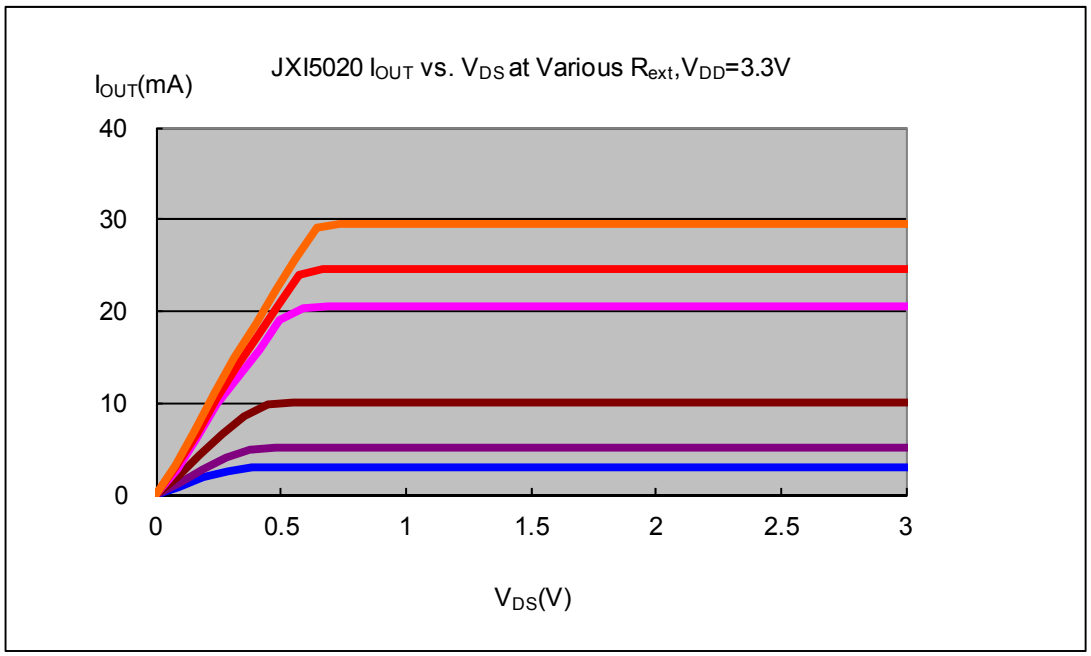
恒流

当客户将 JXI5020 应用于 LED 显示屏设计上时，通道间与通道间，甚至芯片与芯片间的电流，差异极小。此源自于 JXI5020 的优异特性：

1) 通道间的最大电流差异小于±2.5%，而芯片间的最大电流差异小于±3%。

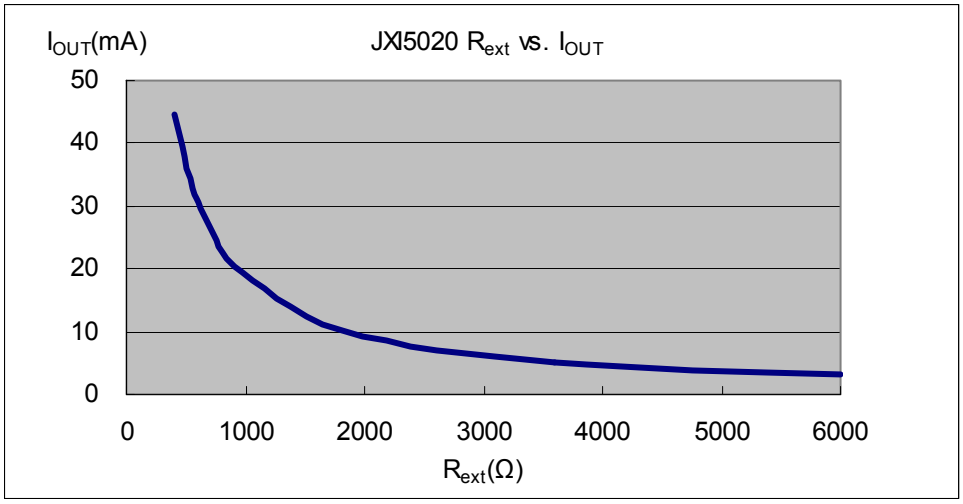
2) 具有不受负载端电压影响的电流输出特性，如下图所示。输出电流的稳定性将不受 LED 顺向电压(V_F)变化而影响。





调整输出电流

如下图所示，藉由外接一个电阻 R_{ext} 调整输出电流(I_{OUT})。



套用下列公式可计算出输出电流值，

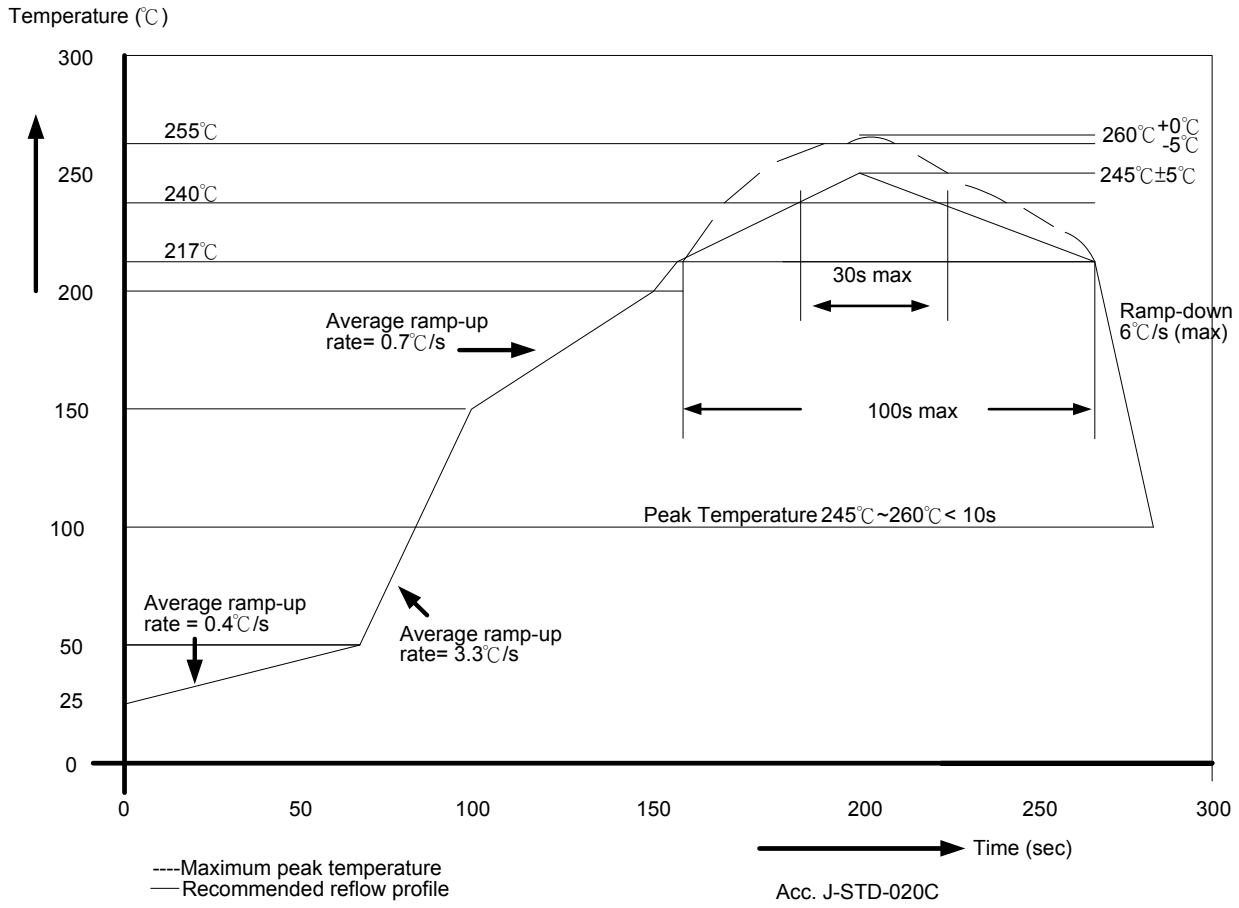
V_{R-EXT}=1.24V；I_{OUT}=V_{R-EXT}*(1/Rext)x15; R_{ext} =(V_{R-EXT}/I_{OUT})x15

公式中的 V_{R-EXT} 是指 R-EXT 端的电压值，R_{ext} 是指外接至 R-EXT 端的电阻值。当电阻值是 744Ω，透过公式计算可得输出电流值 25mA；当电阻值是 1860Ω 时，输出的电流则为 10mA。

“Pb-Free & Green”封装之焊接制程*

聚积科技所生产的“Pb-Free & Green"的半导体产品遵循欧洲 RoHS 标准，封装选用 100%之纯锡以兼容于目前锡铅(SnPb)焊接制程，且支持需较高温之无铅制程。纯锡目前已被欧美及亚洲区的电子产品客户与供货商广泛采用，成为取代含锡铅材料的最佳替代品。100%纯锡可生产于含锡铅(SnPb)锡炉制程，锡炉温度请参考 JEDEC J-STD-020C 标准规定。但若客户使用完全无铅锡膏和材料，则锡炉温度须达 J-STD-020C 标准之 245°C 至 260°C (参阅下图)。

依据 JEDEC J-STD-020C 及 J-STD-033C 对 MSL3 抗湿等级定义，芯片由真空包取出后直到使用前必须储存在温度管控≦30°C，湿度管控≦60%RH 的环境中不超过 168 小时；当拆封超过 168 小时后再行使用时，须先以 125°C 烘烤 9 小时去除水气后再行生产。



封装厚度	体积 mm^3 <350	体积 mm^3 350-2000	体积 mm^3 ≧2000
<1.6mm	260 +0 °C	260 +0 °C	260 +0 °C
1.6mm – 2.5mm	260 +0 °C	250 +0 °C	245 +0 °C
≧2.5mm	250 +0 °C	245 +0 °C	245 +0 °C

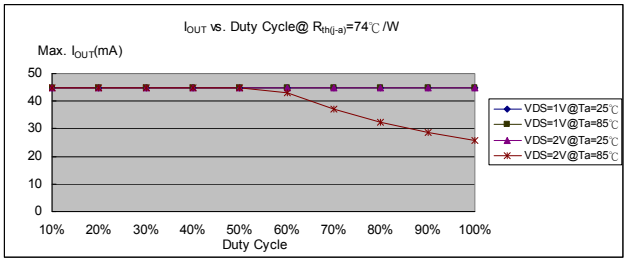
*详情请参阅聚积科技之“Pb-free & Green Package”政策。

消耗功率(P_D)

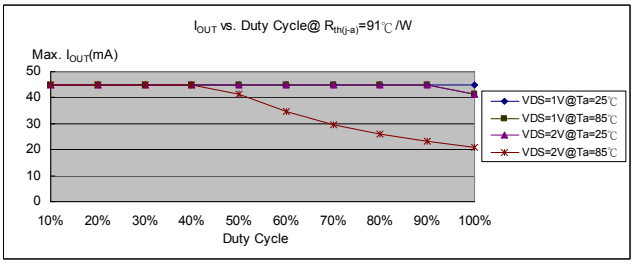
整颗芯片的最大消耗功率，是由公式 $P_D(max)=(Tj–Ta)/R_{th(j-a)}$来决定。当 16 个通道同时打开时，真正的消耗功率为 $P_D(act)= (I_{DD}xV_{DD})+(I_{OUT}xDutyxV_{DS}x16)$。

为保持 $P_D(act)\leq P_D(max)$，可输出的最大电流与 duty cycle 间的关系为：

$I_{OUT}=\{[(Tj–Ta)/R_{th(j-a)}]–(I_{DD}xV_{DD})\}/V_{DS}/Duty/16$，其中 Tj=150°C。



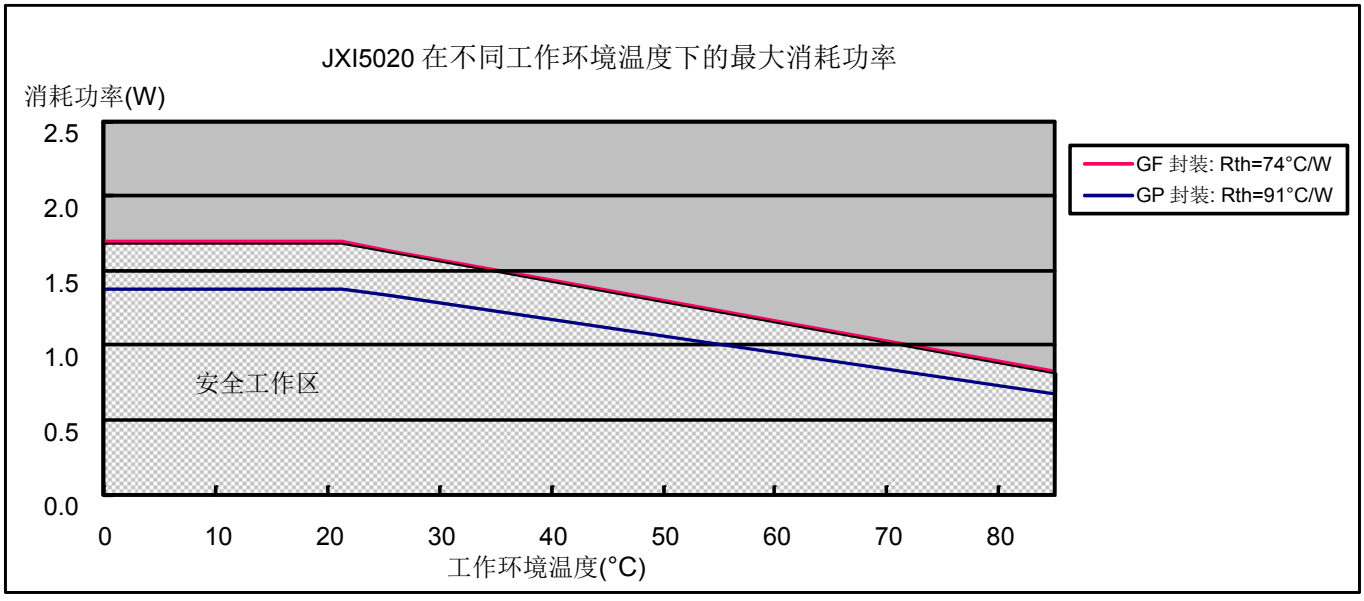
JXI5020GF



JXI5020GP

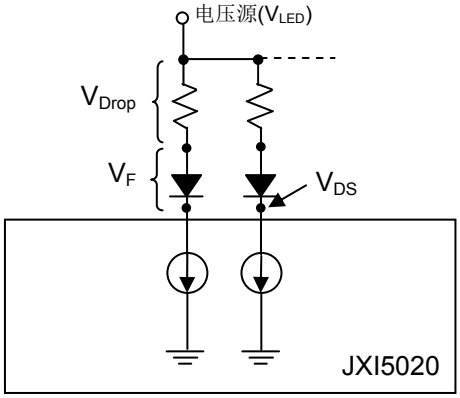
量测条件：I_{OUT}=45mA，16 个输出通道		
封装类型	$R_{th(j-a)}$ (°C/W)	P_D (W)
GF	74	1.69
GP	91	1.37

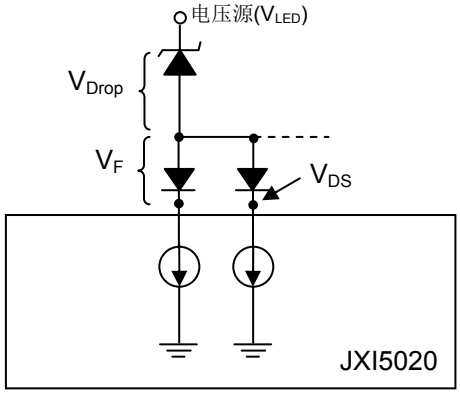
依据 $P_D(max)=(Tj–Ta)/R_{th(j-a)}$，被允许的最大消耗功率会随环境温度增加而降低。



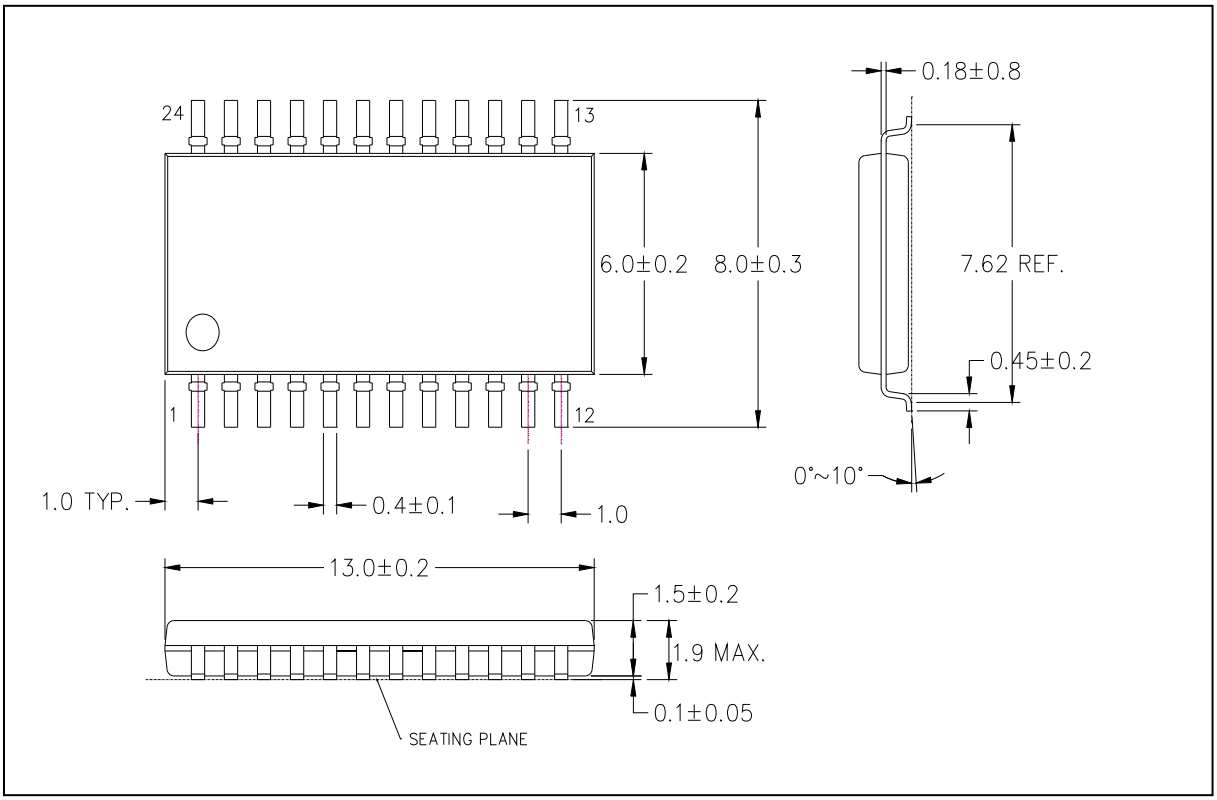
负载端供应电压 (V_{LED})

为使封装体散热能力达到最佳化，建议输出端电压(V_{DS})的最佳操作范围是 0.4V~0.8V(I_{OUT}=3~45mA)。如果 $V_{DS}=V_{LED}-V_F$ 且 V_{LED}=5V 时，此时过高的输出端电压(V_{DS})可能会导致 $P_D(act)>P_D(max)$；在此状况，建议尽可能使用较低的 V_{LED} 电压供应，也可用外串电阻或 Zener diode 当做 V_{DROP}。此可导致 $V_{DS}=(V_{LED}-V_F)-V_{DROP}$，达到降低输出端电压($V_{DS}$)之效果。外串电阻或 Zener 的应用图可参阅下图。



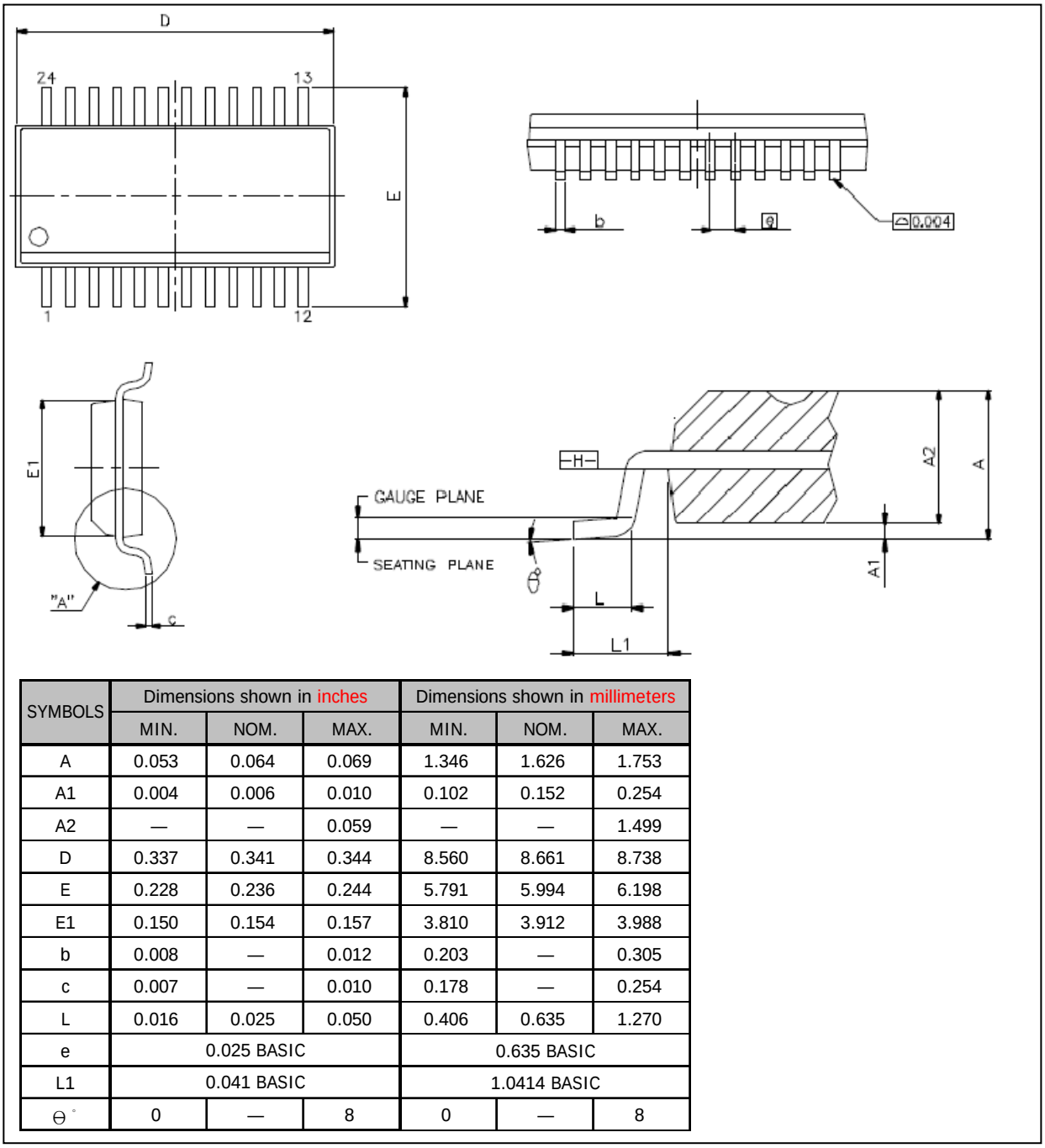


外观轮廓图示



JXI5020GF轮廓图示

注：轮廓图标的单位是 mm。

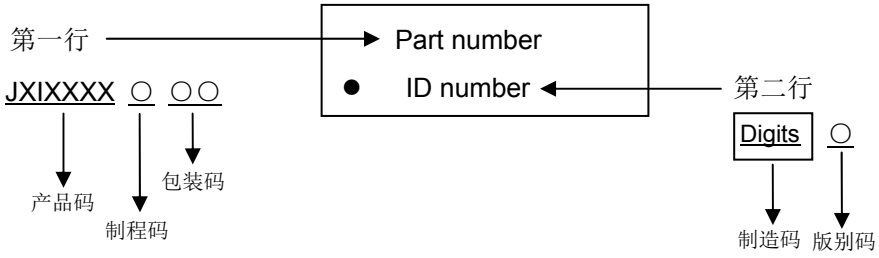


SYMBOLS	Dimensions shown in inches			Dimensions shown in millimeters		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.053	0.064	0.069	1.346	1.626	1.753
A1	0.004	0.006	0.010	0.102	0.152	0.254
A2	—	—	0.059	—	—	1.499
D	0.337	0.341	0.344	8.560	8.661	8.738
E	0.228	0.236	0.244	5.791	5.994	6.198
E1	0.150	0.154	0.157	3.810	3.912	3.988
b	0.008	—	0.012	0.203	—	0.305
c	0.007	—	0.010	0.178	—	0.254
L	0.016	0.025	0.050	0.406	0.635	1.270
e	0.025 BASIC			0.635 BASIC		
L1	0.041 BASIC			1.0414 BASIC		
θ °	0	—	8	0	—	8

JXI5020GP轮廓图示

注：轮廓图标的单位是 mm。

芯片正印信息



产品更新纪录

文件版次	芯片版别码
V1.00	A
V1.01	A
V1.02	A
V2.00	B
V2.01	B

产品订购信息

产品编号	环保包装	重量(g)
JXI5020GF-B	SOP24L-300-1.00	0.28
JXI5020GP-B	SSOP24L-150-0.64	0.11

*请在您的订购单(PO)上，务必标示您的”产品订购编号”信息。

使用权声明

聚积科技对于产品、文件以及服务保有一切变更、修正、修改、改善、以及终止的权利。客户在进行产品购买前，建议与聚积科技业务代表联络以取得最新的产品信息。

聚积科技的产品，除非经过聚积合法授权，否则不应使用于医疗或军事行为上，若使用者因此导致任何身体伤害或生命威胁甚至死亡，聚积科技将不负任何损害赔偿责任。

此份档案上所有的文字内容、图片、及商标为聚积科技所属之智慧财产。除非是先经过聚积合法授权，任何人不得径自使用、修改、重制、公开、改作、散布、发行、公开发表。如有违反，您应对聚积科技股份有限公司负责损害赔偿责任及其它法律责任。