TPS709-Q1 具有使能功能的汽车级 150mA、30V、1μA I_Q 稳压器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 125°C，T_A
  - 器件 HBM ESD 分类等级 2
  - 器件 CDM ESD 分类等级 C4B
- 输入电压范围：2.7V 至 30V
- 超低 I_Q：1 μ A
- 反向电流保护
- 低 $I_{关断}$：150nA
- 支持 200mA 峰值输出
- 在温度范围内的精度为 2%
- 可提供固定输出电压：
  1.2V 至 6.5V
- 热关断和过流保护
- 封装：SOT-23-5、WSON-6

2 应用

- 汽车
- 信息娱乐系统
- 车身控制模块
- 导航系统

3 说明

TPS709-Q1 系列线性稳压器是针对功耗敏感型应用而设计的超低静态电流器件。高精度带隙与误差放大器可提供 2% 的过热精度。这些器件的静态电流仅为 1μA，专门针对由电池供电且要求极低空闲功耗的常开系统而设计。该系列器件还具有热关断、电流限制和反向电流保护功能，提升了器件安全性。

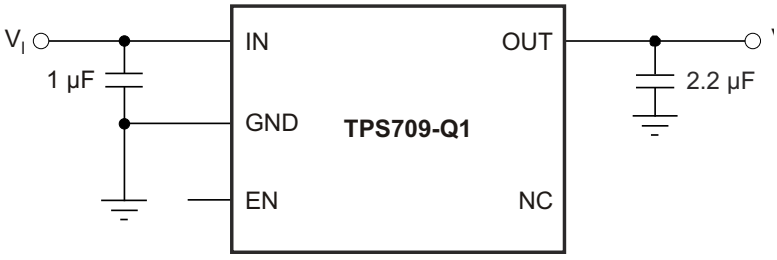
通过将使能 (EN) 引脚下拉至低电平可将这些稳压器置于关断模式。该模式的关断电流低至 150nA（典型值）。

TPS709-Q1 系列采用 WSON-6 和 SOT-23-5 封装。

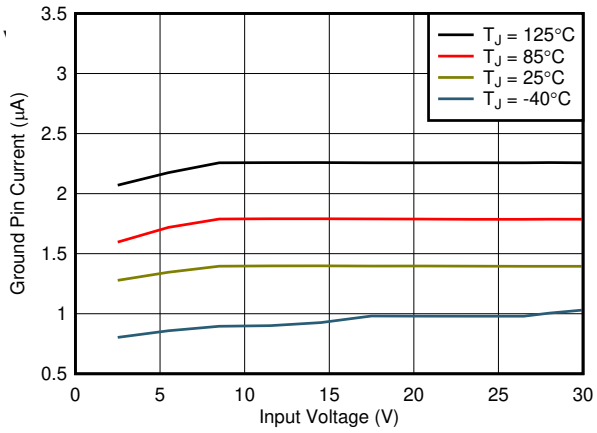
封装信息

器件型号	封装(1)	封装尺寸(2)
TPS709-Q1	DBV（SOT-23，5）	2.9mm × 2.8mm
	DRV（WSON，6）	2mm × 2mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型应用电路



接地电流与 V_{IN} 和温度间的关系

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 3
5.1 绝对最大额定值 3
5.2 ESD 等级 3
5.3 建议运行条件 4
5.4 热性能信息 4
5.5 电气特性 5
5.6 时序要求 6
5.7 开关特性 6
5.8 典型特性 7
6 详细说明 14
6.1 概述 14
6.2 功能方框图 14
6.3 特性说明 14
6.4 器件功能模式 16
7 应用和实施 17
7.1 应用信息 17
7.2 典型应用 18
7.3 电源相关建议 18
7.4 布局 19
8 器件和文档支持 22
8.1 器件支持 22
8.2 文档支持 22
8.3 接收文档更新通知 22
8.4 支持资源 22
8.5 商标 22
8.6 静电放电警告 22
8.7 术语表 23
9 修订历史记录 23
10 机械、封装和可订购信息 23

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

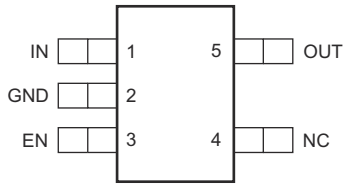


图 4-1. DBV 封装，引脚 SOT-23-5（顶视图）

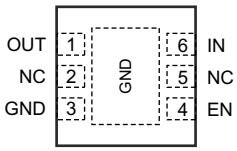


图 4-2. DRV 封装，WSON-6（顶视图）

表 4-1. 引脚功能

引脚			I/O	说明
名称	编号			
	DRV	DBV		
EN	4	3	I	使能引脚。将该引脚驱动为高电平会启用器件。将该引脚驱动为低电平将器件置于低电流关断状态。该引脚可保持悬空以启用器件。最大电压必须保持在 6.5V 以下。
GND	3	2	—	接地
IN	6	1	I	器件的非稳压输入
NC	2、5	4	—	无内部连接
OUT	1	5	O	经稳压调节的输出电压。在该引脚与接地之间连接小型 2.2μF 或更大的陶瓷电容器以确保稳定性。
散热焊盘		—	—	散热焊盘以电气方式连接到 GND 节点。 连接至 GND 平面以提高热性能。

5 规格

5.1 绝对最大额定值

在 T_J = –40°C 至 125°C 条件下指定，除非另有说明；所有电压均以 GND 为基准。(1)

		最小值	最大值	单位
电压	V_{IN}	-0.3	32	V
	V_{EN}	-0.3	7	V
	V_{OUT}	-0.3	7	V
最大输出电流	I_{OUT}	受内部限制		
输出短路持续时间		未确定		
持续总功率耗散	P_{DISS}	请参阅*热性能信息*		
结温，T_J		-55	150	°C
环境温度，T_A		-40	125	°C
贮存温度，T_{stg}		-55	150	°C

(1) 应力超出“绝对最大额定值”下列出的值可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下以及在*建议工作条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±750	

(1) JEDEC 文档 JEP155 指出：2kV HBM 可通过标准 ESD 控制流程实现安全生产。

Copyright © 2025 Texas Instruments Incorporated

(2) JEDEC 文档 JEP157 指出：500V CDM 可通过标准 ESD 控制流程实现安全生产。

5.3 建议运行条件

在工作结温范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{IN}	输入电压	2.7		30	V
V_{OUT}	输出电压	1.2		6.5	V
I_{OUT}	输出电流	0		150	mA
V_{EN}	使能电压	0		6.5	V
C_{IN}	输入电容器		1		μF
C_{OUT}	输出电容器	2	2.2	47	μF
T_J	工作结温	-40		125	°C

5.4 热性能信息

热指标(1)		TPS709-Q1				单位
		DBV (SOT-23-5)		DRV (WSON-6)		
		旧芯片	新芯片	旧芯片	新芯片	
$R_{\theta JA}$	结至环境热阻	210.9	176.5	73.1	82.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	127.4	97.9	97.0	101.25	°C/W
$R_{\theta JB}$	结至电路板热阻	39.4	40.9	42.6	49.1	°C/W
Ψ_{JT}	结至顶部特征参数	16.8	19.1	2.9	5.8	°C/W
Ψ_{JB}	结至电路板特征参数	38.4	40.7	42.9	49.14	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	12.8	19.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性

条件为 –40°C ≤ T_J，T_A ≤ 125°C 时，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），I_{OUT} = 1mA，V_{EN} = 2V 以及 C_{IN} = C_{OUT} = 2.2 µF 陶瓷，除非另有说明。典型值为 T_J = 25°C 条件下的值。

参数		测试条件	最小值	典型值	最大值	单位
V_{IN}	输入电压范围		2.7		30	V
V_{OUT}	输出电压范围		1.2		6.5	V
V_{OUT}	直流输出精度	V_{OUT} < 3.3V	-2		2	%
		V_{OUT} ≥ 3.3V	-1		1	
ΔV_{OUT}	线路调节	($V_{OUT(nom)}$ + 1V，2.7V) ≤ V_{IN} ≤ 30V		3	10	mV
	负载调整率	V_{IN} = $V_{OUT(typ)}$ + 1.5V 或 3V（以较大者为准），100µA ≤ I_{OUT} ≤ 150mA		20	50	
V_{DO}	压降电压(1) (2)	TPS70933，I_{OUT} = 50mA		295	650	mV
		TPS70933，I_{OUT}= 150mA		975	1540	
		TPS70950，I_{OUT}= 50mA		245	500	
		TPS70950，I_{OUT}= 150mA		690	1200	
I_{CL}	输出电流限制(3)	V_{OUT}= 0.9 × $V_{OUT(nom)}$	200	320	500	mA
I_{GND}	接地引脚电流	I_{OUT}= 0mA，V_{OUT} ≤ 3.3V		1.3	2.55	µA
		I_{OUT}= 0mA，V_{OUT} > 3.3V		1.4	2.7	
		I_{OUT}= 100µA，V_{IN} = 30V		6.7	10	
		I_{OUT} = 150mA		350		
I_{SHDN}	关断电流	V_{EN} ≤ 0.4V，V_{IN} = 2.7V		150		nA
PSRR	电源抑制比	f = 10Hz		80		dB
		f = 100Hz		62		
		f = 1kHz		52		
V_n	输出噪声电压	BW = 10Hz 至 100kHz，I_{OUT}= 10mA，V_{IN} = 2.7V，V_{OUT} = 1.2V		190		µVRMS
$V_{EN(HI)}$	使能引脚高电平输入电压	器件启用	0.9			V
$V_{EN(LOW)}$	使能引脚低电平输入电压	器件被禁用	0		0.4	V
I_{EN}	EN 引脚电流	EN = 1.0V，V_{IN} = 5.5V		300		nA
I_{REV}	反向电流（从 IN 引脚流出）	V_{OUT} = 3V，V_{IN} = V_{EN} = 0V		10		nA
	反向电流（流入 OUT 引脚）	V_{OUT} = 3V，V_{IN} = V_{EN} = 0V		100		
T_{SD}	热关断温度	关断，温度升高		158		°C
		复位，温度降低		140		
T_J	工作结温		-40		125	°C

(1) V_{DO} 在 V_{IN} = 0.98 × $V_{OUT(nom)}$ 下测得。
(2) 最小输入电压限制值压降仅在 V_{OUT} ≥ 2.8V 时有效。
(3) 当 V_{OUT} ≤ 2.5V 时，在 V_{IN} = V_{OUT} + 3V 下测得。当 V_{OUT} > 2.5V 时，在 V_{IN} = V_{OUT} + 2.5V 下测得。

Copyright © 2025 Texas Instruments Incorporated

5.6 时序要求

条件为 T_J = –40°C 至 125°C，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），R_L = 47Ω，V_{EN} = 2V，C_{IN} = C_{OUT} = 2.2μF 陶瓷，除非另有说明。典型值为 T_J = 25°C 条件下的值。

参数		测试条件	最小值	典型值	最大值	单位
t_{STR}	启动时间(1)	$V_{OUT(nom)}$ ≤ 3.3V		200	600	μs
		$V_{OUT(nom)}$ > 3.3V		500	1500	

(1) 启动时间 = 从 EN 置为有效到 0.95 × $V_{OUT(nom)}$ 且负载 = 47Ω 的时间。

5.7 开关特性

这些规格适用于 T_J = 25℃，V_{IN} = $V_{OUT(NOM)}$ + 0.5V 或 1.4V（以较大者为准），V_{EN} = V_{IN}，I_{OUT} = 1mA，C_{IN} = 1μF，C_{OUT} = 1μF（除非另有说明）；所有典型值都是在 T_J = 25℃ 条件下的典型值。

参数		测试条件		最小值	典型值	最大值	单位
t_{STR}	启动时间 (V_{EN})	从 V_{EN} > $V_{EN(HI)}$ 到 V_{OUT} = $V_{OUT(NOM)}$ 的 95%，1V/us	从 V_{EN} > $V_{EN(HI)}$ 到 V_{OUT} = $V_{OUT(NOM)}$ 的 95%，1V/us		200		μs

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。

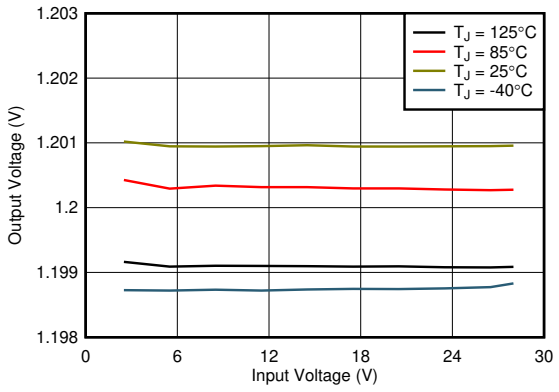


图 5-1. 1.2V 线路调节与 V_{IN} 和温度间的关系

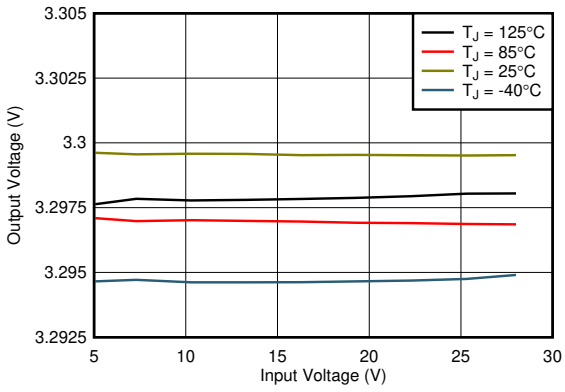


图 5-2. 3.3V 线路调节与 V_{IN} 和温度间的关系

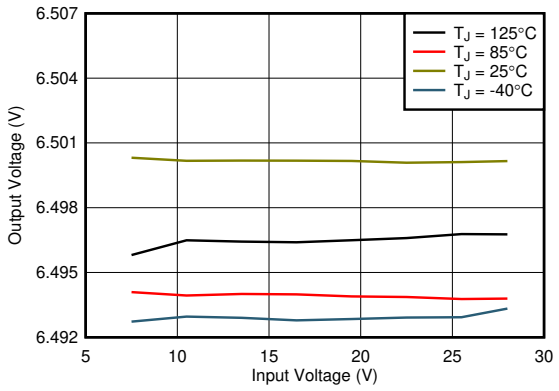


图 5-3. 6.5V 线路调节与 V_{IN} 和温度间的关系

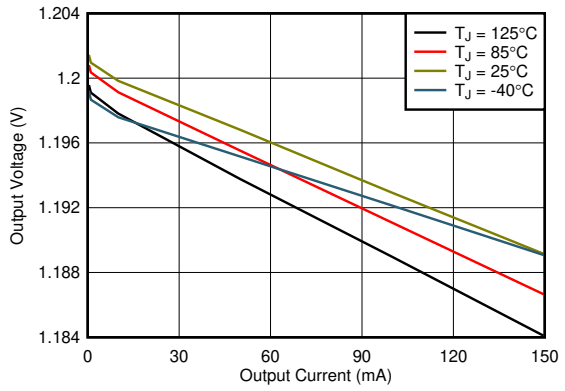


图 5-4. 1.2V 负载调节与 I_{OUT} 和温度间的关系

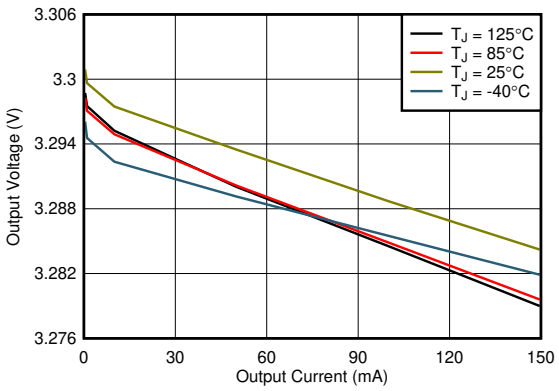


图 5-5. 3.3V 负载调节与 I_{OUT} 和温度间的关系

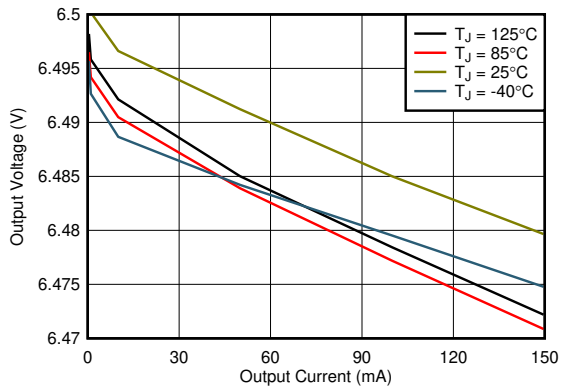


图 5-6. 6.5V 负载调节与 I_{OUT} 和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。

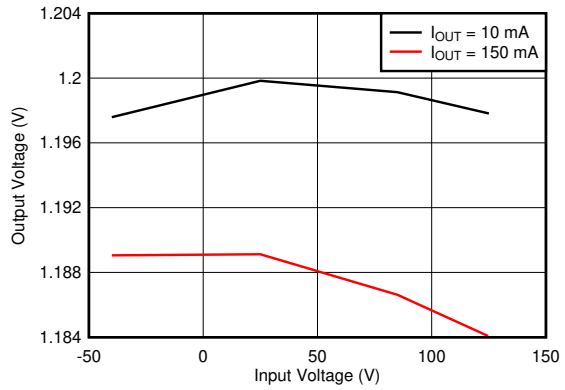


图 5-7. 1.2V 输出电压和温度间的关系

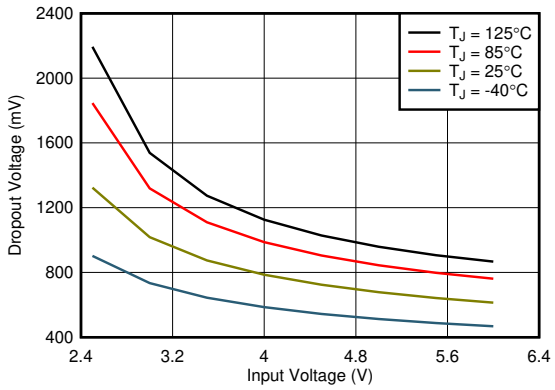


图 5-8. 6.5V 压降电压与 V_{IN} 和温度间的关系

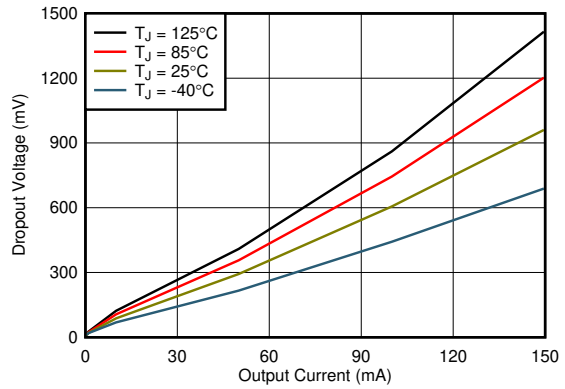


图 5-9. 3.3V 压降电压与 I_{OUT} 和温度间的关系

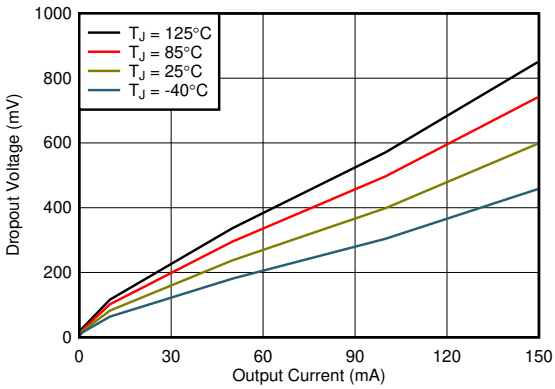


图 5-10. 压降电压与 I_{OUT} 和温度间的关系

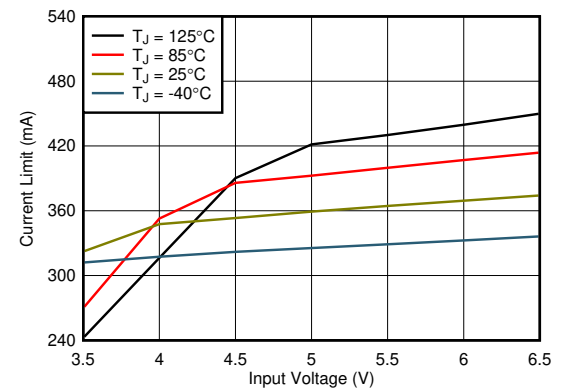


图 5-11. 1.2V 电流限制与 V_{IN} 和温度间的关系

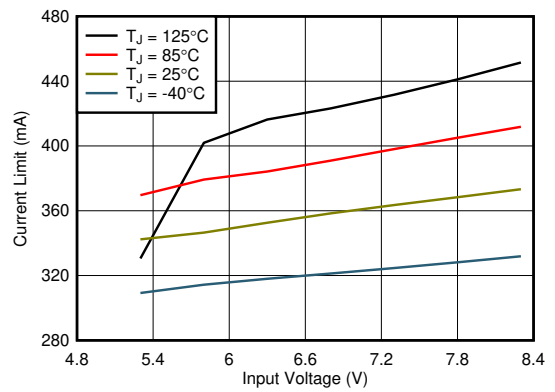


图 5-12. 3.3V 电流限制与 V_{IN} 和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。

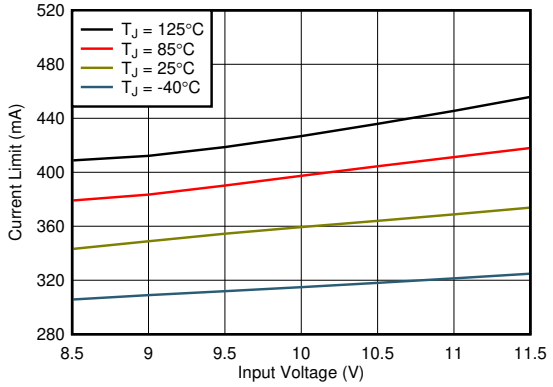


图 5-13. 6.5V 电流限制与 V_{IN} 和温度间的关系

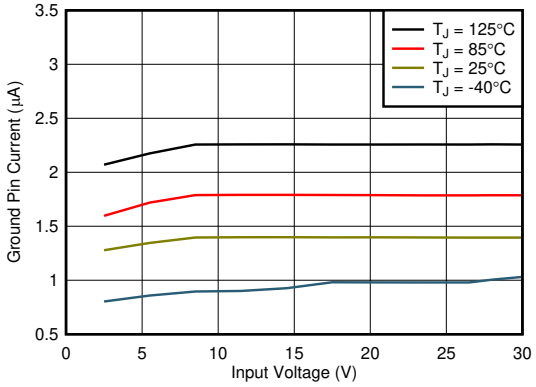


图 5-14. 1.2V 接地引脚电流与 V_{IN} 和温度间的关系

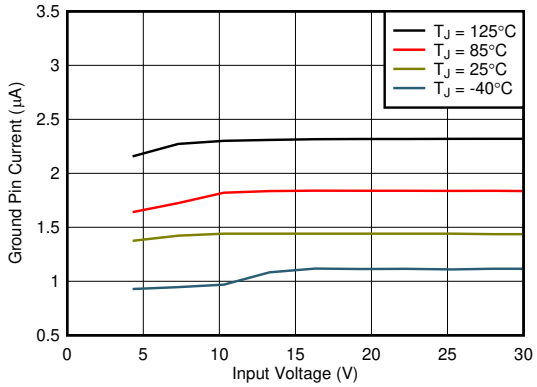


图 5-15. 3.3V 接地引脚电流与 V_{IN} 和温度间的关系

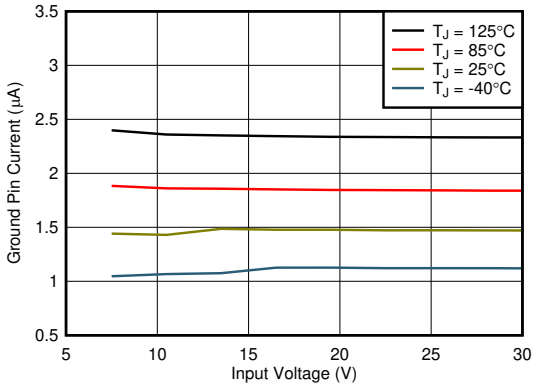


图 5-16. 6.5V 接地引脚电流与 V_{IN} 和温度间的关系

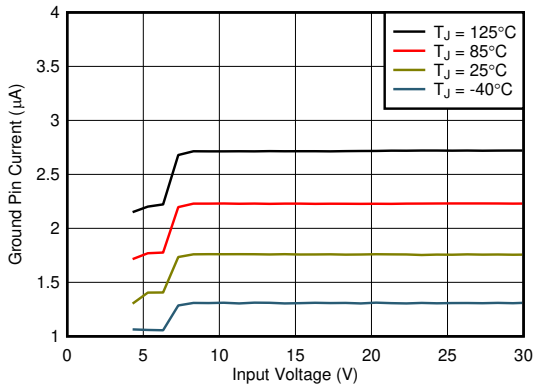


图 5-17. 3.3V 接地电流与 V_{IN} 和温度间的关系（EN 悬空）

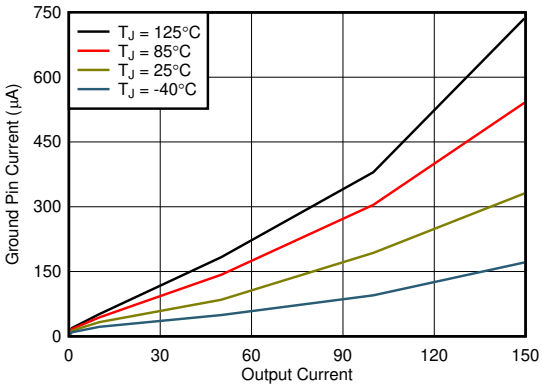


图 5-18. 1.2V 接地引脚电流与 I_{OUT} 和温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。

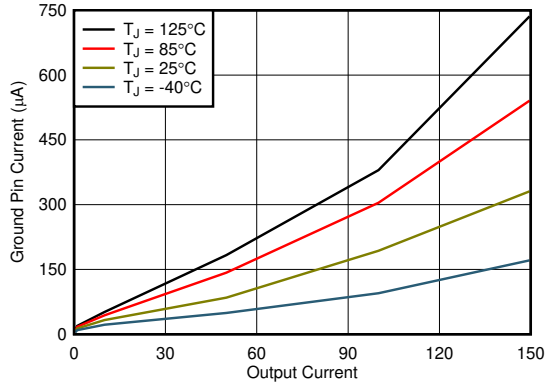


图 5-19. 3.3V 接地引脚电流与 I_{OUT} 和温度间的关系

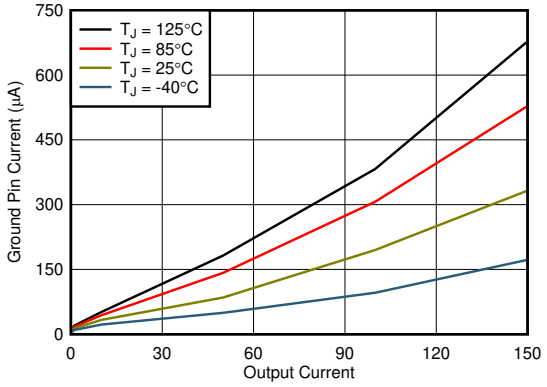


图 5-20. 6.5V 接地引脚电流与 I_{OUT} 和温度间的关系

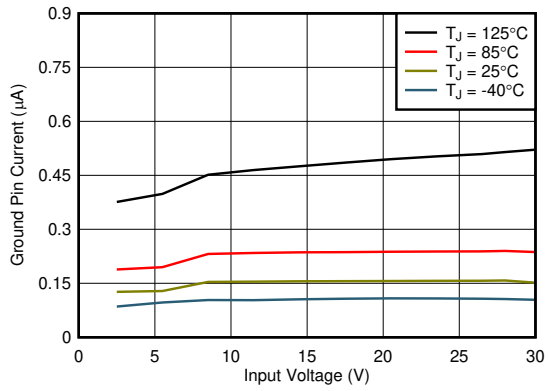


图 5-21. 1.2V 关断电流与 V_{IN} 和温度间的关系

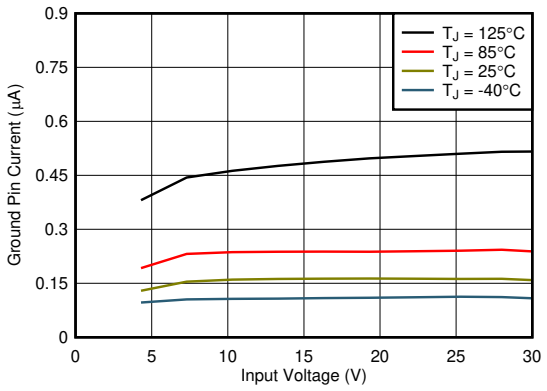


图 5-22. 3.3V 关断电流与 V_{IN} 和温度间的关系

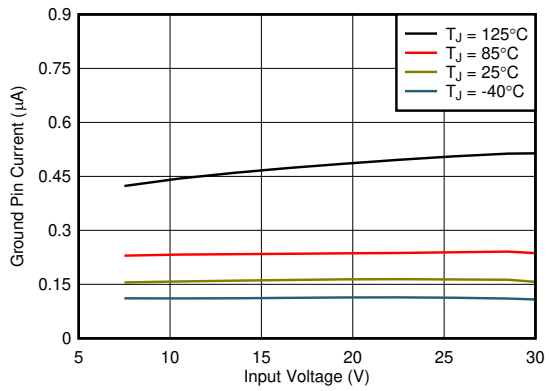


图 5-23. 6.5V 关断电流与 V_{IN} 和温度间的关系

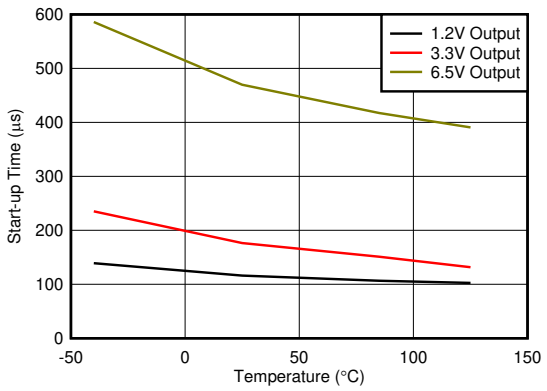


图 5-24. 软启动时间与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。

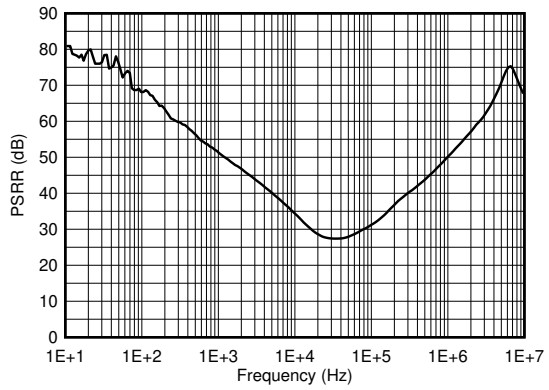


图 5-25. 电源抑制比与频率间的关系

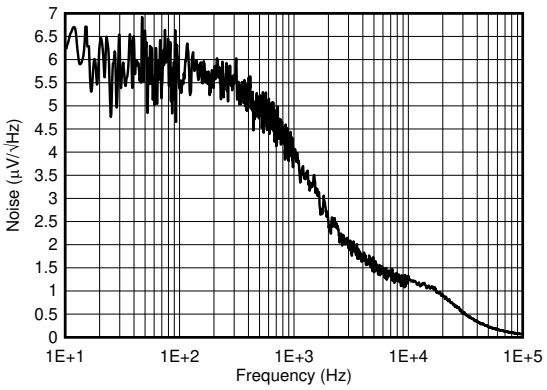
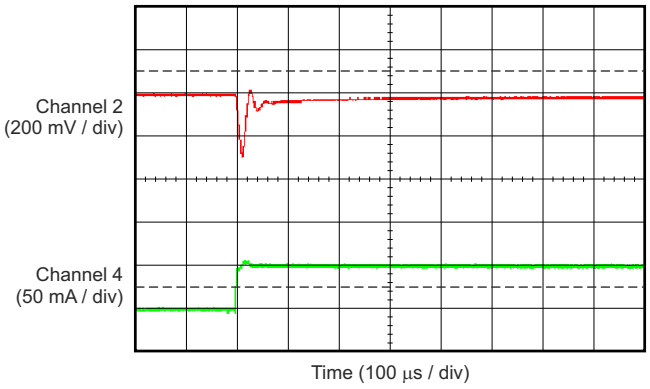
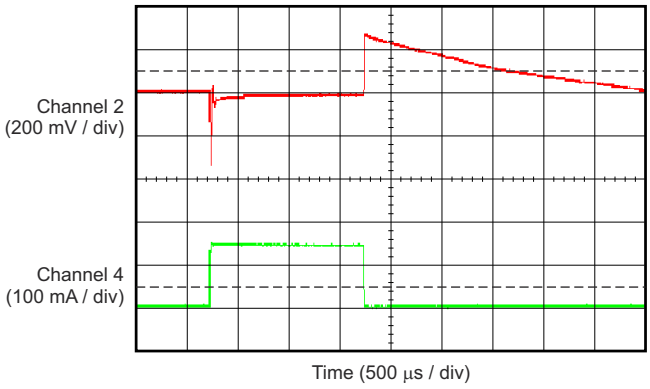


图 5-26. 噪声



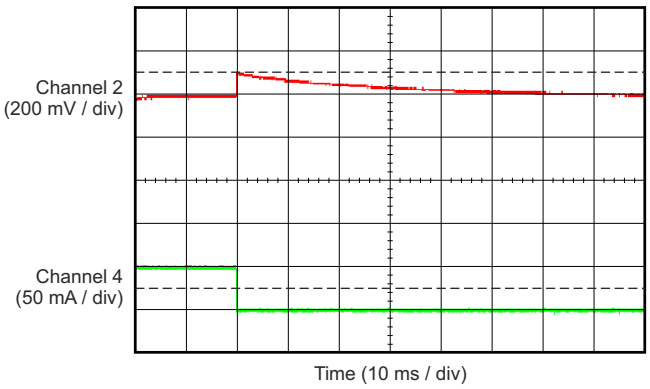
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 2.7V

图 5-27. TPS70912-Q1 负载瞬态（0mA 至 50mA）



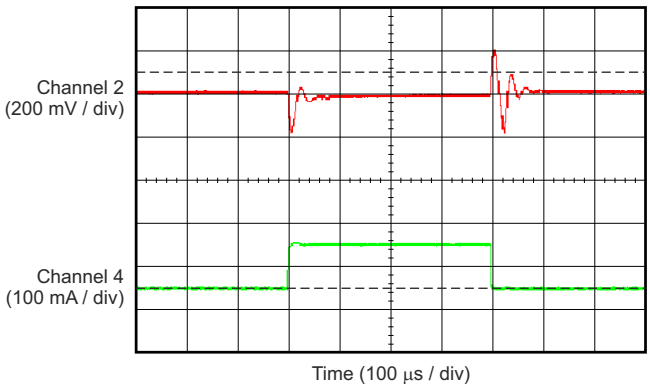
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 2.7V

图 5-28. TPS70912-Q1 负载瞬态（1mA 至 150mA）



通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 2.7V

图 5-29. TPS70912-Q1 负载瞬态（50mA 至 0mA）



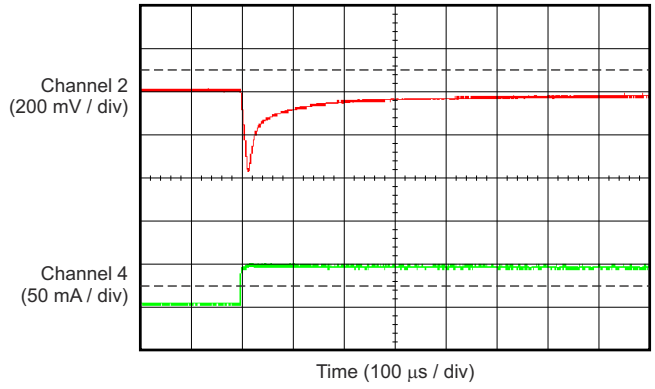
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 2.7V

图 5-30. TPS70912-Q1 负载瞬态（50mA 至 150mA）

Copyright © 2025 Texas Instruments Incorporated

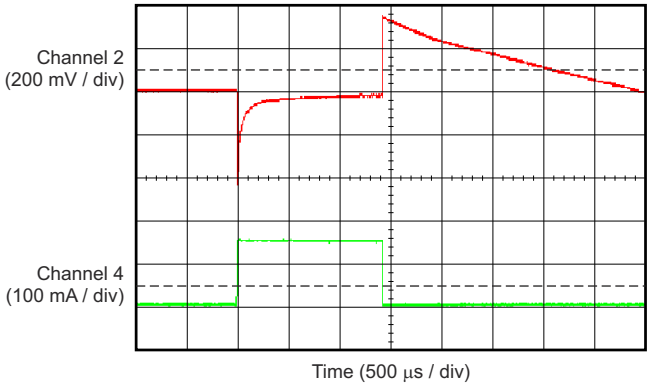
5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。



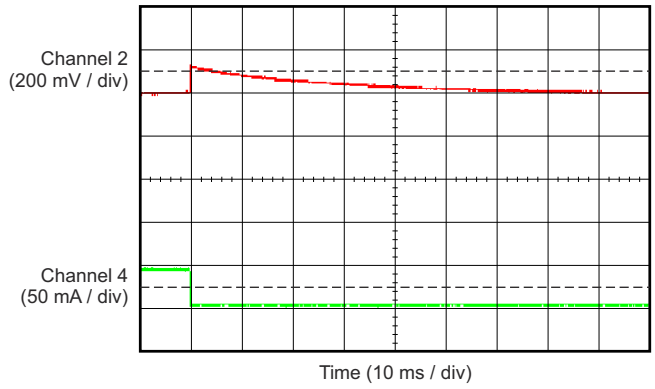
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 4.3V

图 5-31. TPS70933-Q1 负载瞬态（0mA 至 50mA）



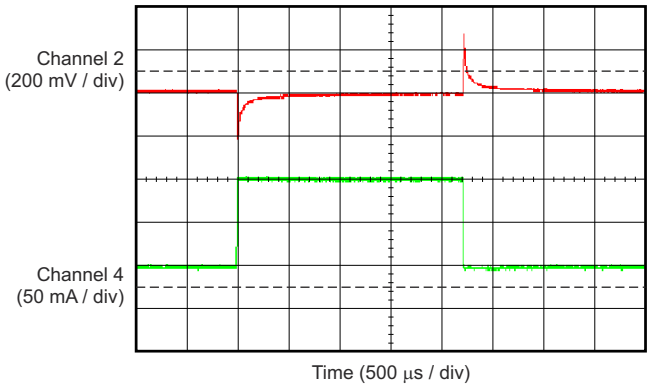
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 4.3V

图 5-32. TPS70933-Q1 负载瞬态（1mA 至 150mA）



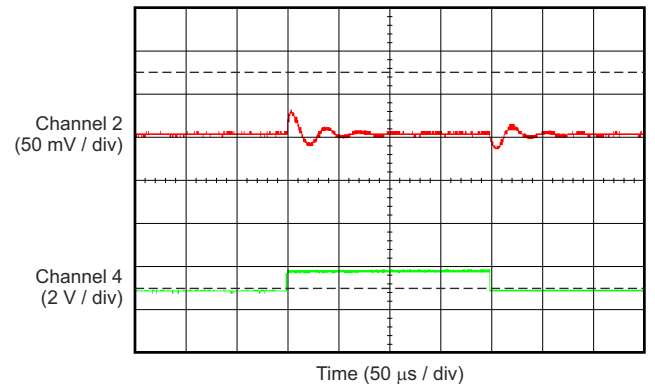
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 4.3V

图 5-33. TPS70933-Q1 负载瞬态（50mA 至 0mA）



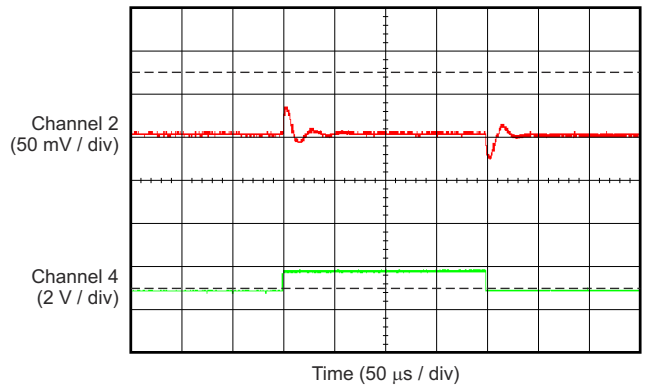
通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 4.3V

图 5-34. TPS70933-Q1 负载瞬态（50mA 至 150mA）



通道 2 = V_{OUT}，通道 4 = V_{IN}，I_{OUT} = 10mA

图 5-35. TPS70912-Q1 线路瞬态（2.7V 至 3.7V）



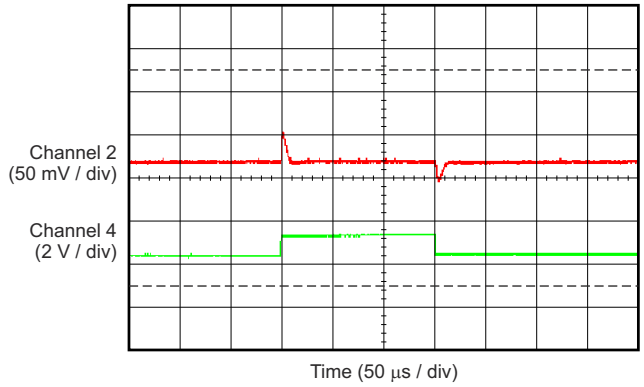
通道 2 = V_{OUT}，通道 4 = V_{IN}，I_{OUT} = 50mA

图 5-36. TPS70912-Q1 线路瞬态（2.7V 至 3.7V）

Copyright © 2025 Texas Instruments Incorporated

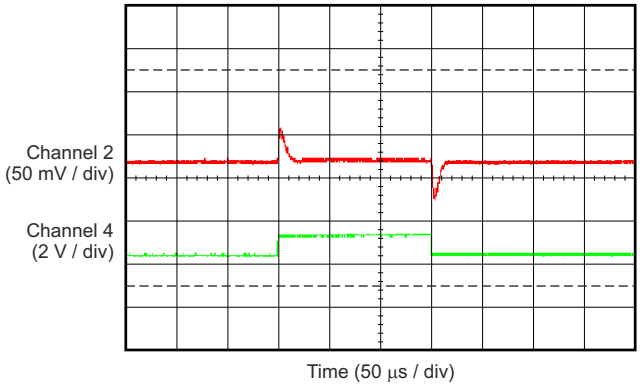
5.8 典型特性（续）

在工作温度范围内（T_J = –40°C 至 125°C），I_{OUT} = 10mA，V_{EN} = 2V，C_{OUT} = 2.2 µF，V_{IN} = $V_{OUT(nom)}$ + 1V 或 2.7V（以较大者为准），除非另有说明。典型值为 T_J = 25°C 条件下的值。



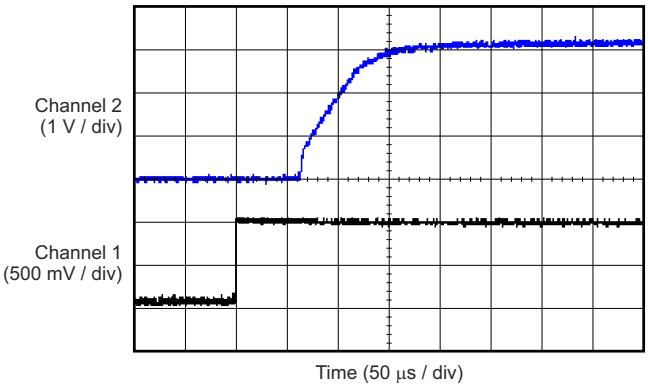
通道 2 = V_{OUT}，通道 4 = V_{IN}，I_{OUT} = 10mA

图 5-37. TPS70933-Q1 线路瞬态（4.3V 至 5.3V）



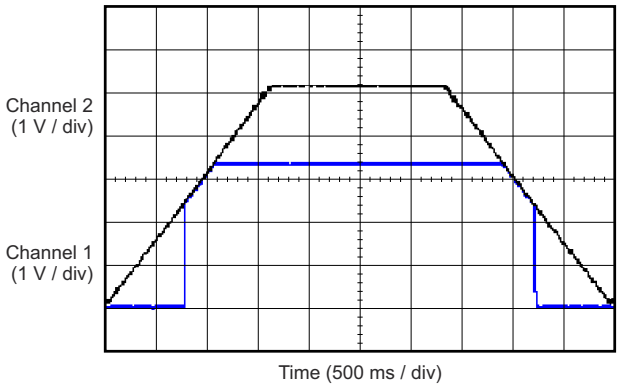
通道 2 = V_{OUT}，通道 4 = V_{IN}，I_{OUT} = 50mA

图 5-38. TPS70933-Q1 线路瞬态（4.3V 至 5.3V）



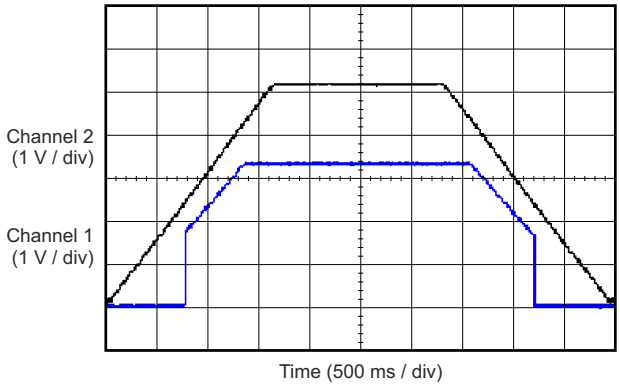
通道 1 = EN，通道 2 = V_{OUT}，V_{IN} = 4.3V，C_{OUT} = 2.2µF，TPS70633

图 5-39. 通过使能上电



通道 1 = V_{IN}，通道 2 = V_{OUT}，I_{OUT} = 3mA，TPS70633

图 5-40. 上电和下电响应



通道 1 = V_{IN}，通道 2 = V_{OUT}，I_{OUT} = 150mA，TPS70633

图 5-41. 上电和下电响应

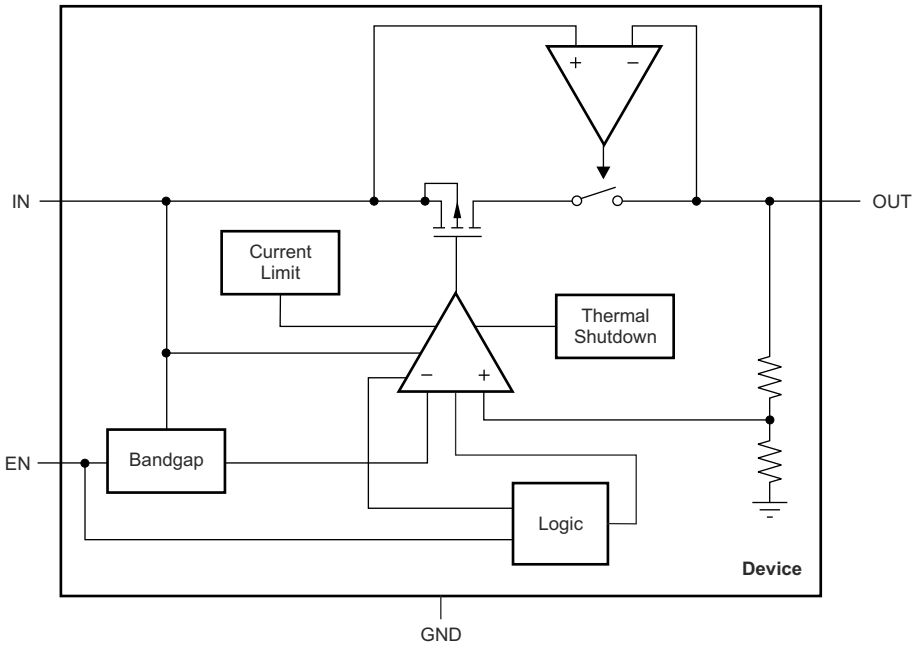
Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPS709-Q1 系列是超低静态电流、低压降 (LDO) 线性稳压器。TPS709-Q1 提供反向电流保护，可阻止任何从输出进入输入的放电电流。TPS709-Q1 还具有电流限制和热关断功能，可实现可靠运行。

6.2 功能方框图



6.3 特性说明

6.3.1 欠压锁定 (UVLO)

TPS709-Q1 使用欠压锁定 (UVLO) 电路使输出保持关断状态，直到内部电路正常工作。

6.3.2 关断

使能引脚 (EN) 为高电平有效。通过强制 EN 引脚超过 $V_{EN(HI)}$（最小 0.9V）来启用器件。通过强制 EN 引脚降至低于 0.4V 来关闭器件。

6.3.3 反向电流保护

TPS709-Q1 具有集成反向电流保护功能。反向电流保护可在输出电压高于输入电压时防止电流从 OUT 引脚流向 IN 引脚。当输出电压高于输入电压时，反向电流保护电路会将电源路径置于高阻抗状态。此设置可将输出到输入的漏电流降低至 10nA（典型值）。无论使能引脚处于何种逻辑状态或 OUT 引脚电压大于 1.8V，反向电流保护始终处于活动状态。如果输出电压低于 1.8V 并且输入电压低于输出电压，将产生反向电流。

如果向输入引脚施加电压，可施加到 OUT 引脚的最大电压为标称输出电压的三倍或 6.5V 中的较低者。例如使用 1.2V 输出电压版本，可施加到 OUT 引脚的最大反向偏置电压为 3.6V。如果使用 3.3V 输出电压版本，可施加到 OUT 引脚的最大反向偏置电压为 6.5V。

6.3.4 内部电流限制

TPS709-Q1 内部电流限制有助于在故障情况下对稳压器进行保护。在电流限制期间，输出提供固定量电流，该电流在很大程度上与输出电压无关。在这种情况下，输出电压不受调节，可以通过以下公式测量 ($V_{OUT} = I_{LIMIT} \times R_{LOAD}$)。PMOS 导通晶体管耗散 [$(V_{IN} - V_{OUT}) \times I_{LIMIT}$]，直到触发热关断且器件关闭。冷却时，器件由内部热关

Copyright © 2025 Texas Instruments Incorporated

断电路导通。如果故障条件持续存在，器件会在电流限制和热关断之间循环；有关更多详细信息，请参阅 *热性能信息* 部分。

TPS709-Q1 在建议的工作输出电流范围内的最高电流可达 150mA。内部电流限制开始以最小输出电流 200mA 限制输出电流。

6.3.5 热保护

当结温上升至大约 158°C 时，过热保护会禁用输出以使器件冷却。当结温冷却至大约 140°C 时，输出电路将被重新使能。根据功率耗散、热阻和环境温度的变化，过热保护电路可能会循环开启和关断。这一循环操作会限制稳压器的功耗，防止稳压器因过热而损坏。

任何有可能激活过热保护电路的情况表示过多的功率耗散或者不够充分的散热。为了实现可靠运行，请将结温限制为最高 125°C。为了估算一个完整设计中（包括散热）的安全裕量，增加环境温度直到触发过热保护；使用最差情况负载和信号条件。为了实现更好的稳定性，过热保护必须在比特定应用的最高预计环境温度至少高 35°C 时触发。该配置可在最高预计环境温度和最差负载情况下产生 125°C 最差情况结温。

TPS709-Q1 内部保护电路旨在防止出现过载情况。该电路并不是为了取代适当的散热装置。TPS709-Q1 持续不断地运行至热关断状态会降低器件的可靠性。

Copyright © 2025 Texas Instruments Incorporated

6.4 器件功能模式

6.4.1 正常运行

在下列条件下，器件的输出电压会稳定在标称值：

- 输入电压至少可高达 $V_{IN(min)}$。
- 输入电压高于标称输出电压与压降电压之和。
- 使能电压先前已超过使能上升阈值电压，但尚未降至低于使能下降阈值。
- 输出电流低于电流限值。
- 器件结温低于最大指定结温。

6.4.2 压降运行

如果输入电压低于标称输出电压与指定压降电压之和，但仍满足正常工作模式的所有其他条件，则器件将工作在压降模式。在此运行模式下，输出电压等于输入电压与压降电压之差。器件的瞬态性能会显著下降，因为导通器件处于线性区域，不再控制流过 LDO 的电流。压降过程中的线路或负载瞬态可能会导致输出电压偏差较大。

6.4.3 禁用

在下列情况下，该器件被禁用：

- 使能电压小于使能下降阈值电压或尚未超过使能上升阈值。
- 器件结温大于热关断温度。

表 6-1 给出了不同工作模式的参数条件。

表 6-1. 器件功能模式比较

工作模式	参数			
	V_{IN}	V_{EN}	I_{OUT}	T_J
正常模式	$V_{IN} > V_{OUT(nom)} + V_{DO}$ 和 $V_{IN} > V_{IN(min)}$	$V_{EN} > V_{EN(HI)}$	$I_{OUT} < I_{LIM}$	$T_J < 125°C$
压降模式	$V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{EN(HI)}$	—	$T_J < 125°C$
禁用模式（任何真条件都会禁用该器件）	—	$V_{EN} < V_{EN(low)}$	—	$T_J > 158°C$

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TPS709-Q1 具有低静态电流消耗，可提供优异的线路和负载瞬态性能。高性能配合低噪声、良好的 PSRR 和极小的 (V_{IN} – V_{OUT}) 余量，使这些器件非常适用于射频便携式应用、电流限制和热保护。TPS709-Q1 器件的额定运行温度范围为 –40°C 至 125°C。

7.1.1 输入和输出电容器注意事项

对于低于 1.5V 的输出电压，TPS709-Q1 器件在与有效电容为 2.0μF 或更高的输出电容器搭配使用时可保持稳定。对于大于或等于 1.5V 的输出电压，可实现稳定的最小有效电容为 1.5μF。实现稳定性的最大电容为 47μF。输出电容的等效串联电阻 (ESR) 必须介于 0Ω 和 0.2Ω 之间，以提供稳定性。

有效电容是在考虑容差、温度和直流偏置效应引起的变化后电容器的最小电容值。建议使用 X5R 和 X7R 型陶瓷电容器，因为这些电容器的电容值和 ESR 随温度变化的幅度极小。

尽管不需要输入电容器来实现稳定性，但良好的模拟设计实践是在 IN 与 GND 之间连接 0.1μF 至 2.2μF 的电容器。该电容器可抵消电抗性输入源，改善瞬态响应、输入纹波和 PSRR。

7.1.2 压降电压

TPS709-Q1 使用一个 PMOS 导通晶体管来实现低压降。当 (V_{IN} – V_{OUT}) 低于压降电压 (V_{DO}) 时，PMOS 导通晶体管处于其运行的线性区域并且输入到输出电阻是 PMOS 导通晶体管的 $R_{DS(ON)}$。V_{DO} 大致与输出电流成比例，因为 PMOS 晶体管的功能与压降中的电阻器类似。

当器件在压降下运行时，许多线性稳压器的接地引脚电流会大幅增加。在压降模式下运行时，接地引脚电流增加可能比器件未处于压降状态时大几个数量级。TPS709-Q1 采用特殊的控制环路，该环路限制在压降下运行时接地引脚电流的增加。此功能可在压降条件下实现高效运行，大幅延长电池运行时间。

7.1.3 瞬态响应

与任何其他稳压器一样，增大输出电容器尺寸可减小过冲和下冲幅度，但会增加瞬态响应持续时间。

Copyright © 2025 Texas Instruments Incorporated

7.2 典型应用

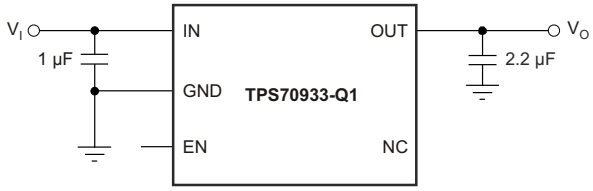


图 7-1. 3.3V、低 I_Q 电源轨

7.2.1 设计要求

表 7-1 总结了图 7-1 的设计要求。

表 7-1. 3.3V 低 I_Q 电源轨应用设计要求

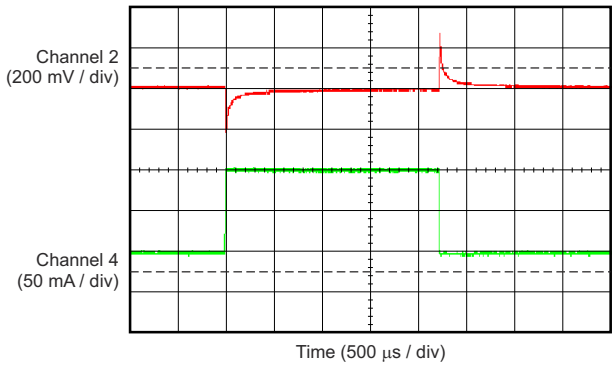
参数	设计规格
V_{IN}	4.3V
V_{OUT}	3.3V
$I_{(IN)}$（无负载）	< 5µA
I_{OUT}（最大值）	150mA

7.2.2 详细设计过程

选择 2.2µF、10V X7R 输出电容器以满足 3.3V 直流偏置的最小输出电容要求。

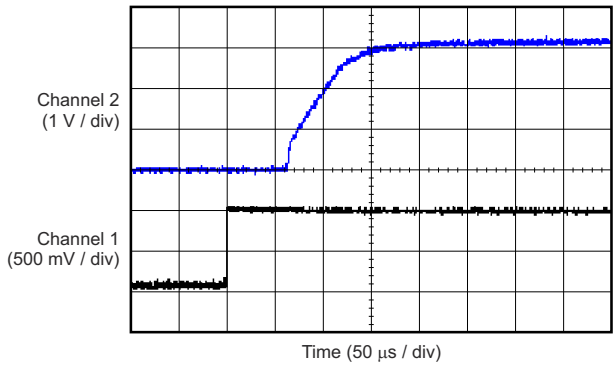
选择 1.0µF、10V X7R 输入电容器以提供输入噪声滤波并消除高频电压瞬态。

7.2.3 应用曲线



通道 2 = V_{OUT}，通道 4 = I_{OUT}，V_{IN} = 4.3V

图 7-2. TPS70933-Q1 负载瞬态（50mA 至 150mA）



通道 1 = EN，通道 2 = V_{OUT}，V_{IN} = 4.3V，C_{OUT} = 2.2µF，TPS70933-Q1

图 7-3. 通过使能上电

7.3 电源相关建议

该器件设计为在 2.7V 至 30V 的输入电源电压范围内运行。输入电压范围必须为器件提供足够的余量才能实现稳定输出。该输入电源必须经过良好调节并保持稳定。如果输入电源存在噪声，则附加具有低 ESR 的输入电容器有助于提高输出噪声性能。

Copyright © 2025 Texas Instruments Incorporated

7.4 布局

7.4.1 布局指南

7.4.1.1 对于改进 PSRR 和噪声性能的电路板布局布线建议

必须尽可能靠近器件引脚放置输入和输出电容器。为了改进交流性能（例如 PSRR、输出噪声和瞬态响应），TI 建议将电路板设计成对于 V_{IN} 和 V_{OUT} 有独立的接地层，接地平面仅在器件的 GND 引脚处连接。此外，输出电容器的接地连接必须直接连接器件的 GND 引脚。高 ESR 电容会降低 PSRR 性能。

7.4.1.2 功率耗散

不同封装类型的芯片散热能力是不同的，在印刷电路板 (PCB) 布局过程中应区别对待。器件周围没有其他组件的 PCB 区域会将器件的热量散发到周围空气中。*热性能信息* 中列出了 JEDEC 低 K 电路板和高 K 电路板的性能数据。使用较重的覆铜可提高器件的散热效率。在散热层上增加的电镀通风孔也能提升散热效率。

功耗取决于输入电压和负载情况。功率耗散 (P_D) 等于输出电流乘以输出导通元件（V_{IN} 至 V_{OUT}）上的压降所得到的乘积，如方程式 1 所示。

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (1)$$

图 7-4 展示了 TPS709-Q1 的最高环境温度与功率耗散之间的关系。该图假设器件焊接在 JEDEC 标准高 K 布局上，电路板上没有气流。电路板的实际热阻抗差异很大。如果应用需要高功率耗散，则透彻了解电路板温度和热阻抗有助于确保 TPS709-Q1 不会在高于 125°C 的结温下运行。

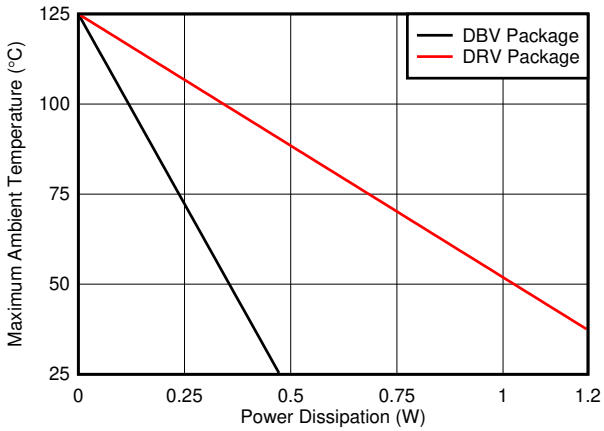


图 7-4. 最高环境温度与功率耗散间的关系

可以使用 *热性能信息* 中所示的热指标 Ψ_{JT} 和 Ψ_{JB} 来估算结温。与 $R_{\theta JA}$ 相比，这些指标是芯片和封装热传递特性的更准确表示。可以使用方程式 2 来估算结温。

$$\Psi_{JT}: \quad T_J = T_T + \Psi_{JT} \bullet P_D$$
$$\Psi_{JB}: \quad T_J = T_B + \Psi_{JB} \bullet P_D \tag{2}$$

其中：

- P_D 是功率耗散，如 方程式 1 所示，
- T_T 是器件封装顶部中间位置的温度，
- T_B 是在 *PCB 表面* 距器件封装 1mm 处测得的 PCB 温度。

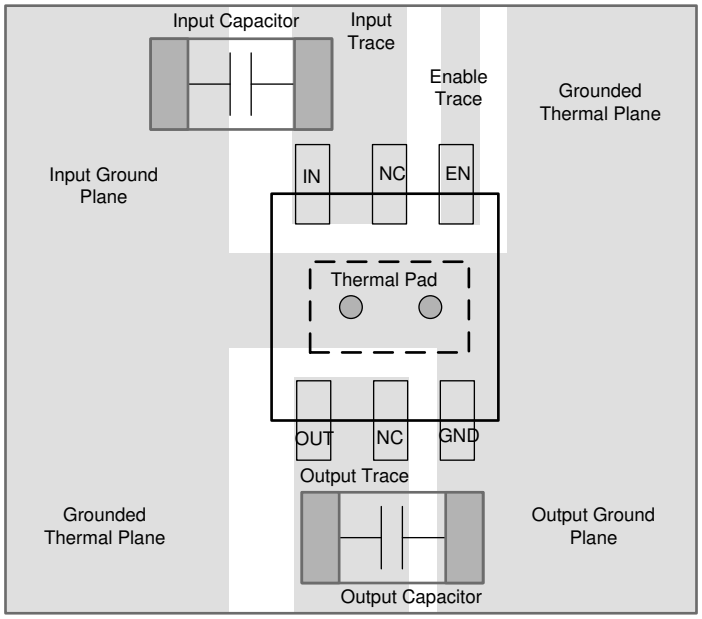
备注

T_T 和 T_B 都可以使用实际测温仪（红外温度计）在实际应用板上进行测得。

有关测量 T_T 和 T_B 的详细信息，请参阅 *使用新的热指标*应用手册（可从 www.ti.com 下载）。

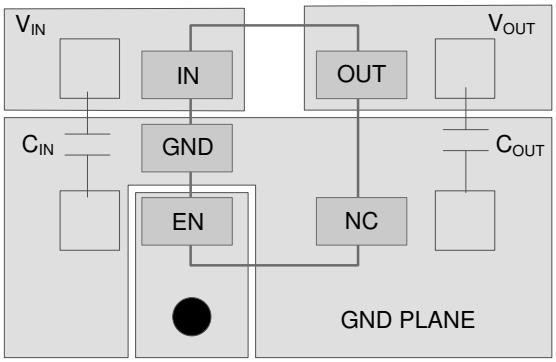
Copyright © 2025 Texas Instruments Incorporated

7.4.2 布局示例



Designates thermal vias.

图 7-5. WSON 布局示例



Represents via used for application-specific connections.

图 7-6. SOT23-5 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 评估模块

评估模块 (EVM) 可与 TPS709-Q1 配套使用，帮助评估初始电路性能。TPS70933EVM-110 评估模块 (以及相关的用户指南) 可在德州仪器 (TI) 网站上的产品文件夹中获取，也可直接从 TI 网上商店购买。

8.1.1.2 Spice 模型

分析模拟电路和系统的性能时，使用 SPICE 模型通常有利于对电路性能进行计算机仿真。您可以从产品文件夹中的*仿真模型*下获取 TPS709 的 SPICE 模型。

8.1.2 器件命名规则

表 8-1. 提供的选项

产品(1)	说明
TPS709**xx(x)**Q ***yyy z*** Q1 或 TPS709**xx(x)**Q ***yyy z*** **M3** Q1	**xx(x)** 为标称输出电压。对于分辨率为 100mV 的输出电压，订购编号中使用两位数字，否则使用三位数字 (例如 28 = 2.8V；125 = 1.25V)。 **yyy** 为封装指示符。 **z** 是卷带包装数量 (R = 3000，T = 250)。该器件随附旧芯片 (CSO: TI1) 或采用最新制造流程的新芯片 (CSO:RFB)。卷带封装标签提供 CSO 信息以区分正在使用的芯片。全篇对新芯片和旧芯片的器件性能进行了说明。**M3** 是后缀指示符，仅对于使用最新制造流程 CSO:RFB 的新芯片有效。

(1) 有关最新的封装和订购信息，请参阅本文档结尾的封装选项附录，或访问 TI 网站 www.ti.com。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

德州仪器 (TI)，*TPS70933EVM-110 评估模块* 用户指南

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2025 Texas Instruments Incorporated

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (June 2018) to Revision D (August 2025)	Page
• 添加了指向*应用* 部分的链接	1
• 添加了在新组装/测试工厂制造的 DBV 和 DRV 的热性能信息	4
• 更改了*可用选项*表	22

Changes from Revision B (March 2015) to Revision C (June 2018)	Page
• 将 图 5-8、图 5-9 和 图 5-10 中的“压降电压 (V)”更改为“压降电压 (mV)”	7
• 删除了 *关断* 部分的最后一句	14
• 将 *节 7.3* 部分中的文本“2.7V 至 6.5V 的输入电源电压范围：”更改为“2.7V 至 30V 的输入电源电压范围”	18

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS70912QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLR
TPS70912QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLR
TPS70912QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLR
TPS70912QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJD
TPS70912QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJD
TPS70912QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJD
TPS70915QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJE
TPS70915QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJE
TPS70915QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJE
TPS70918QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLS
TPS70918QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLS
TPS70918QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLS
TPS70918QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJF
TPS70918QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJF
TPS70918QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJF
TPS70925QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLT
TPS70925QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLT
TPS70925QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLT
TPS70925QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJG
TPS70925QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJG
TPS70925QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJG
TPS70927QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJH
TPS70927QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJH
TPS70927QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJH
TPS70928QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLU
TPS70928QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLU
TPS70928QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLU
TPS70928QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJI
TPS70928QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJI

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS70928QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJI
TPS70930QDBVRM3Q1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLV
TPS70930QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLV
TPS70930QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLV
TPS70930QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLV
TPS70930QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJJ
TPS70930QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJJ
TPS70930QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJJ
TPS70933QDBVRM3Q1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLJ
TPS70933QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLJ
TPS70933QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLJ
TPS70933QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLJ
TPS70933QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJK
TPS70933QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJK
TPS70933QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJK
TPS70936QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLW
TPS70936QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLW
TPS70936QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLW
TPS70950QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLX
TPS70950QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLX
TPS70950QDBVRQ1.B	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	SLX
TPS70950QDRVRQ1	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJL
TPS70950QDRVRQ1.A	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJL
TPS70950QDRVRQ1.B	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SJL

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS709-Q1 :

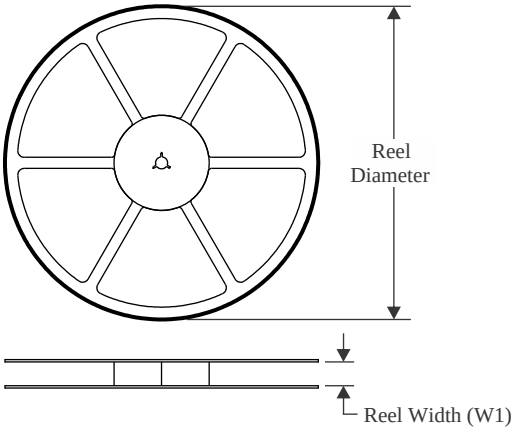
- Catalog : TPS709

NOTE: Qualified Version Definitions:

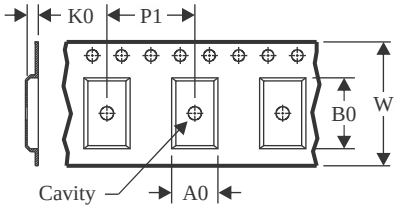
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

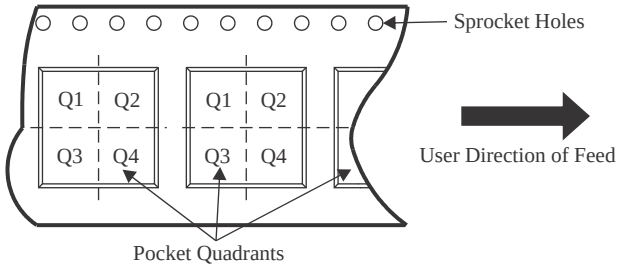


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

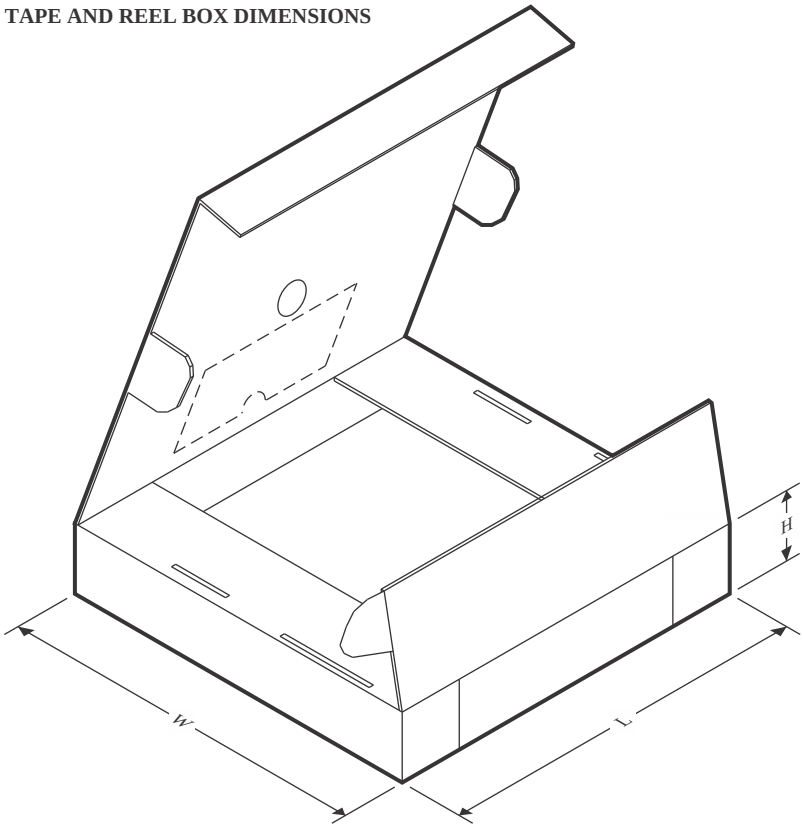


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS70912QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70912QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70915QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70918QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70918QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70925QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70925QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70925QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70927QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70928QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70928QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70928QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70930QDBVRM3Q1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70930QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70930QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70930QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS70933QDBVRM3Q1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70933QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70933QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70933QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS70936QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70936QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70950QDBVRQ1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS70950QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS70950QDRVRQ1	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS70912QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70912QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70915QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70918QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70918QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70925QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70925QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70925QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70927QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70928QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70928QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70928QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70930QDBVRM3Q1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70930QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70930QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70930QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70933QDBVRM3Q1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70933QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0

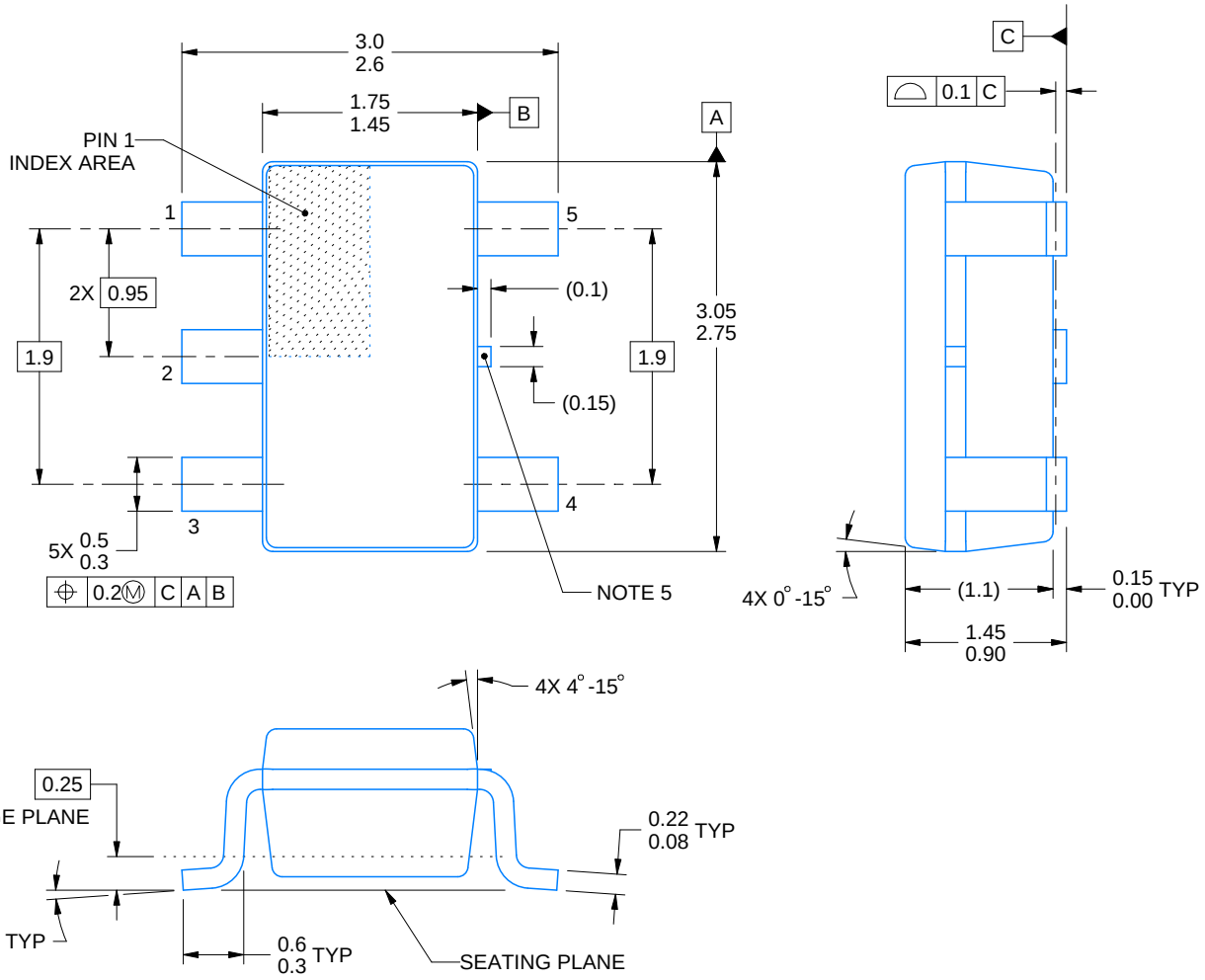
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS70933QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70933QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0
TPS70936QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70936QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70950QDBVRQ1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS70950QDBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS70950QDRVRQ1	WSON	DRV	6	3000	200.0	183.0	25.0

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

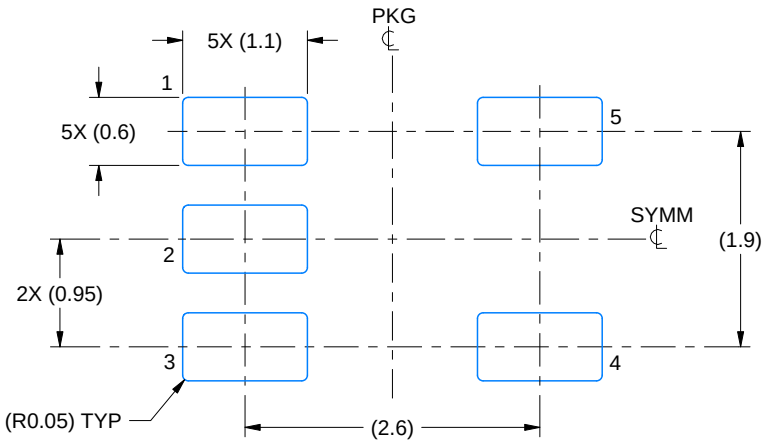
SMALL OUTLINE TRANSISTOR



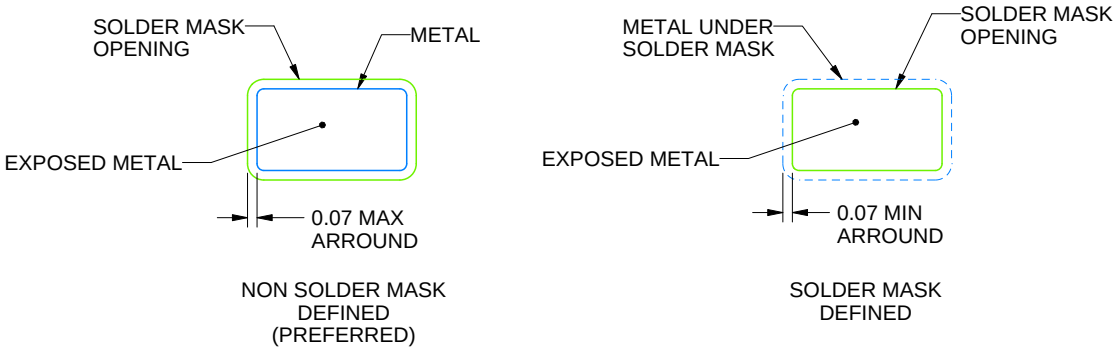
4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

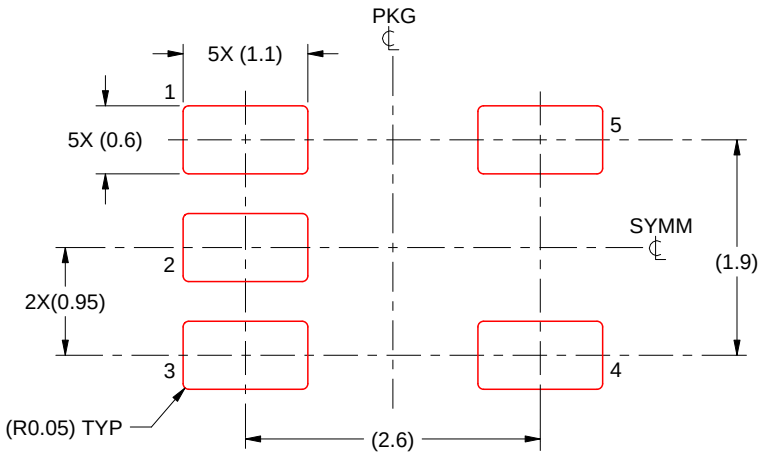


SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

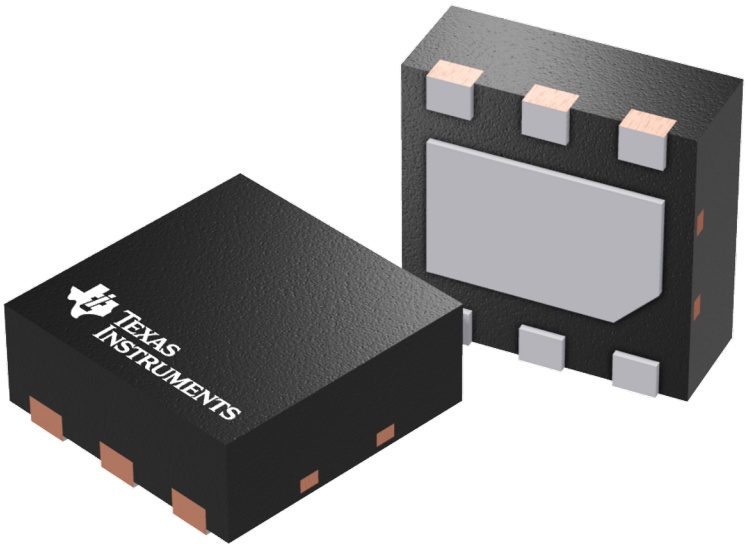
4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DRV 6 WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



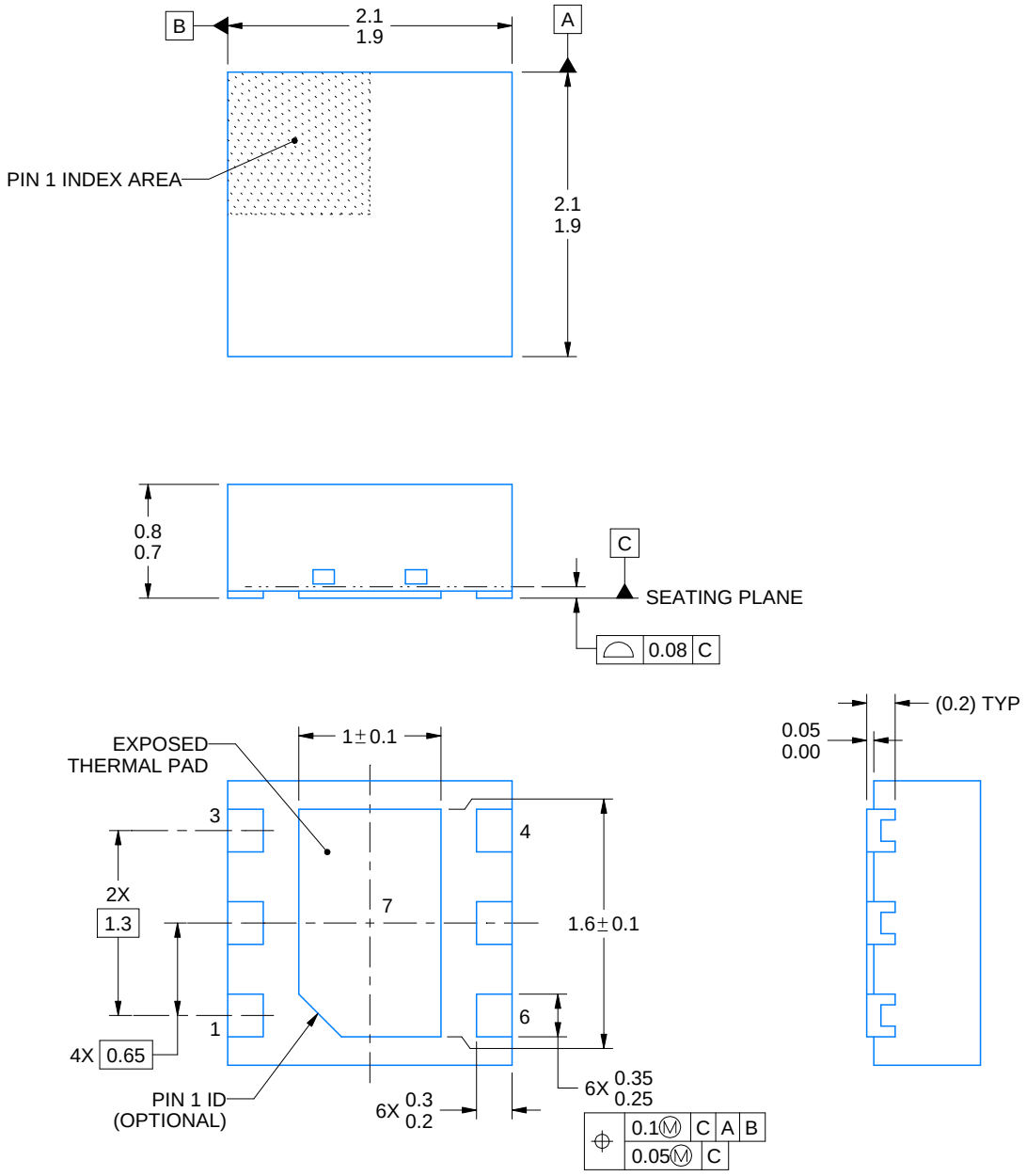
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

DRV0006D

PACKAGE OUTLINE

WSON - 0.8 mm max height

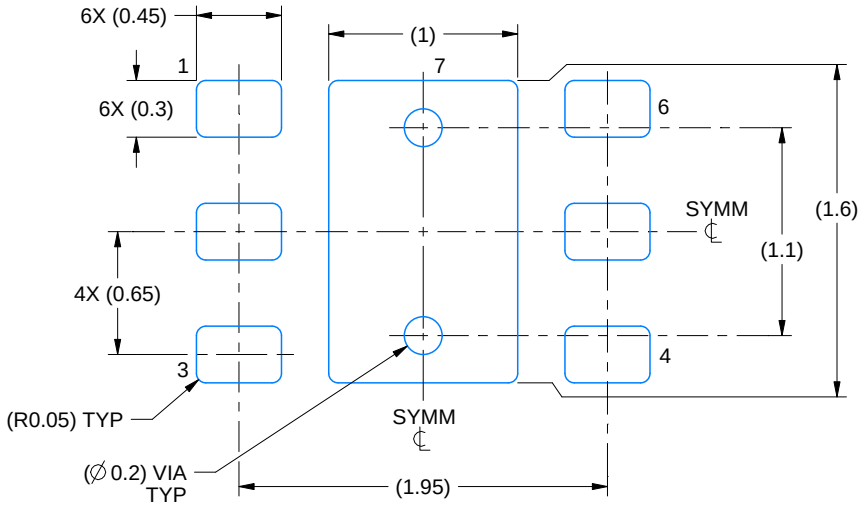
PLASTIC SMALL OUTLINE - NO LEAD



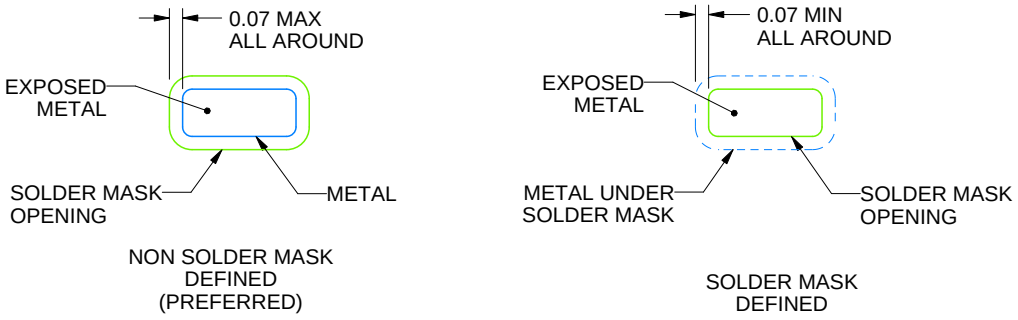
4225563/A 12/2019

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X

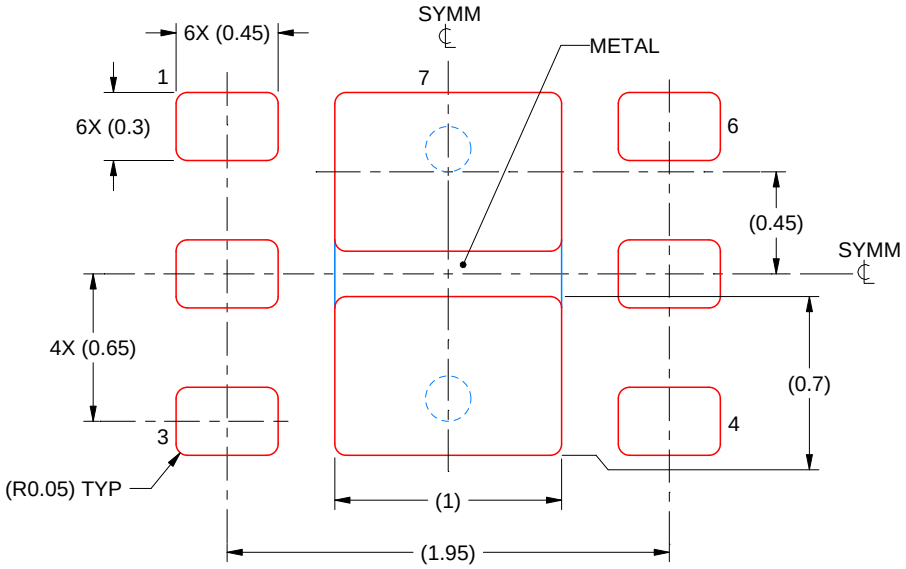


SOLDER MASK DETAILS

4225563/A 12/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4225563/A 12/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月